

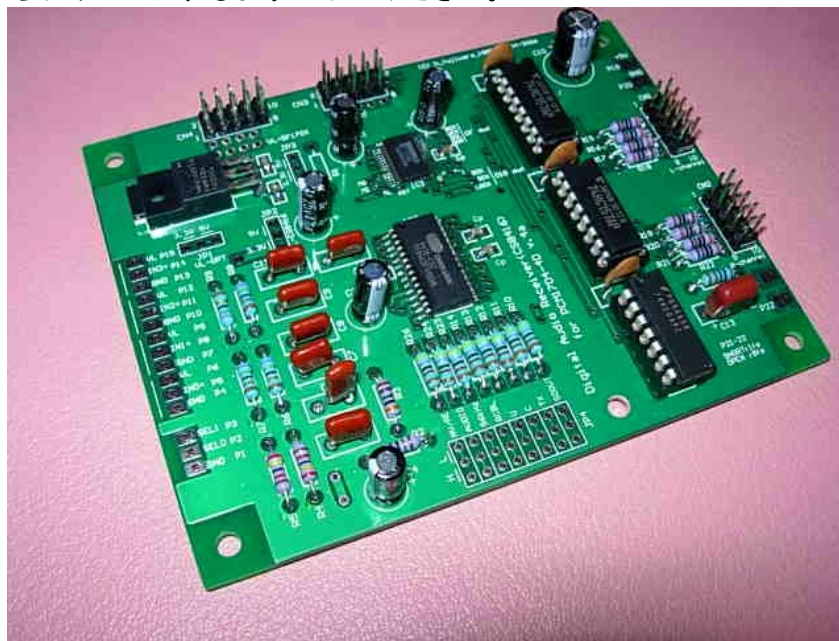
デジタルオーディオレシーバ製作マニュアル

Digital Audio Receiver (CS8416) for DAC1704-4D

本基板をつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

〈注意〉

本マニュアルに記載の内容は製作上級者の方には不要なものが多く含まれますが、製作の前に必ずお読みください。また、この基板の実装には半田付けの技量も必要です。初心者の方は、他のキットなどで経験を積まれてからチャレンジするようにしてください。



完成例

1. はじめに

本基板は DAC1704-4D 用のデジタルオーディオレシーバになります。DAI の素子として従来のテキサス社の DIR1703E からシーラスロジック社の CS8416 に変更しています。本基板は基本的には DAC1704-4D 専用の DAI であり、その用途では特段のジャンパー線もなく使用することが可能ですが、高機能な CS8416 を生かしかつ汎用的な DAI 基板として活用できるように基板上に拡張用のコネクタやジャンパー端子をいくつか設けています。

デジタルフィルタは標準では DF1704 (最大 96kHz) を用いることとなりますが、これについても DF1706 (192kHz) に変更可能なように電圧が 5V あるいは 3.3V を選択できる構成にもしています (ただし DF1706 については動作確認はしたことはありません)。

また CS8416 の特徴として 192kHz 入力が可能になりますから、NOS (ノンオーバーサンプリング) であれば 192kHz で DAC1704 を駆動することも可能です (DIR1703E では 96kHz まで)。

いずれにしても色々用途に合わせて変更することが可能ですが、どの様に作 (創) るかは製作者の自由です。この基板を活用して色々な DAC と接続してはいかがでしょうか。

2. 基本仕様

- (a) 入力 : 4 系統 (同軸あるいはデジタル TTL 入力)
- (b) 出力 : 24Bit DAC 用出力信号線 (L, R 用の 2 系統 : DAC1704-4D へ直接接続可)
- (c) デジタルオーディオ復調 : CS8416 / 192kHz まで対応 (IC 仕様)
- (d) デジタルフィルタ : (default) DF1704 / 8 倍オーバーサンプリング
ノンオーバーサンプリングへの切り替え可能
- (g) プリント基板 : ガラスエポキシ両面スルーホール (FR4)
基板サイズ 109.2 × 83.8mm
- (h) 必要電源 : +5V (デジタル用) 200mA 以上

3. 部品表

表4 DAI 部品表

品名	番号	規格	仕様	個数	備考
コンデンサ	C1	電解コンデンサ	10uF/10V	1	DF リセット時定数用
	C2	電解コンデンサ	100uF/10V	1	
	C3	電解コンデンサ	10uF/10V	1	
	C4	電解コンデンサ	10uF/10V	1	CS8416 リセット時定数用
	C5	フィルムコンデンサ	0.022uF	1	PLL ループフィルター用
	C6	フィルムコンデンサ	1000pF	1	PLL ループフィルター用
	C7~9	フィルムコンデンサ	0.01uF	3	
	C10	電解コンデンサ	220uF/16V	1	
	C11, 12	フィルムコンデンサ	0.01uF	2	
	C13	電解コンデンサなど	1uF	1	0.1~10uF で可
	C14	電解コンデンサ	10uF/10V	1	
	Cp	セラミックコンデンサ	0.1uF	6	2012 サイズ
抵抗	R1	炭素皮膜 (1/4W)	-	-	不要。取り付けないこと
	R2	炭素皮膜 (1/4W)	4.7kΩ	1	
	R3	金属皮膜 (1/4W)	3kΩ	1	PLL ループフィルター用
	R4, 5	炭素皮膜 (1/4W)	22kΩ	2	
	R6-9	金属皮膜 (1/4W)	75Ω	4	
	R10-14	金属皮膜 (1/4W)	47kΩ	1	
	R15-22	炭素皮膜 (1/4W)	47Ω	8	ダンピング抵抗 22~51Ω
	R23, 24	金属皮膜 (1/4W)	47kΩ	2	
	R25	炭素皮膜 (1/4W)	10kΩ	1	
	R26	金属皮膜 (1/4W)	47kΩ	1	
IC	IC1	DF	DF1704E	1	SSOP-28P
	IC2	3.3V レギュレータ	29M33	1	7800 と同じピン配置の同等品可 低ドロップ品。
	IC3	DAI	CS8416	1	SOP-28P
	IC4, 5	SELECTOR	74HC157	2	DIP-16P
	IC6	INVERTOR	74HC14	1	DIP-14P
コネクタ	CN1-4	ピンヘッダ	10P	4	

4. 入出力ピンの機能

表 ピン機能 (P16, 17, 18 はありません)

Pin	機能	内容	説明
1	GND	GND	入力 Ch の選択端子です。 端子の状態と選択された入力 Ch は下表を参照ください。
2	SEL0	入力選択 SEL0 端子	
3	SEL1	入力選択 SEL1 端子	
4	GND	GND	デバッグ外入力端子を接続します。入力 Ch は [0] です。VL は光入力モジュールを接続するときに使います。
5	IN0+	デバッグ外入力信号 (0ch)	
6	VL	電源 (3.3V あるいは 5V)	デバッグ外入力端子を接続します。入力 Ch は [1] です。VL は光入力モジュールを接続するときに使います。
7	GND	GND	
8	IN1+	デバッグ外入力信号 (0ch)	デバッグ外入力端子を接続します。入力 Ch は [2] です。VL は光入力モジュールを接続するときに使います。
9	VL	電源 (3.3V あるいは 5V)	
10	GND	GND	デバッグ外入力端子を接続します。入力 Ch は [3] です。VL は光入力モジュールを接続するときに使います。
11	IN2+	デバッグ外入力信号 (0ch)	
12	VL	電源 (3.3V あるいは 5V)	デバッグ外入力端子を接続します。入力 Ch は [3] です。VL は光入力モジュールを接続するときに使います。
13	GND	GND	
14	IN3+	デバッグ外入力信号 (0ch)	
15	VL	電源 (3.3V あるいは 5V)	

表 ピン機能つづき

Pin	機能	内容	説明
19	+5V	電源+5V	外部から電源を供給します。
20	GND	GND	
21	MODE	CN1, 2 の出力フォーマット切り替え	P21-P22
22			SHORT の場合 : 1fs(*) (DAI 出力) OPEN の場合 : 8fs (DF 出力) (*) ノンオーバサンプリング

表 入力選択端子 SEL0, SEL1 (P2, 3) の状態と入力 Ch

選択 Ch	SEL1 (P3)	SEL0 (Pin2)
0	GND	GND
1	OPEN	GND
2	GND	OPEN
3	OPEN	OPEN

表 CN1 ピンアサイン

PIN	内容
1	N. C.
2	GND
3	WCK (Word Clock)
4	GND
5	BCK (Bit Clock)
6	GND
7	L-channel data
8	GND
9	R-channel data
10	GND

表 CN2 ピンアサイン

PIN	内容
1	N. C.
2	GND
3	WCK (Word Clock)
4	GND
5	BCK (Bit Clock)
6	GND
7	R-channel data
8	GND
9	L-channel data
10	GND

表 CN3 ピンアサイン(*)

PIN	内容
1	N. C.
2	GND
3	N. C.
4	GND
5	N. C.
6	GND
7	N. C.
8	GND
9	N. C.
10	GND

表 CN4 ピンアサイン(**)

PIN	内容	ASRC CN2 の場合
1	N. C.	DATA
2	GND	GND
3	N. C.	LRCK
4	GND	GND
5	N. C.	BCK
6	GND	GND
7	N. C.	SCK
8	GND	GND
9, 10	(共通) N. C.	Vcc (+5V)

(*) CN3 は主に DF のソフト制御の場合の取り出し線として用います。

(**) CN4 は主に DAI からの直接取り出し (ASRC の CN2 互換) として用います。

5. ジャンパーの設定

本基板を DAC1704-4D と接続する場合は基本的にはジャンパー線の設定は不要です。しかし、異なる動作モード(たとえば DF1706 を使うなど) および汎用 DAI として使う場合は、ジャンパー設定が必要になる場合があります。ジャンパーの機能をよく理解しておけば、より便利にこの基板を使えると思います。

(i)入力端子における電圧変更 (JP1)

JP1は基板端子のP6, 9, 12, 15の出力電圧を変更することができます。主に光入力モジュールを使う場合はこれらの端子が必要になりますがTORX178/179を使う場合は+5Vに設定します。3.3V動作の光入力モジュールの場合はジャンパーを変更ください。

表 JP1の設定

JP1	設定内容
3.3V	P6, 9, 12, 15にかかる電圧は3.3V
5V(DEFAULTL)	P6, 9, 12, 15にかかる電圧は5V

(注) JP1は部品面のパターンがDEFAULTの状態になっています。変更する場合は該当パターンを切断の上、変更ください。

(ii)CS8416のロジック電圧の変更 (JP2)

JP2はCS8416のPin21(VL)に加わる電圧を変更します。接続先の電圧に合わせて変更します。DEFAULTは5Vになっており、DF1704を接続することを想定しています。

表 JP2の設定

JP2	設定内容
3.3V	CS8416 Pin21 VL=3.3V
5V(DEFAULTL)	CS8416 Pin21 VL=3.3V

(注) JP2は部品面のパターンがDEFAULTの状態になっています。変更する場合は該当パターンを切断の上、変更ください。

(iii)DF170Xの動作電圧の変更 (JP3)

JP3はIC3(DF170X)の動作電圧を変更します。IC3の種類に合わせて変更します。DEFAULTは5Vになっており、DF1704を接続することを想定しています。

表 JP3の設定

JP2	設定内容
3.3V	IC3動作電圧 Vdd=3.3V (DF1706をつかう場合)
5V(DEFAULTL)	IC3動作電圧 Vdd=5V (DF1704をつかう場合)

(注) JP3は部品面のパターンがDEFAULTの状態になっています。変更する場合は該当パターンを切断の上、変更ください。

(iv)出力フォーマット等の変更 (JP4)

JP4は各ピンのプルアップ・プルダウンを切り替える役割をもっており、CS8416の動作状態を決めることができます。なおプルアップ・プルダウンの状態はリセット信号の立ち上がり時に検出されますので、動作時に変更しても切替わりらないことに注意しなければなりません。表には、主に使う設定についてまとめてみました。

ここのジャンパーの理解にはCS8416のデータシートを一読することをお勧めします。

(注) JP4は部品面のパターンがDEFAULTの状態になっています。変更する場合は該当パターンを切断の上、変更ください。

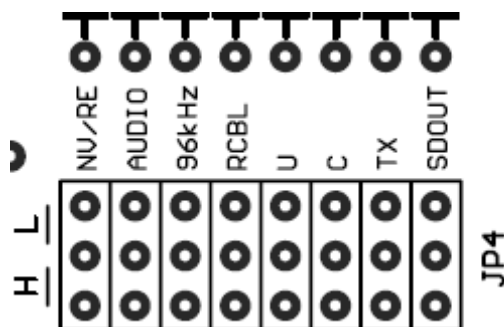


図 JP4

表 JP4 の設定例

	24Bit 右詰めフォーマット 256fs (DEFAULT)	24Bit 左詰めフォーマット 256fs	24Bit IISフォーマット 256fs	24Bit 右詰めフォーマット 128fs 出力
NV/RERR	L	←	←	←
AUDIO (SFSEL1)	H	L	L	H
96kHz	L	←	←	←
RCBL	H	←	←	←
U	L	L	L	H
C(SFSELO)	L	L	H	L
TX	L	←	←	←
SDOUT	L	←	←	←

(*)DF1706 をつかう場合の注意点

DF1706 はサンプリング周波数が 176.4kHz 以上の場合は 256fs では動作せず、128fs のシステムクロックが必要です。また 96kHz 以下の場合では 256fs とする必要があります。すなわち DF1706 を ASRC などと接続する場合は 96kHz 以下とそれを越える場合には出力 fs (上表 JP4 の U) の設定を変更し、電源を入れ直す必要があります。

(v) CS8416 のデータ信号を直接取り出す場合。

CS846 の制御信号 (DATA、LRCK、BCK) を取り出す場合は、P21 を GND にショート状態 (1fs) に設定すれば CN1 あるいは CN2 の端子出力から得ることができます。しかし、システムクロックを含めて取り出す場合、あるいは ASRC 基板の出力とピンコンパチで得たい場合は CN4 をつかうと便利でしょう。この場合は、ジャンパー線が必要ですが、信号を取り出すためのパターンが設けてあります。また、ダンピング抵抗も挟むことを想定したパターンになっています。図を参考にしてジャンパー線を接続ください。この配線を行うことで、CN4 を直接 DAC1794D-woDA1 に接続することができます。

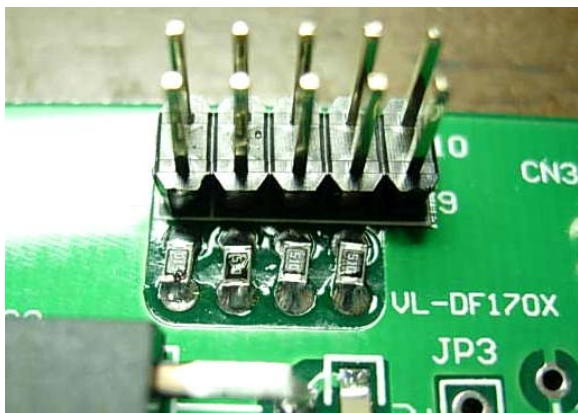
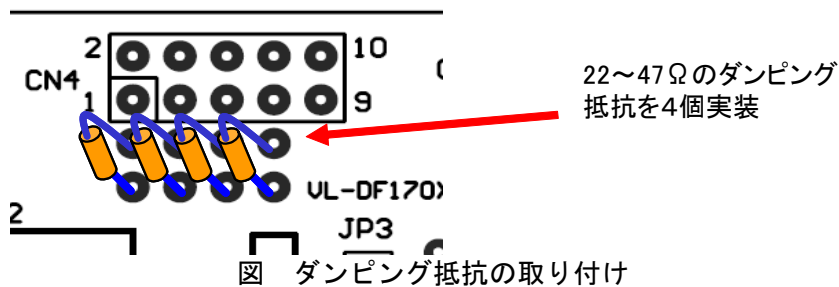


図 チップ抵抗を取り付けた場合



図 1/6W 抵抗器をとりつけた場合

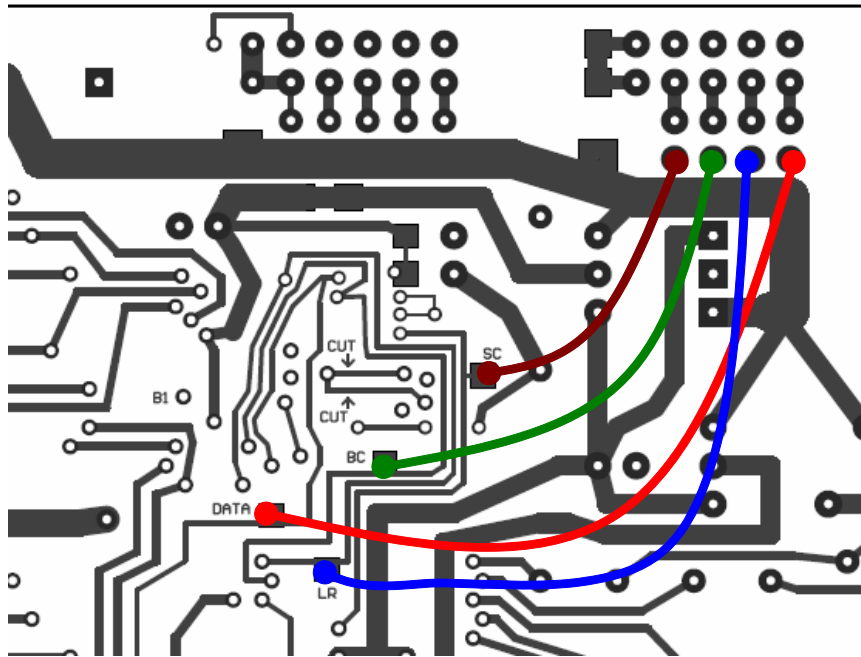


図 ジャンパー線の配置 (4本で接続します)

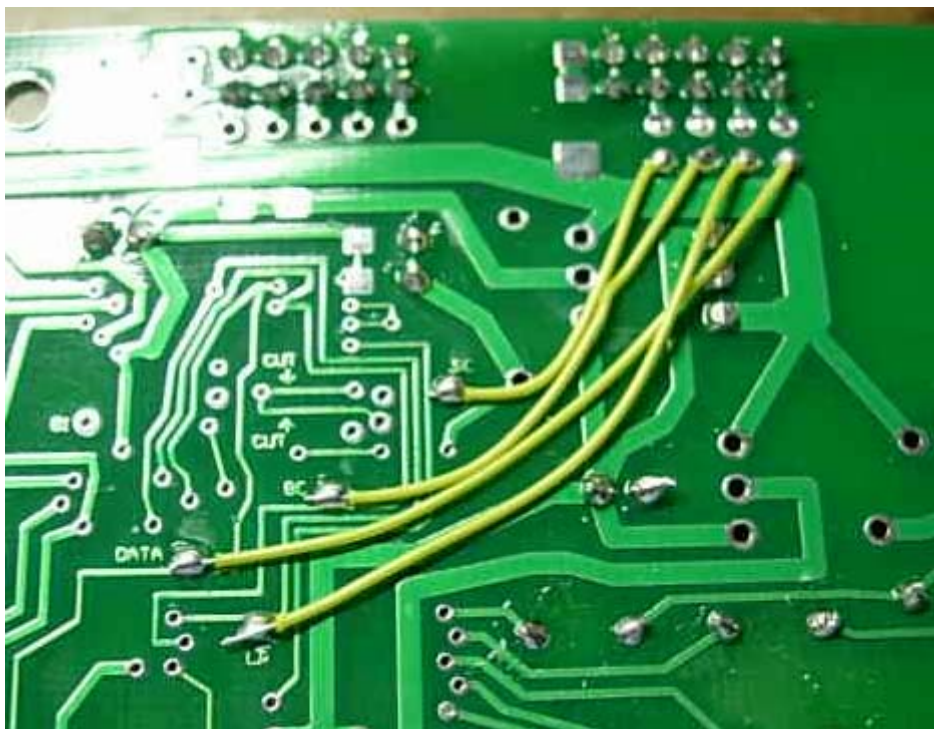


図 ジャンパー線の配置の様子

(vi) デジタルフィルタをソフトウェア制御にする場合

下図にしたがって、ジャンパー線を接続します。CN3 をマイコン接続用に使用すると便利でしょう。ソフトウェアモードにするときには基板裏面に“CUT”と指示されたパターンを2本切断します。

デジタルフィルタをソフト制御することによりデジタルアッテネータなどの機能を実現することが可能になります。

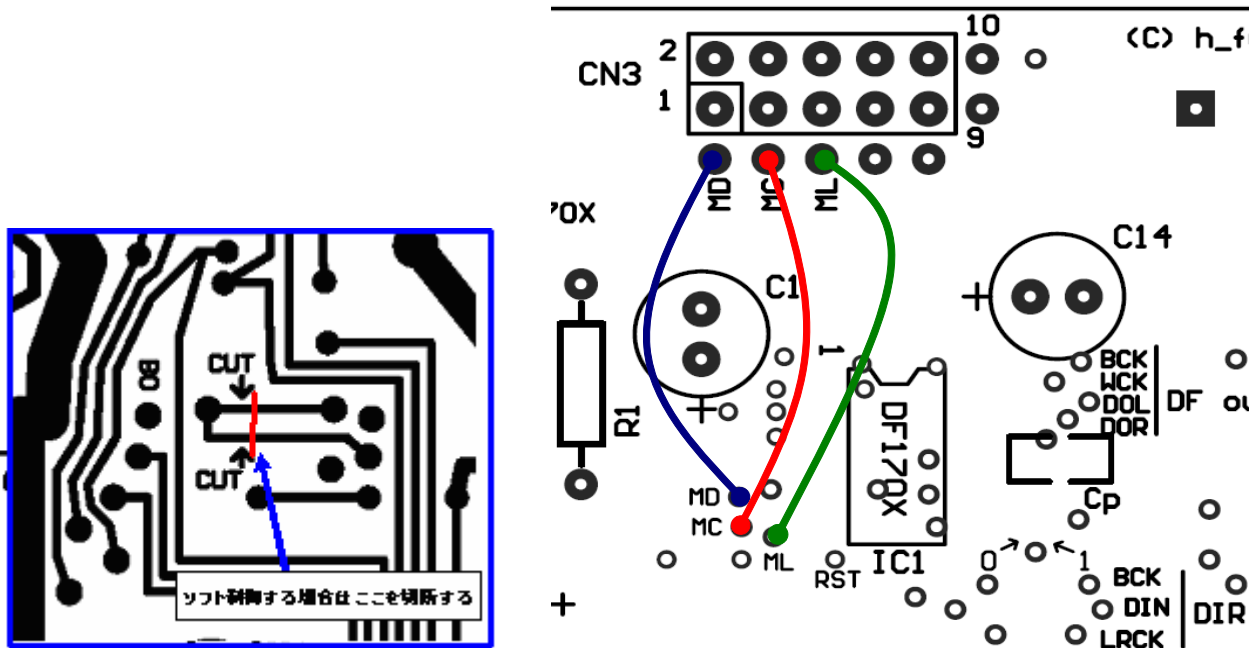


図 デジタルフィルタをソフトウェアモードで動作させるためのパターンカットとジャンパー線

6. 製作方法

(a) 製作手順

部品表と基板の部品配置図、シルク印刷を参照し、部品の向きや位置を間違えずに取り付けて半田付けしてください。慣れた方には説明不要なところですが、部品の取り付け順番によっては、後の部品の取り付けが難しくなる場合があります。基本的には背の低い部品、軽い部品から取り付けることが常道ですので、初心者の方は下記を参考にしてください。

(i) 最初は表面実装部品を取り付ける

表面実装部品を一部につかいます。文字通り基板の表面で半田付けをするため、周辺に部品をつけたあとでは半田ごてのこて先がはいりにくくなる可能性があります。したがって、まず最初に表面実装部品から取り付けるようにしてください。

・フラットパッケージ IC を取り付ける

周囲のチップコンデンサを取り付けた後での半田付けは難しくなりますので、最優先でとりつけます。この IC のなかにはピン間 0.65mm のものがありますので注意して取り付けないとピン間で半田ブリッジが起きます。できるだけ細い半田 (0.3mm のものを推奨) を用意ください。まず細く切ったセロハンテープで IC を仮固定したのちに半田付けしたほうがよいでしょう。IC のピン間で半田ブリッジが生じた場合は半田吸い取り器や半田吸い取り線をつかって慎重に取り除いてください。セロハンテープは pin すべての半田付けが終わってから、IC を押さえながらはがします。1、2本の pin を半田付けした状態でセロハンテープをはがそうとするとパターンがめくれ上がったり、IC のピンが曲がる可能性があります。半田付けであると便利なものがフラックスです。半田の表面が活性化し、表面張力によってブリッジがしにくくなります。半田の前に塗布するとよいでしょう。乾燥を待たずに半田付けしてしましましょう。

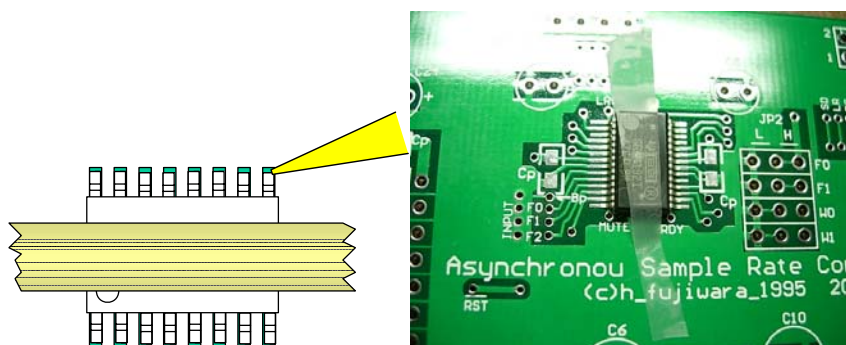


図 S S O P の半田付け方法。一旦セロハンテープ等で固定すると作業しやすい (図は別の基板です)

半田付け後は基板を透かして見てブリッジがないかよく確認しましょう。ループで半田不良のところもよく確認ください。必要ならテスタ等で調べましょう。部品を全部つけたあとでは修正はきわめて難しい作業になります。

表面実装部品の取り付けのコツを掲載したHPもありますので参考にしてください。その他、探せばいろいろとできます。

<http://www.picfun.com/flat01.html>

<http://optimize.ath.cx/cusb/handa.html>

・チップコンデンサを取り付ける

この基板には 2012 サイズのチップコンデンサを使います。

チップコンデンサの半田付けの方法は色々あるかと思いますが、私が好む方法を1つ紹介します。まず基板上の片側のPAD (パッド) に予備半田をしておきます (半田を盛りすぎないように)。そしてピンセット等でチップ部品をつまみ、位置をあわせながら片側のみ半田を溶かして固定します。位置が決まれば反対側を半田付けします。

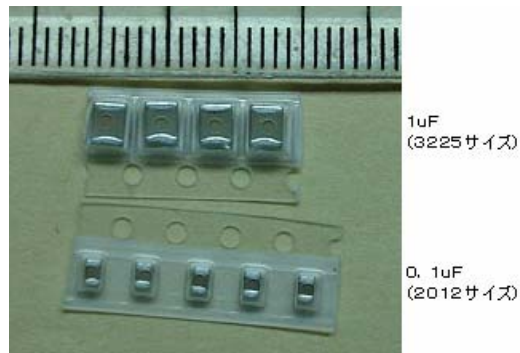


図 チップコンデンサ (取り扱いにはピンセットが必要)

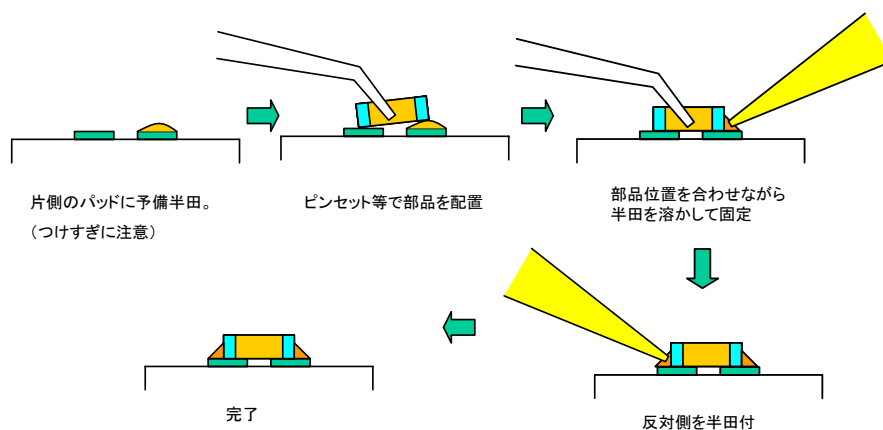


図 チップ積層セラミックコンデンサの半田付け方法

(ii) 次に小物部品を取り付ける

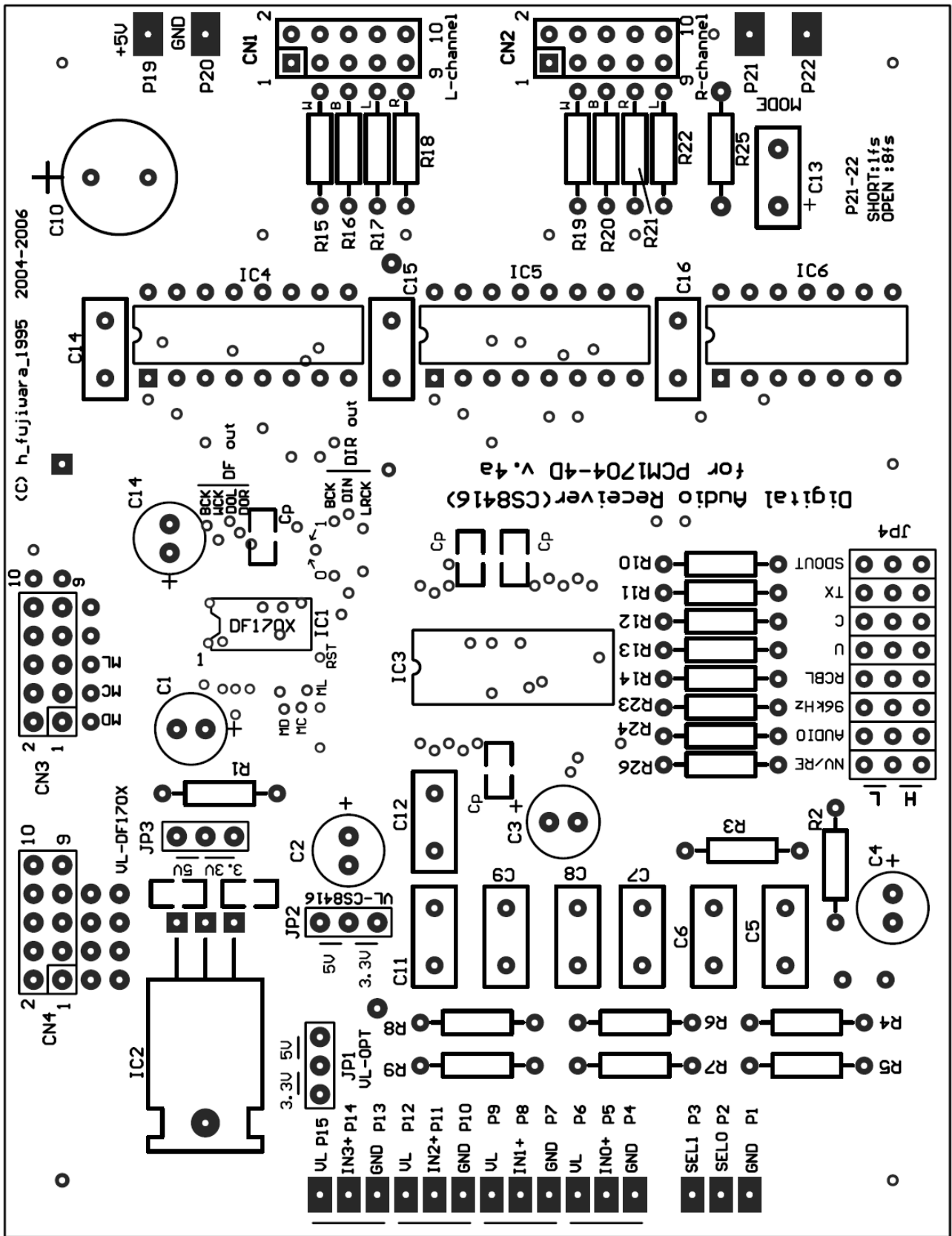
小物：抵抗、IC ソケット、フィルムコンデンサなどを取り付けます。

(iii) 背の高い電解コンデンサと大きめのフィルムコンデンサをとりつける。

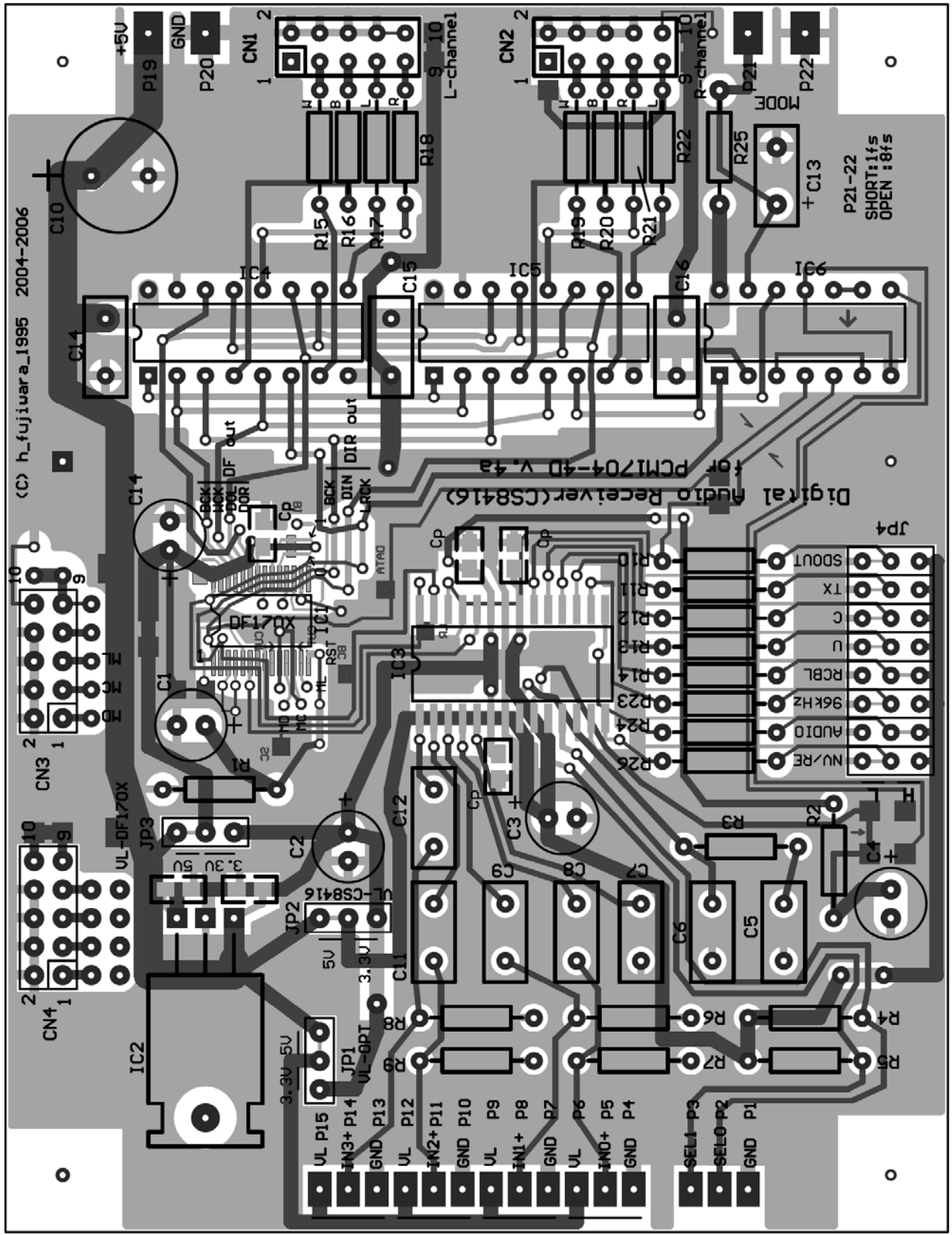
(iv) IC を挿し込む

最後にソケットに IC を差し込みます (IC を直接半田付けする場合はその限りではありません)。

7. 基板シルク



8. 基板パターン



APPENDIX. CS8416 単独動作させる場合

CS8416 を単独で動作させる場合はデジタルフィルタ以降の回路部品は必要ではありません。下の写真を参考に部品を実装ください。1つ注意点があり、CS8416 の DATA 信号は DF1704 に接続するまでに INV ゲート(IC6)を2つ挿入している都合上、IC6 を未実装とする場合は、IC6 の半田面近くのジャンパーを接続してください。

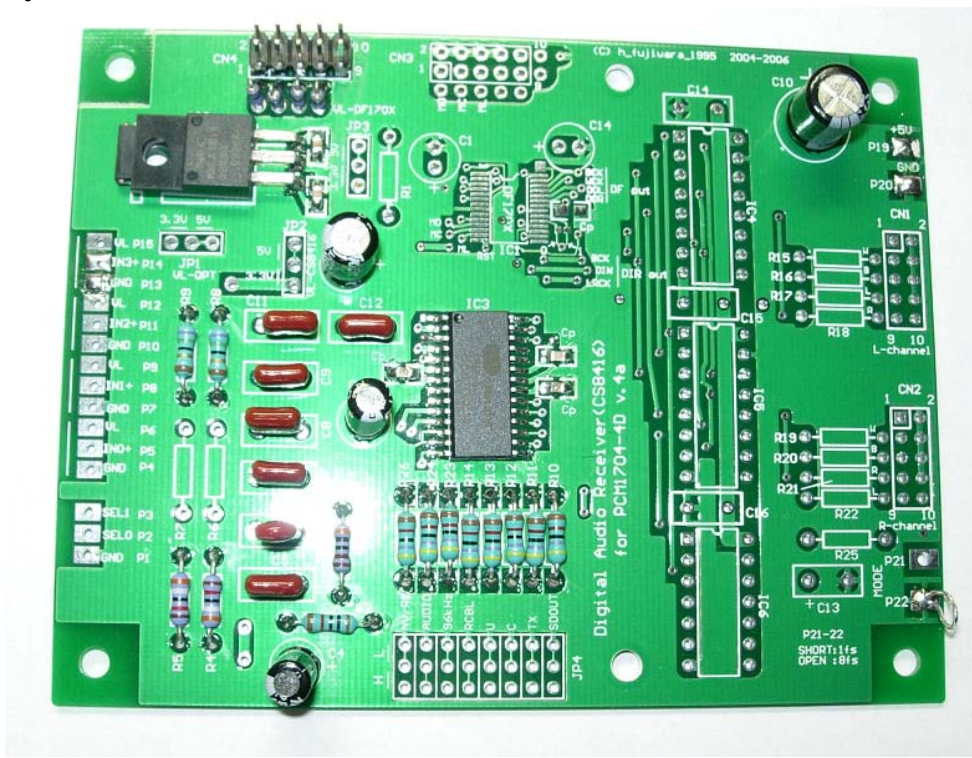


図 CS8416 を最小構成で動かす場合の実装例（入力は CH2, 3 のみ使用）

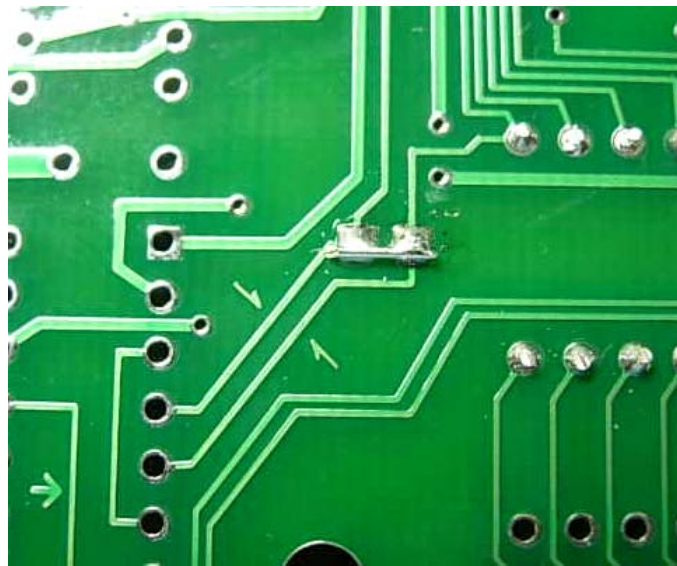


図 CS8416 を最小構成で動かす場合のジャンパー線

DRAFT 2006. 8. 1
R. 1 2006. 8. 14