

お気楽 DAC4 (DAC1794-3.5) 製作マニュアル

A・B タイプ共通

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第3者に対して使用することはできません。

この製作マニュアルにて説明される基板は、あくまでも部品の実装を簡単にするための補助であり、そこに使用する部品やその値については、製作される方が責任をもって選定ください。本マニュアルに記載された部品や定数はあくまでも製作の参考として提供しています。動作しない、あるいは期待した音質でないなどのクレームは一切受け付けられませんのでご了承ください。

マニュアルの構成

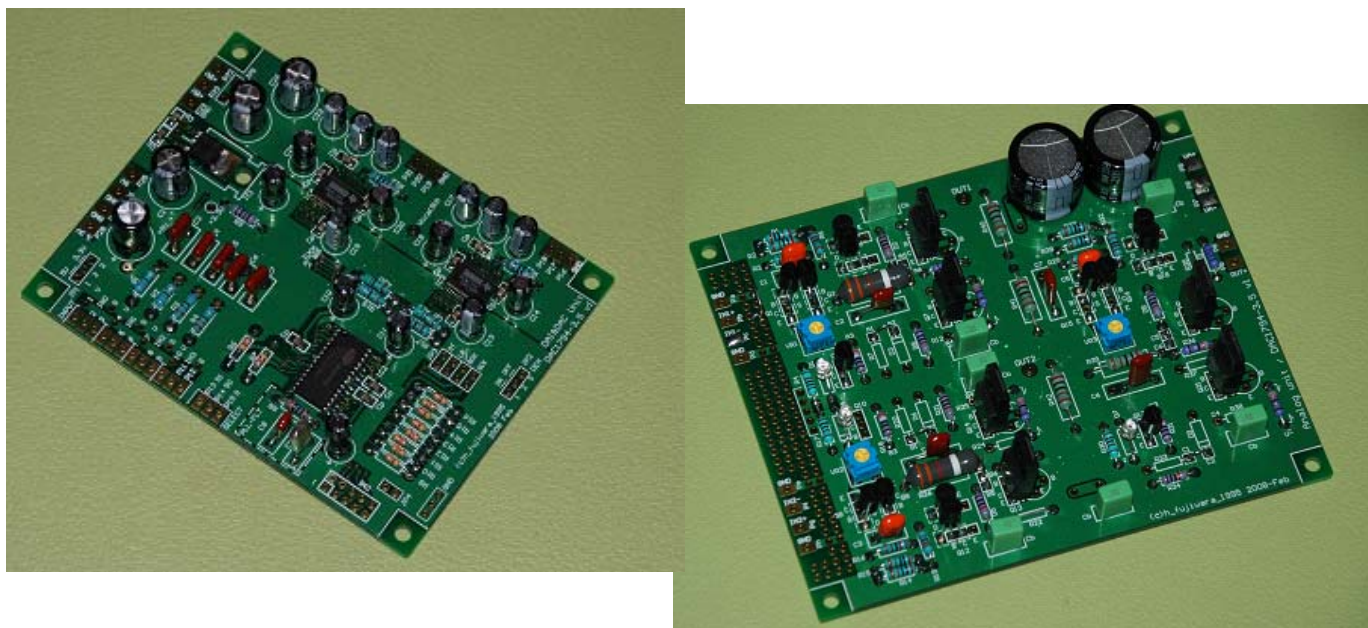
1. はじめに
2. 構成と仕様
 - (1) 構成
 - (2) 仕様
 - (3) アンプ回路
3. 部品表
 3. 1 アナログ部以外
 3. 2 アナログ部参考例 1 : FET を使用した SEPP 方式 (参考)
 3. 3 アナログ部参考例 2 : MJ 誌掲載方式 (参考)
 3. 4 アナログ部参考例 3 : MJ 誌掲載方式 (定数変更 : 参考)
 3. 5 部品の選定
 - (1) FET のペアリング
 - (2) 出力電圧の調整
 - (3) 終段トランジスタ
4. 基板の端子、コネクタ機能
 - (1) DAI&DAC 基板 (A タイプ)
 - (2) アナログ基板 (A タイプ)
 - (3) DAC&アナログ基板 (B タイプ)
5. 接続方法
 5. 1 A タイプの場合
 - (1) DAI&DAC 基板の電源との接続
 - (2) DAI&DAC 基板の外部信号との接続
 - (3) DAI&DAC 基板とアナログ基板との接続
 - (4) アナログ基板と電源、出力信号の接続
 5. 2 B タイプの場合
 - (1) DAC&アナログ基板と制御信号の接続
 - (2) DAC&アナログ基板と電源、出力信号の接続
6. 調整方法
7. 製作方法のコツ
 - (1) 製作手順
 - (2) 完成後の確認
8. 基板パターン
 - (1) DAI&DAC 基板 (タイプ A)
 - (2) アナログ基板 (タイプ A)
 - (3) DAC&アナログ基板 (タイプ B)
9. 回路図
 - (1) DAI&DAC 基板 (タイプ A)
 - (2) アナログ基板 (タイプ A)
 - (3) DAC&アナログ基板 (タイプ B)
10. 付録
11. 編集履歴

1. はじめに

これはTI 社 (BB ブランド) の高性能 24BitDAC である PCM1794 をモノラルモードで使用したオーディオ用 DAC を構成する基板です。PCM1794 自体は、1 個でステレオ構成にすることができますが、モノラルモードで使用することで出力は 2 パラ構成とすることができ、出力電流の増大を図ることができます。PCM1794 の優秀さはその物理的性能からも十分にわかるところ (たとえば S/N130dB 以上) でありメーカー品にも多く使われています。しかし、なんといってもこの高性能な IC が 2000 円程度で入手できるローコストが大きな魅力です。

このお気楽 DAC4 では PCM1794 をつかい、その出力処理であるアナログ部をディスクリート構成にしています。出力のフルディスクリート構成は DAC1794-3 で試していますが、DAC1794-3 ではその部品点数の多さからかなり製作ハードルが高いものでした。そこで今回の DAC1794-3.5 はディスクリート構成はそのままに、回路の簡素化をはかり部品点数を大幅に削減しています。部品点数が少なくなり作りやすいため、個々の素子にこだわることで、自分だけの DAC の製作に向いていると思います。

またアナログ部の回路は非常にオーソドックスなものですから、自分で素子を選択し定数設計することで、より自分にあった DAC に仕上げることも楽しいでしょう。



完成例 DAC1794-3.5 Aタイプ (左 : DAI&DAC 基板、右 : アナログ基板)



完成例 DAC1794-3.5 Bタイプ (DAC&アナログ基板)

2. 構成と仕様

(1) 構成

DAC1794-3.5(お気楽 DAC4)は A, B の2つのタイプがあります。A, B タイプの違いは DAI (Digital Audio Interface) 機能の有無であり、基板の構成が異なります。

(i) Aタイプ

DAC1794-3.5 の A タイプは DAI と DAC-IC を含む基板 1 枚と左右チャンネルで分けたアナログ回路基板 2 枚の計 3 枚から構成されています。DAC とアナログ回路が分離されているので、アナログ部を色々と改造したりするのに向いているでしょう。A タイプは DAI 回路を具備していますので、シンプルに DAC を構成するのに適しています。なお、DAI&DAC 基板は、外部からの制御信号の入力可能なコネクタ端子もありますので、メモリーバッファ等との接続も可能です（この場合、内部の DAI 機能はつかいません）。

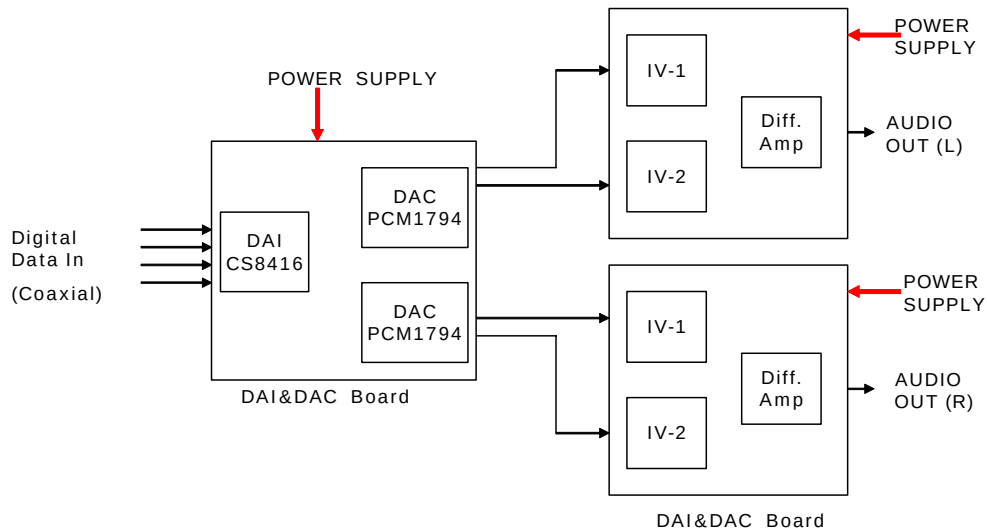


図 DAC1794-3.5 Aタイプの構成

(ii) Bタイプ

DAC1794-3.5 の B タイプは DAI 回路を含んでいません。DAC 部とアナログ回路を同一基板に搭載し、左右チャンネル別の 2 枚の基板から構成されています。他の DAI や DAI 機能をもつ ASRC やメモリーバッファ等と組みあわせてつかうのに向いているでしょう。基板上のジャンパーの変更により左右チャンネルを選択します。

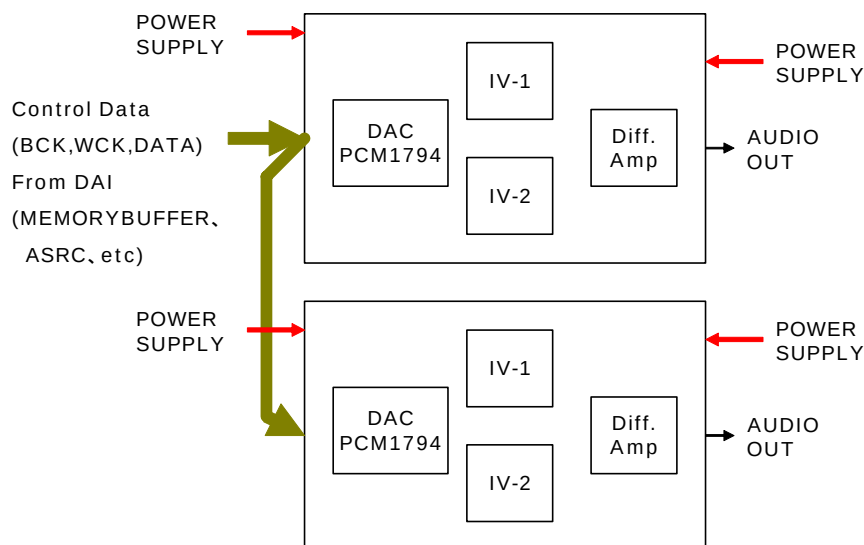


図 DAC1794-3.5 Bタイプの構成(上下 : DAC&アナログ基板)

(2) 仕様

A、Bタイプの主な仕様を下表に示します。

表 Aタイプの主な仕様

入力	同軸入力 4ch (光入力への変更可。電源端子有り)
対応周波数	32-192kHz (CS8416 仕様)
DAC	PCM1794 あるいは PCM1794A 24Bit 分解能 8 倍オーバーサンプリングデジタルフィルター
I/V回路	ディスクリート型 2 段差動増幅 SEPP
差動増幅回路	同上
出力	オーディオ出力 1 系統
必要電源	DAI+DAC 基板は 5V, 3.3V(基板上にレギュレータ搭載すれば 5V 単一で可) アナログ回路は正負 15V 推奨 (正負 25V 程度の電源でも可)
基板	両面スルーホール FR-4 基板サイズ: DAI&DAC 部: 102mm×79mm アナログ回路: 102×145mm

表 Bタイプの主な仕様

入力	BitClock、WordClock、DATA の 3 線制御信号。 右詰 24Bit フォーマット。
対応周波数	32-192kHz (PCM1794 仕様)
DAC	PCM1794 あるいは PCM1794A 24Bit 分解能 8 倍オーバーサンプリングデジタルフィルター
I/V回路	ディスクリート型 2 段差動増幅 SEPP
差動増幅回路	同上
出力	オーディオ出力 1 系統
必要電源	DAC 部は 5V, 3.3V(基板上にレギュレータ搭載すれば 5V 単一で可) アナログ回路は正負 15V 推奨 (正負 25V 程度の電源でも可)
基板	両面スルーホール FR-4 基板サイズ: DAC&アナログ回路: 102×145mm (基板サイズ・取付穴ピッチは ASRC、メモリーバッファと同一)

(3) アンプ回路

A、Bタイプの共通点は DAC 以降のアナログ回路です。アナログ回路は 2 段差動方式の SEPP (Single Ended Push-Pull) 方式を採用した標準的かつシンプルな構成です。この回路を I/V 変換アンプならびに差動増幅回路に使用しています。

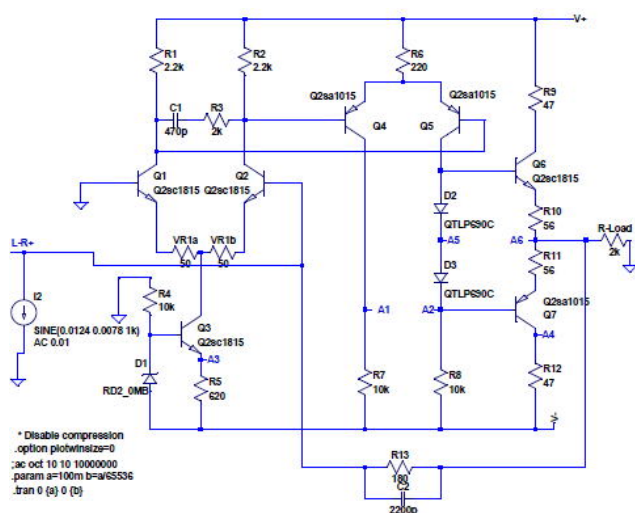


図 アンプ回路構成 (バイポーラ Tr 使用)

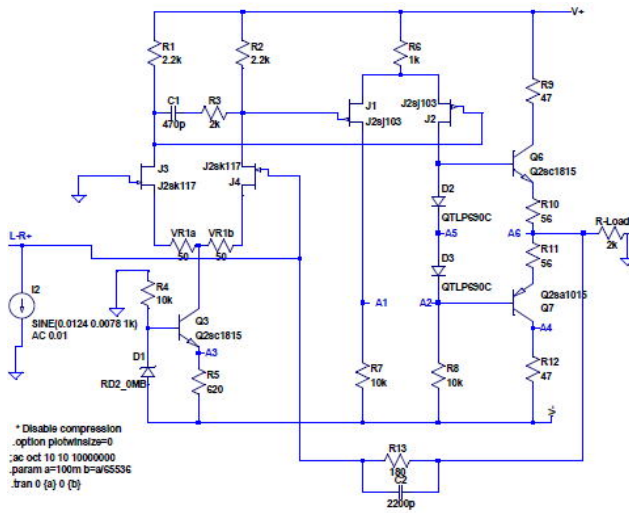


図 アンプ回路構成 (FET 使用)

3. 部品表

DAC1794-3.5 の回路構成は DAC までの部分（アナログ部以外）と、DAC 以降であるアナログ部とに大きく分けられます。DAC までの回路については、部品選定の自由度は小さいですが、アナログ部は素子ならびに定数の選定の自由度の高いところです。すなわち増幅素子の選定や（バイポーラあるいは FET）、回路定数、さらに回路構成まで好みで色々と変更することができます。以下には、アナログ部以外とアナログ部について参考例を列挙します。アナログ部については、3 例程度紹介いたします。

3-1. アナログ部以外

表. A タイプ（DAI & DAC 基板）

部品	No	規格	仕様	個数	備考
抵抗	R1-4	炭素皮膜 1/4W	75Ω	4	入力の終端抵抗
	R5	炭素皮膜 1/4W	4.7kΩ	1	リセット用時定数
	R6, 7	炭素皮膜 1/4W	22kΩ	2	プルアップ抵抗
	R8	金属被膜 1/4W	3kΩ	1	PLL フィルター用
	R9-16	金属被膜 1/4W	47kΩ	8	
	R17-20	炭素被膜 1/4W	51Ω	4	ダンピング抵抗
	R21, 22	金属被膜 1/4W	10kΩ	2	
コンデンサ	C1, 2	電解コンデンサ	220uF/16V	2	容量 47~1000uF
	C3-7	フィルムコンデンサ	0.01uF	5	デカップリング用
	C8	フィルムコンデンサ	1000pF	1	PLL フィルター用
	C9	フィルムコンデンサ	0.022uF	1	PLL フィルター用
	C10-25	電解コンデンサ	47uF/16V	16	
	C26, 27	電解コンデンサ	220uF/16V	2	容量 47~1000uF
	Cp	チップセラミック	0.1uF	13	2012 サイズ
IC	IC1	3 端子レギュレータ (3.3V)	48M033 など	1	78NXX と同一ピン配置 表面実装部品用のパターン有り
	IC2	DAI	CS8416	1	SSOP-28P
	IC3, 4	DAC	PCM1794 (A)	2	SSOP-28P
コネクタ	CN1	端子ピン	10P	1	外部 DAI 使用時

表. B タイプ基板（DAC 部周辺のみ。アナログ部は A タイプ（アナログ基板）と共通なので後述）
（R1-43, C1-C9 はアナログ部で使用する部品番号であり割愛）

部品	No	規格	仕様	個数	備考
抵抗	R44	金属被膜 1/4W	10kΩ	1	
	R45-48	炭素被膜 1/4W	51Ω	4	ダンピング抵抗
	R49	炭素被膜 1/4W	4.7kΩ	1	
コンデンサ	C10, 11	電解コンデンサ	220uF/16V など	12	容量 47~1000uF
	C12-18	電解コンデンサ	47uF/16V など	7	
	Cp	チップセラミック	0.1uF	6	2012 サイズ
IC	IC1	DAC	PCM1794 (A)	1	SSOP-28P
	IC2	3 端子レギュレータ (3.3V)	48M033 など	1	78NXX と同一ピン配置 表面実装部品用のパターン有り

3-2. アナログ部参考例 1 : FET を使用した差動 2 段増幅 SEPP

動作条件として下記を想定した部品表を次項に示します。

電源電圧：正負 15V (25V 以上でも動作可。ただし TR 等の耐圧、発熱注意) 出力電圧：約 3.5Vrms
--

表. A・Bタイプ（アナログ部：FETを使用した差動2段増幅 SEPP）
初段、2段目にFETトランジスタ使用した場合（アンプ回路は3つありますが同一定数です）

部品	No	規格	仕様	個数	備考
抵抗	R1, 2	金属皮膜 1/4W	2k Ω	2	
	R3	金属皮膜 1/4W	1.2k Ω	1	
	R4	金属皮膜 1/4W	10k Ω	1	
	R5	金属皮膜 1/4W	560 Ω	1	
	R6	金属皮膜 1/4W	1.2k Ω	1	
	R7, 8	金属皮膜 1/4W	10k Ω	2	
	R9	－	0 Ω	1	ジャンパー線
	R10, 11	金属皮膜 1/4W	75 Ω	2	
	R12	－	0 Ω	1	ジャンパー線
	R13	金属皮膜 1/4W	330 Ω	1	IV抵抗
	R14, 15	金属皮膜 1/4W	2k Ω	2	
	R16	金属皮膜 1/4W	1.2k Ω	1	
	R17	金属皮膜 1/4W	10k Ω	1	
	R18	金属皮膜 1/4W	560 Ω	1	
	R19	金属皮膜 1/4W	1.2k Ω	1	
	R20, 21	金属皮膜 1/4W	10k Ω	2	
	R22	－	0 Ω	1	ジャンパー線
	R23, 24	金属皮膜 1/4W	75 Ω	2	
	R25	－	0 Ω	1	ジャンパー線
	R26	金属皮膜 1/4W	330 Ω	1	IV抵抗
	R27, 28	金属皮膜 1/4W	2k Ω	2	
	R29	金属皮膜 1/4W	1.2k Ω	1	
	R30	金属皮膜 1/4W	10k Ω	1	
	R31	金属皮膜 1/4W	560 Ω	1	
	R32	金属皮膜 1/4W	1.2k Ω	1	
	R33, 34	金属皮膜 1/4W	10k Ω	2	
	R35	－	0 Ω	1	ジャンパー線
	R36, 37	金属皮膜 1/4W	75 Ω	2	
	R38	－	0 Ω	1	ジャンパー線
	R39-42	金属皮膜 1/4W	2k Ω	4	
	R43	金属皮膜 1/4W	100 Ω	1	出力保護用
可変抵抗	VR1-3	サーメット 1 回転	100 Ω	3	
コンデンサ	C1	フィルムコンデンサ	220pF	1	位相補償用
	C2	フィルムコンデンサ	6800pF	1	
	C3	フィルムコンデンサ	220pF	1	位相補償用
	C4	フィルムコンデンサ	6800pF	1	
	C5	フィルムコンデンサ	220pF	1	位相補償用
	C6, 7	フィルムコンデンサ	1200pF	2	フィルター用
	C8, 9	電解コンデンサ	470uF/35V など	2	
	Cp	フィルムコンデンサ	0.1uF 程度	7	パスコン用
ダイオード	D1	ツエナー	2V	1	
	D2, 3	赤 LED	(Vf=1.6V 前後)	2	
	D4	ツエナー	2V	1	
	D5, 6	赤 LED	(Vf=1.6V 前後)	2	
	D7	ツエナー	2V	1	
	D8, 9	赤 LED	(Vf=1.6V 前後)	2	

表. A・Bタイプ（アナログ部：FETを使用した差動2段増幅 SEPP）つづき

部品	No	規格	仕様	個数	備考
トランジスタ	Q1, 2	N-FET	2SK30	2	ペアリング品
	Q3	NPN	2SC1815	1	
	Q4, 5	J-FET	2SJ103	2	
	Q6	電力 NPN	2SC4935 など	1	その他 2SC3421 など
	Q7	電力 PNP	2SA1869 など	1	その他 2SA1358 など
	Q8, 9	N-FET	2SK30	2	ペアリング品
	Q10	NPN	2SC1815	1	
	Q11, 12	J-FET	2SJ103	2	
	Q13	電力 NPN	2SC4935 など	1	その他 2SC3421 など
	Q14	電力 PNP	2SA1869 など	1	その他 2SA1358 など
	Q15, 16	N-FET	2SK30	2	ペアリング品
	Q17	NPN	2SC1815	1	
	Q18, 19	J-FET	2SJ103	2	
	Q20	電力 NPN	2SC4935 など	1	その他 2SC3421 など
	Q21	電力 PNP	2SA1869 など	1	その他 2SA1358 など

3.3 アナログ部参考例2：MJ 誌(*)掲載方式

(*)MJ 無線と実験、2008 年 3 月号 No. 1021、pp. 29-39

MJ 誌回路に掲載された回路(N タイプ) への改造方法についても記しておきます。部品の削除や向きの入れ替え、さらにジャンパー線等が必要になりますので、回路構成ならびに基板パターンをよく理解の上で取りくみください(動作可否については一切関知しません)。以下に(a)部品表、(b)ジャンパー箇所を記します。さらに終段のトランジスタに T0-220 を使用する場合の注意点を記します。

(a) 部品表

表. A・Bタイプ（アナログ基板） MJ 誌掲載方法

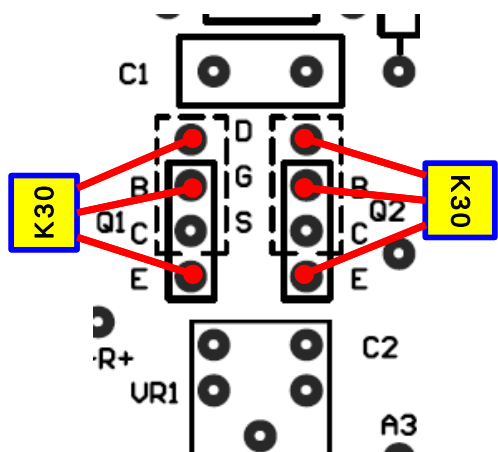
部品	No	MJ 記載値	実装上の注意等
抵抗	R1, 2	1.5k Ω	
	R3	1.5k Ω	
	R4	なし	
	R5	0 Ω (ジャンパ)	
	R6	2k Ω	
	R7	なし	
	R8	820 Ω	
	R9	0 Ω (ジャンパ)	
	R10	47 Ω	
	R11	0 Ω (ジャンパ)	
	R12	47 Ω	
	R13	820 Ω	IV 抵抗
	R14, 15	1.5k Ω	
	R16	1.5k Ω	
	R17	なし	
	R18	0 Ω (ジャンパ)	
	R19	2k Ω	
	R20	なし	
	R21	820 Ω	
	R22	0 Ω (ジャンパ)	
	R23	47 Ω	

表. A・Bタイプ（アナログ基板） MJ 誌掲載方法（つづき）

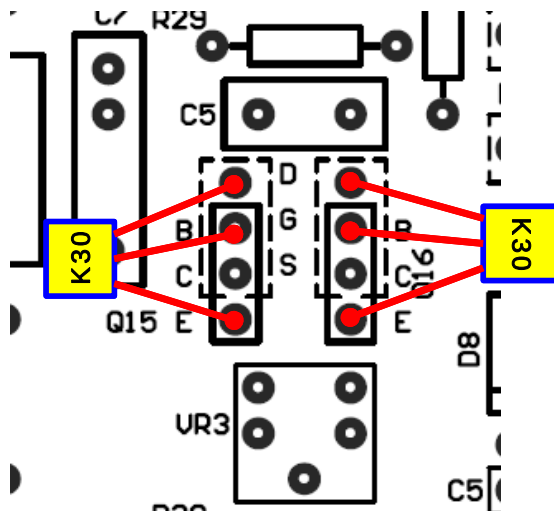
部品	No	MJ 記載値	実装上の注意等
抵抗	R24	0Ω (ジャンパ)	
	R25	47Ω	
	R26	820Ω	IV 抵抗
	R27, 28	1.5kΩ	
	R29	2kΩ	
	R30	なし	
	R31	0Ω (ジャンパ)	
	R32	2kΩ	
	R33	なし	
	R34	820Ω	
	R35	0Ω (ジャンパ)	
	R36	47Ω	
	R37	0Ω (ジャンパ)	
	R38	47Ω	
	R39-42	2kΩ	
	R43	0Ω (ジャンパ)	(出力保護用)
可変抵抗	VR1-3	50Ω	
コンデンサ	C1	330pF	
	C2	2200pF	
	C3	330pF	
	C4	2200pF	
	C5	510pF	
	C6, 7	470pF	
	C8, 9	なし	
	Cp	0.1μF 程度	パソコン用
ダイオード	D1	なし	
	D2	820Ω	抵抗に変更
	D3	なし	
	D4	なし	
	D5	820Ω	抵抗に変更
	D6	なし	
	D7	なし	
	D8	820Ω	抵抗に変更
	D9	なし	
トランジスタ	Q1, 2	2SK246BL	(重要) シルクミスあり (*1)
	Q3	2SK246BL	定電流用: D→シルク" C", G, S→シルク" E (*2)
	Q4, 5	2SJ103BL	シルクの DGS にあわせて取り付け
	Q6	2SC959 (960)	シルクの CBE にあわせて取り付け
	Q7	2SC959 (960)	向きを 180 度変更して C, E を入替える
	Q8, 9	2SK246BL	(重要) シルクミスあり (*1)
	Q10	2SK246BL	定電流用: D→シルク" C", G, S→シルク" E (*2)
	Q11, 12	2SJ103BL	シルクの DGS にあわせて取り付け
	Q13	2SC959 (960)	シルクの CBE にあわせて取り付け
	Q14	2SC959 (960)	向きを 180 度変更して C, E を入替える
	Q15, 16	2SK246BL	(重要) シルクミスあり (*1)
	Q17	2SK246BL	定電流用: D→シルク" C", G, S→シルク" E (*2)
	Q18, 19	2SJ103BL	シルクの DGS にあわせて取り付け
	Q20	2SC959 (960)	シルクの CBE にあわせて取り付け
	Q21	2SC959 (960)	向きを 180 度変更して C, E を入替える

(*1) Q12, 8, 9, 15, 16 の取り付けについて。

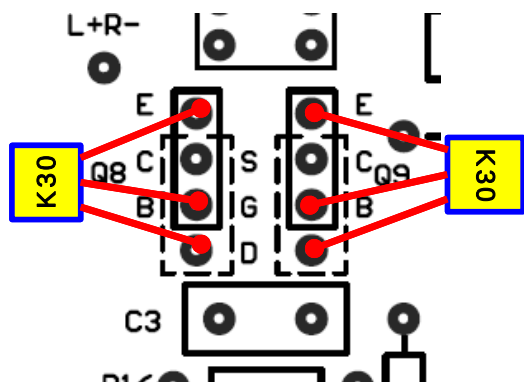
基板バージョン V1 ではシルクの S(ソース) の表記位置に間違いがありますので、アンプの初段に FET をつける場合は下記を参照に取り付けてください。



Q1, Q2の場合



Q15, Q16の場合



Q8, Q9の場合



2SK30はD、Sを
入れ替えて使用可

図 初段の FET の取り付け (基板 v1 における修正点)

(*2) Q3, Q10, Q17 の取り付けについて

定電流用 FET の取付け方法は部品表に例 (下図 : 左) をあげていますが、基板パターンをうまく工夫して接続すればよいでしょう。下図 : 右にその他の例を記します。

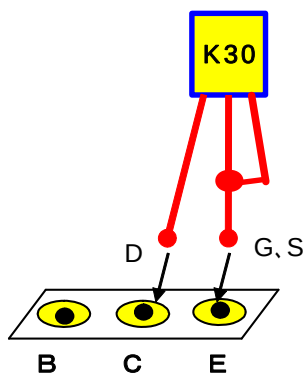


図 定電流用 FET の取付例 1

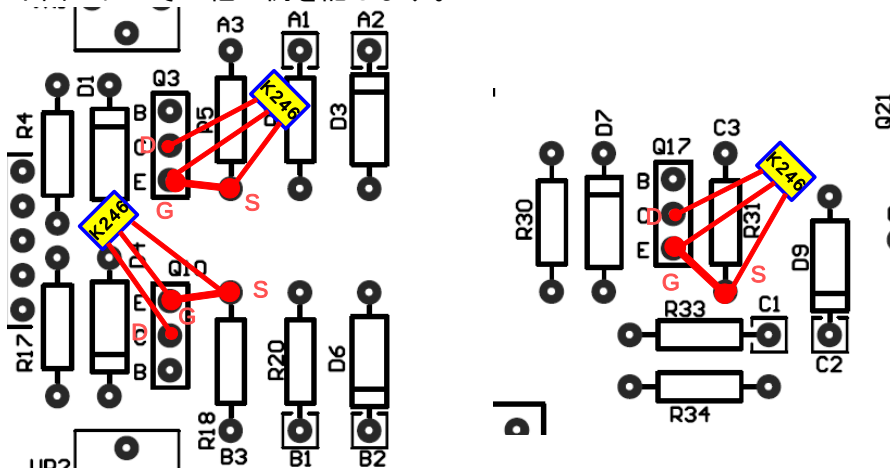


図 定電流用 FET の取付例 2

(b) ジャンパー箇所：

MJ 誌回路に掲載された回路(N タイプ) への改造方のためのジャンパー箇所を下図に示します。ジャ部品部以外に必要なジャンパーは下記の6箇所になります。表の A1～C6 については、基板上の電圧確認用に設定したポイントですので、そこを活用します。

表 ジャンパーが必要な箇所

A1-A2 間	A5-A6 間
B1-B2 間	B5-B6 間
C1-C2 間	C5-C6 間

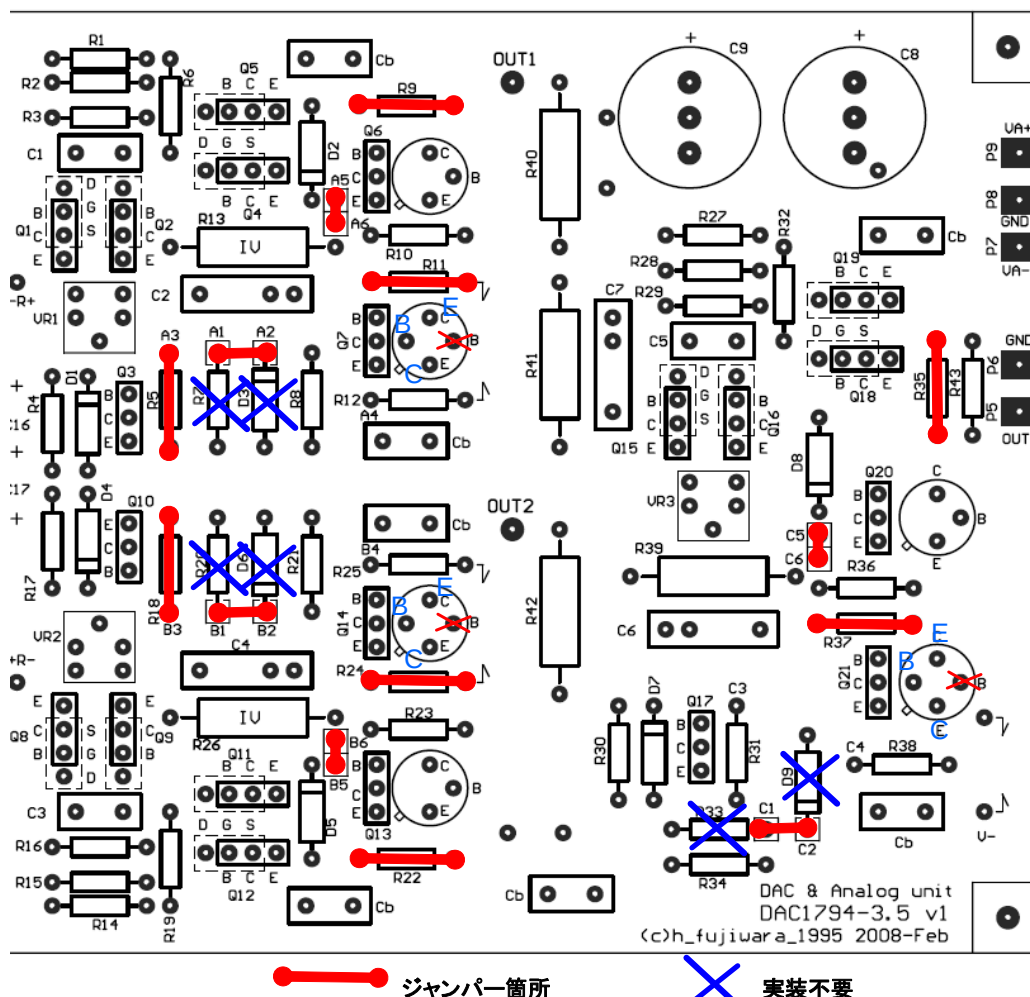


図 MJ 掲載方式に変更するときのジャンパー箇所ならびに実装不要箇所
(終段のトランジスタにメタルカンのトランジスタ (2SC959 あるいは C960 等) を使う場合))

★終段のQ 7, Q 13, Q 21に T0-220 タイプを使用する場合。

Q 7, Q 13, Q 21については SEPP 方式では PNP トランジスタを使いますが、MJ 掲載方式では NPN トランジスタが使われます。そのために、C(コレクタ)および E(エミッタ) の入れ替えが必要です。メタルカンパッケージのピン配置は CBE ですのでコレクタとエミッタを入れ替える場合は向きを 180 度変更するだけで済みます。しかしメタルカンパッケージのトランジスタは廃品種のものも多く入手が難しいので、一般の樹脂モールドの T0-220 パッケージのものをつかう場合も多いかと思います。T0-220 パッケージのトランジスタのピン配置の多くは BCE ですから、コレクタとエミッタの入れ替えは難しく、一般にはパターンの変更等が必要になります。そこでパターンの切断なしに済ませるための方法について記します。一部の部品の配置変更とジャンパーの追加が必要ですが、次項(i) (ii)を参考にしてください。これにより、T0-220 のトランジスタはシルクの指示通り実装することができますので、外見は非常にすっきりすると思います。

(i) 部品の取り付け位置の変更

メタルカンパッケージをつかう場合に比べて T0-220 をつかうときの変更点は、R12, R25, R38 の取り付け位置の変更です。変更位置には基板のシルクに矢印をいれていますのですぐにはわかると思います（次図参照）。

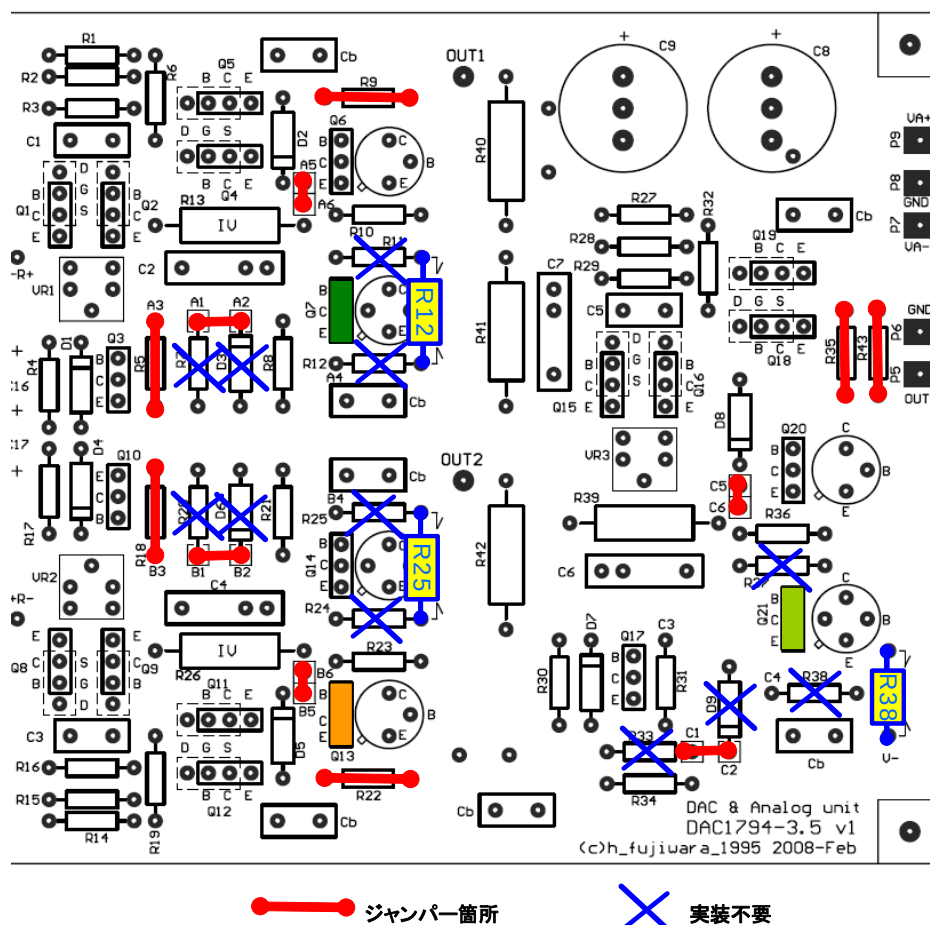


図 MJ 誌掲載方式で、終段のトランジスタ (Q7, Q13, Q21) に T0-220 をつかう場合

(ii) ジャンパー箇所

基板裏面にジャンパー用のパッドが設けてありますので、それ半田を盛って 3 カ所でブリッジをさせます。

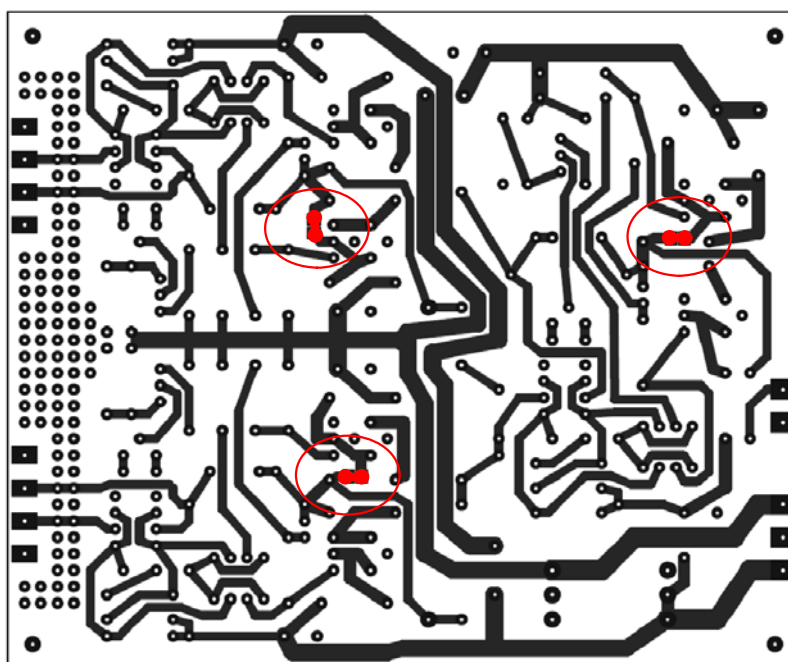


図 MJ 誌記事変更で、終段のトランジスタ (Q7, Q13, Q21) に T0-220 をつかう場合の半田面でのジャンパー部（専用パッドがあるので、ジャンパーは簡単です）

3. 4 アナログ部参考例 3 : MJ 誌掲載方式 (定数変更版)

これは私が実際に組み立てた定数になります。電源電圧を 15V とするために若干変更しています。また初段 FET に流す電流は 1mA 程度にしたかったので、FET による定電流源を用いず、LED を電圧源に用いた定電流回路としています。また出力電圧を低くするため IV 抵抗値を 330Ω にしています。部品の取りつけの注意事項は前項 3.3 の”★終段の Q 7, Q 1 3, Q 2 1 に T0-220 タイプを使用する場合。”と同じです。

表. A・Bタイプ (アナログ基板) MJ 誌掲載方法 (定数変更)

部品	No	No	No	定数	実装上の注意等
抵抗	R1, 2	R14, 15	R27, 28	2kΩ	
	R3	R16	R29	1. 2kΩ	
	R4	R17	R30	10kΩ	
	R5	R18	R31	390Ω	
	R6	R19	R32	1. 2kΩ	
	R7	R20	R33	なし	
	R8	R21	R34	820Ω	
	R9	R22	R35	0Ω (ジャンパ)	
	R10	R23	R36	47Ω	
	R11	R24	R37	0Ω (ジャンパ)	
	R12	R25	R38	47Ω	
	R13	R26		330Ω	IV 抵抗
			R39-42	2kΩ	
			R43	100Ω	

部品	No	定数	実装上の注意等
可変抵抗	VR1-3	100Ω	
コンデンサ	C1, 3, 5	220pF	
	C2, 4	6800pF	
	C6, 7	1200pF	
	C8, 9	なし	
	Cp	0. 1uF 程度	パソコン用
ダイオード	D1, 4, 7	赤 LED	ツエナーのシルクと AK を反対向きに接続
	D2, 5, 8	820Ω	抵抗に変更
	D3, 6, 9	なし	
トランジスタ	Q1, 2, 8, 9, 15, 16	2SK30A	(重要)シルクミスあり 3.3 の (*1) の注釈と同じ。
	Q3, 10, 17	2SC1815	
	Q4, 5, 11, 12, 18, 19	2SJ103BL	シルクの DGS にあわせて取り付け
	Q6, 7, 13, 14, 18, 19	2SC4935	T0-220 シルク部に取り付け

3. 5 部品の選定

ここでは部品の選定ならびに実装時における注意事項について列挙します。

(1) 出力電圧を変更する場合（I V 抵抗値の設定）

この DAC の出力電圧レベルは I V 回路における抵抗値および差動増幅回路の増幅率で決まります。通常は差動増幅回路での増幅率を 1（部品表のまま）として、I V 回路の抵抗値を変更して出力電圧を変更します。出力電圧は下記になりますので、参考にしてください。ただし、I V 抵抗値を高くすると必要な電源電圧も高くなるので注意が必要です。出力電圧は I V 抵抗値により下記のようにもとまります。

$$\text{出力電圧 } E(\text{rms}) = I V \text{ 抵抗値 } (\Omega) \times 0.0078(*) (\text{mA}) \times 2(\text{差動}) \times 0.71 (\text{実効値})$$

$$I V \text{ 回路の出力最大電圧} = I V \text{ 抵抗値 } (\Omega) \times 0.02(*) (\text{mA})$$

(*) (2) PCM1794 の電流出力はパラ出力では中点 12.4mA, 振幅 7.8mA。

下にそれぞれの電圧の早見表を添付します。

表 IV 抵抗値と出力電圧の早見表

IV 抵抗値 (Ω)	出力電圧 (rms)	IV 回路出力最大電圧 (rms)	必要な電源電圧の目安値 (V)
180	約 2V	約 3.6V	15V 以上
330	約 3.5V	約 6.5V	15V 以上
620	約 7V	約 12V	20V 以上
820	約 9V	約 17V	25V 以上

上表より I V 抵抗を 820Ω とした場合、I V 回路に必要な電源電圧は 25V 以上必要になります。電源電圧の上昇にともない各素子、とくに終段のトランジスタの放熱が非常に大きくなりますのでご注意ください。また電源電圧を上げる場合は使用する部品の耐圧（特にトランジスタの Vce など）にもご注意ください。

(2) 終段のトランジスタ (Q6, 7, 14, 15, 20, 21) の実装について

この基板では終段のトランジスタに丸形のメタルカンパッケージ (T0-39) や一般の樹脂モールドパッケージ (T0-220) のどちらもつかえようにパターンを併設しています。シルクの “BCE” にあわせて間違えないように取り付けてください。メタルカンパッケージの多くは “C B E”、一般の樹脂モールドパッケージは “B C E” の配置ですが、一部には異なるものもありますので規格表等でかならず確認ください。

(3) 初段のトランジスタのペアリングについて

本機は差動増幅回路となっていますので、そこに用いられる FET 素子（とくに初段）の特性をそろえることが必要です。この作業は一般にペアリングと呼んでおりますが、右図（例は 2SK117 だが 2SK30 でも同様）のような接続により FET に流れる電流（数 mA 程度）を測定して、おおむね 10% 以内の範囲のものをペアリングします。

この作業を行わないと、大きなオフセット出力が発生する場合があります。可変抵抗器でゼロ調が出来ない場合があります。

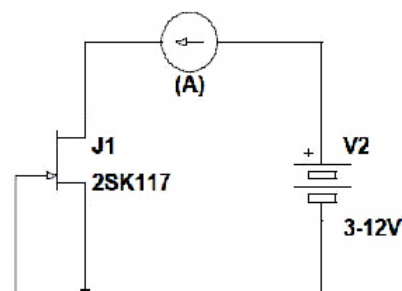


図 FET(N)の Idss 測定方法

(4) 初段、2 段目のトランジスタの実装について（参考）

2SK30、2SJ103 の FET は D（ドレイン）と S（ソース）を入れ替えて使えますので、互いの平面部を接着して熱結合の状態でつかうと温度ドリフトを抑える効果があります。

4. 基板の端子、コネクタ機能

(1)DAI&DAC 基板（Aタイプ）

(i) 端子機能

表 基板端子 (DAI 基板)

Pin	機能	説明	
P1	V	電源端子 (光モジュール用) (*)	デジタル入力 ch. 0
P2	IN0	信号入力	
P3	G	信号 GND	
P4	V	電源端子 (光モジュール用) (*)	デジタル入力 ch. 1
P5	IN1	信号入力	
P6	G	信号 GND	
P7	V	電源端子 (光モジュール用) (*)	デジタル入力 ch. 2
P8	IN2	信号入力	
P9	G	信号 GND	
P10	V	電源端子 (光モジュール用) (*)	デジタル入力 ch. 3
P11	IN3	信号入力	
P12	G	信号 GND	
P13	S1	入力チャンネル選択 S1	入力選択 切り替えは下表参照
P14	S0	入力チャンネル選択 S0	
P15	G	GND	
P16	GND		右 ch 出力
P17	R+L-	PCM1794 の R+, L- 合成出力	
P18	R-L+	PCM1794 の R-, L+ 合成出力	
P19	GND		左 ch 出力
P20	R+L-	PCM1794 の R+, L- 合成出力	
P21	R-L+	PCM1794 の R-, L+ 合成出力	
P22	+5V	PCM1794-Vca (左 ch 用)	DAC 用電源 (+5V) (アナログ部)
P23	+5V	PCM1794-Vca (右 ch 用)	
P24	GND		
P25	5V	DAI 回路電源 (+5V)	DAI&DAC 電源
P26	GND	GND	
P27	GND	GND	
P28	3.3V	DAI 回路, DAC デジタル電源 (3.3V)	IC1 (レギュレータ) 実装時は 給電しないこと。

(*) JP1 にて 5V あるいは 3.3V の切り替えが可能で既定値は 5V。3.3V に切り替える場合は、部品面のジャンパー配線をカットしたのちに、3.3V 側にジャンパー線を接続する。

表 入力セレクト方法

入力 ch	S0 (P14)	S1 (P13)
Ch. 0	OPEN	OPEN
Ch. 1	GND	OPEN
Ch. 2	OPEN	GND
Ch. 3	GND	GND

GND: P15 に接続 OPEN: 開放

(注) CS8416 の RX0 を ch. 3 に読み替えています。

(ii) ジャンパー、コネクタ端子の機能

a) JP1

JP1 は光モジュール用の供給電圧端子の電圧を設定します。

JP1 光モジュール用電源の電圧選択

5V (既定値)	P1, 4, 7, 10 端子の電圧を 5V に設定
3.3V	P1, 4, 7, 10 端子の電圧を 3.3V に設定

b) JP2

JP2 は PCM1794 を強制的に DeEmpahsis モードにするために設けています。通常は変更する必要はありません。既定値から変更する場合は部品面の既設のジャンパーを切断して、ジャンパーし直してください。

JP2 光モジュール用電源の電圧選択

ON	DeEmpahsis モード ON
OFF (既定値)	DeEmpahsis モード OFF

c) JP3

JP3 は DAI である CS8416 と DAC である PCM1794 の間の新合繊のブリッジジャンパーになります。既定値は接続されており CS8416 の出力が PCM1794 に接続されています。このジャンパーを切断することにより、PCM1794 に外部からの制御信号を CN1 を通して接続することができます。

JP3 のシルク表示

DT	DATA 信号
LR	LR CLOCK(ワードクロック) 信号
BCK	BIT CLOCK 信号
SCK	SYSTEM CLOCK 信号

d) JP4

JP4 は CN1 の Pin9、10 と基板内部のデジタル電源との接続の有無を設定します。CN1 を通して外部に電源 (5V) を供給する場合には JP4 を接続します。

JP4 の設定

接続	Pin9、10 と基板内部デジタル電源を接続
開放 (既定値)	—

e) JP5

この基板は 2 つの PCM1794 への独立給電が可能になっていますが、共通電源をする場合にここをジャンパーします。勿論、P22、23 の電源端子に同じ電源をつないでもかまいません。

f) CN1

CN1 は外部の DAI を接続するときにつかいます。これを活用する場合は、JP3 のジャンパー線を切断する必要があります。

表. CN1 出力端子 (DAI 基板)

Pin	機能	説明	Pin	機能	説明
1	DATA	データ	2	GND	
3	LRCK	ワード信号	4	GND	
5	BCK	ビットクロック	6	GND	
7	SCK	システムクロック	8	GND	
9	—		—		

(2) アナログ基板（Aタイプ）

(i) 端子機能

表 アナログ基板（Aタイプ）の端子機能

Pin	機能	説明	
P5	OUT+	出力信号(+)	オーディオ出力
P6	GND	GND	
P7	VA-	負電源(標準: +15V)	電源入力
P8	GND	GND	
P9	VA+	正電源(標準: -15V)	
Pa	GND	GND	IV 回路 1 入力
Pb	IN+	差動(+)入力 (GND に接続する)	
Pc	IN-	差動(-)入力 (DAI&DAC 基板と接続)	
Pd	GND	GND	
Pe	GND	GND	IV 回路 2 入力
Pe	IN-	差動(-)入力 (DAI&DAC 基板と接続)	
Pf	IN+	差動(+)入力 (GND に接続する)	
Pg	GND	GND	

(2) DAC&アナログ基板(Bタイプ)

(i) 端子機能

表 DAC&アナログ基板（Bタイプ）の端子機能

Pin	機能	説明	
P1	Vcc	Vcc (+5V)	+5V 電源入力
P2	GND	GND	
P3	GND	GND	3.3V 電源入出力(*)
P4	VL+	VL (+3.3V)	
P5	OUT+	出力信号(+)	オーディオ出力
P6	GND	GND	
P7	VA-	負電源(標準: +15V)	電源入力
P8	GND	GND	
P9	VA+	正電源(標準: -15V)	

(*) レギュレータ IC2 を搭載した場合は 3.3V 出力となり、IC1 を実装しない場合は 3.3V の入力端子になる。

表. CN1 出力端子（DAI 基板）

Pin	機能	説明	Pin	機能	説明
1	DATA	データ	2	GND	
3	LRCK	ワード信号	4	GND	
5	BCK	ビットクロック	6	GND	
7	SCK	システムクロック	8	GND	
9	—		—		

(ii) ジャンパー機能

a) JP1

JP1 はこの左右チャンネルの選択を行います。かならずどちらかに接続してください。

JP1 左右チャンネル選択

R	右チャンネルに設定します。
L	左チャンネルに設定します。

b) JP2

JP2 は PCM1794 を強制的に DeEmpahsis モードにするために設けています。通常は変更する必要はありません。既定値から変更する場合は部品面の既設のジャンパーを切断して、ジャンパーし直してください。

JP2 光モジュール用電源の電圧選択

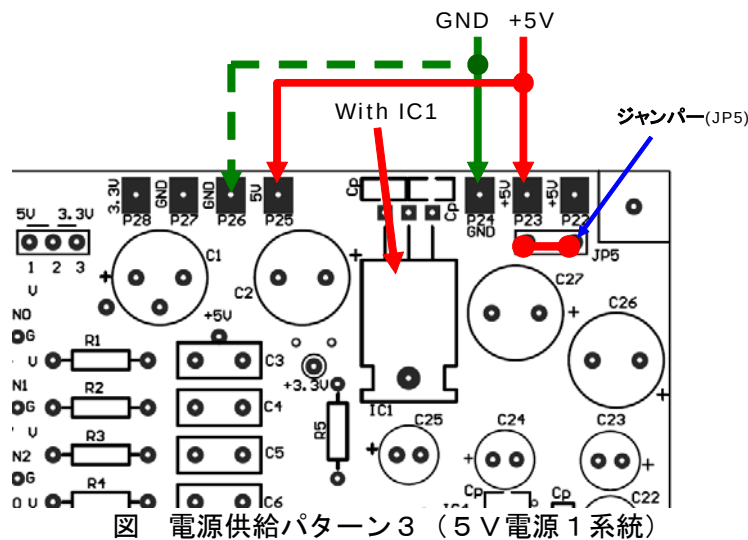
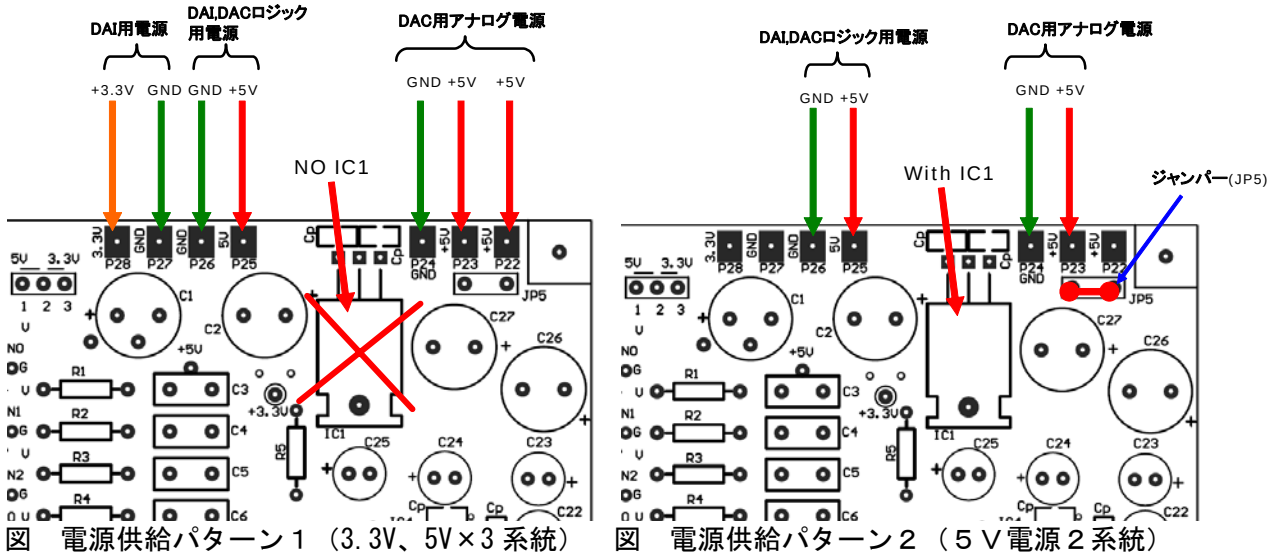
ON	DeEmpahsis モード ON
OFF (既定値)	DeEmpahsis モード OFF

5. 接続方法

5. 1 Aタイプの場合

(1)DAI&DAC 基板の電源との接続

DAI&DAC 基板には3つの電源入力端子があります。それぞれ独立して給電することも可能ですし、共通にしてもかまいません。下記を参照にして接続ください。注意点として P28 (3.3V) から給電する場合は、3.3V のレギュレータである IC1 は実装してはいけません。また、基板内で GND は共通ですので、電源供給パターン3においては、GND 線は P24 のみでも問題ありません。



(2)DAI&DAC 基板の外部信号との接続

DAI には最大で4入力を接続することができます。次図は2つの同軸入力と2つの光受信モジュールを接続した場合を示しています。光受信モジュールをつかうときは、電源が必要です。基板端子の電源端子(P1, P4, P7, P10)をつかうと便利でしょう。この端子の電圧は JP1 で変更することができます。TORX179 などの5Vが必要なものはJP1の変更は必要ありませんが、高速な光受信モジュールは3.3V電源のものが多く、それらをつかう場合はJP1を3.3Vに変更ください。また、光受信モジュールを接続する場合は、そのチャンネルに接続されている終端抵抗(75Ω)は実装しないか、あるいは10kΩ程度の抵抗に変更してください(10kΩの抵抗に変更するほうが他チャンネルからのクロストークに強くなる可能性があります)。対応するチャンネルと終端抵抗はCH.0:R1, CH.1:R2, CH.2.1:R3, CH.3:R4になります。

入力選択はS1, S0端子を使用します。ロータリースイッチをつかうと便利でしょう。なお、CS8416のRN3をCH.0に読み替えています。すなわち、S1, S0の入力端子が両方とも開放のとき、選択されるチャンネルはCh.0になります。

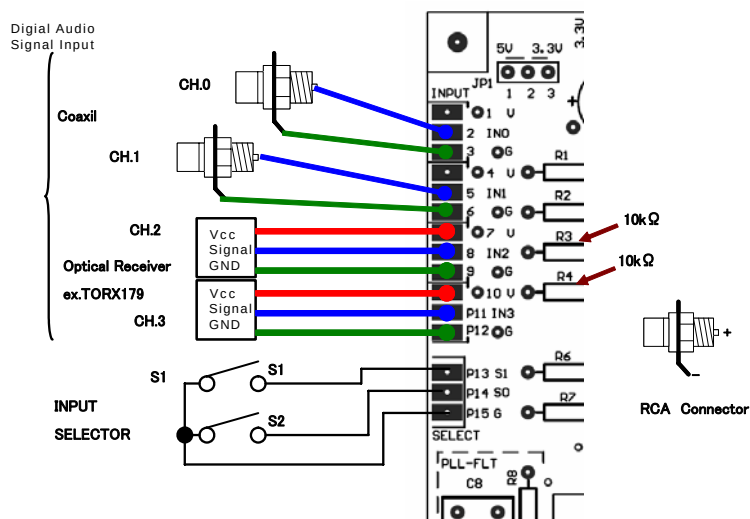


図 DAI&DAC 基板への入力信号の接続(タイプ A)。

(3) DAI&DAC 基板とアナログ基板との接続

DAI&DAC 基板とアナログ基板との接続は下表の通りになります。アナログ基板の IV 回路は差動入力に改造できるように正入力端子 (IN+) も外だししています。本基板では IV 機能としてつかうので正入力端子は GND に接続します。Pa および Pg は GND に接続してください。

なお DAI&DAC 基板とアナログ基板間ではできるかぎり最短距離で接続するようにしてください。

表 DAI&DAC 基板とアナログ基板との接続

DAI&DAC 基板		アナログ基板	
P21	→	Pf	L-ch
P20	→	Pc	
P19	→	Pe あるいは Pd	
		Pa-Pb、Pg-Ph 間は短絡	
P18	→	Pf	R-ch
P17	→	Pc	
P16	→	Pe あるいは Pd	
		Pa-Pb、Pg-Ph 間は短絡	

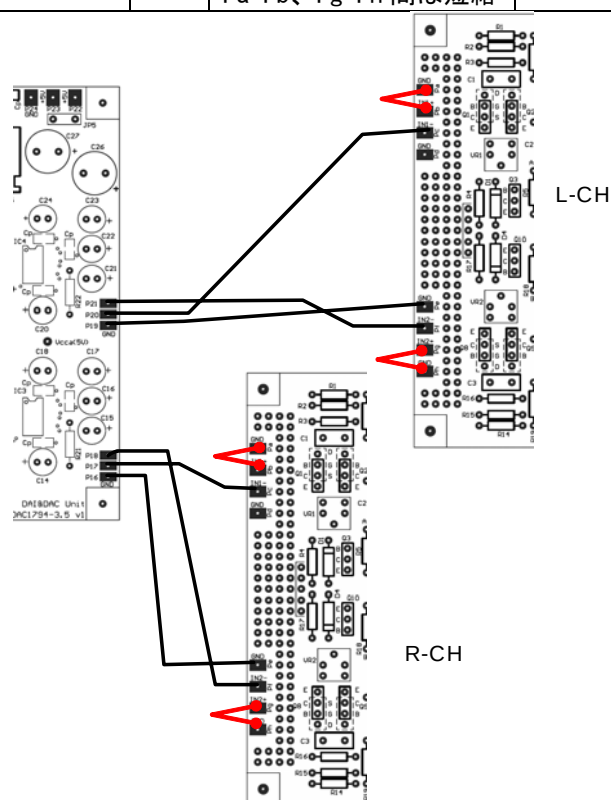


図 表 DAI&DAC 基板とアナログ基板との接続

(4) アナログ基板の電源と出力信号の接続（A，Bタイプ共通）

次図はアナログ基板での電源の供給と音声出力信号の取り出しを示しています。

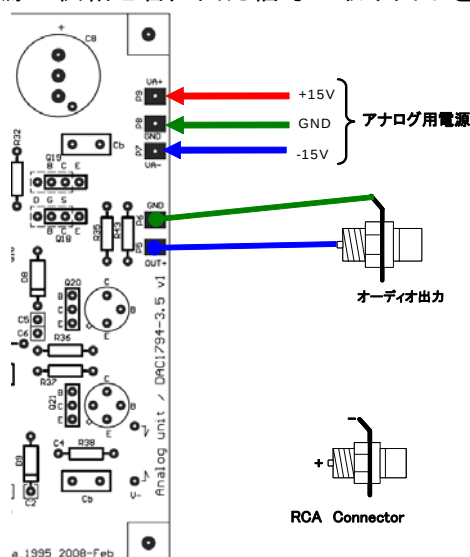


図 アナログ基板の電源と音声出力の接続

5. 2 Bタイプの場合

(1) DAC&アナログ基板と制御信号の接続

DAC&アナログ基板と制御信号の接続を次図に示します。電源はDAC アナログ用電源とロジック用電源とを独立して給電することができます。ロジック電源を別給電する場合はIC2を実装しないでください。

制御信号は10Pのフラットケーブルを用いて接続します。1本のフラットケーブルを用いて2枚のDAC&アナログ基板への接続は、バス接続とします。基板の左右チャンネルはJP1にて決定しますので、忘れずに設定ください。

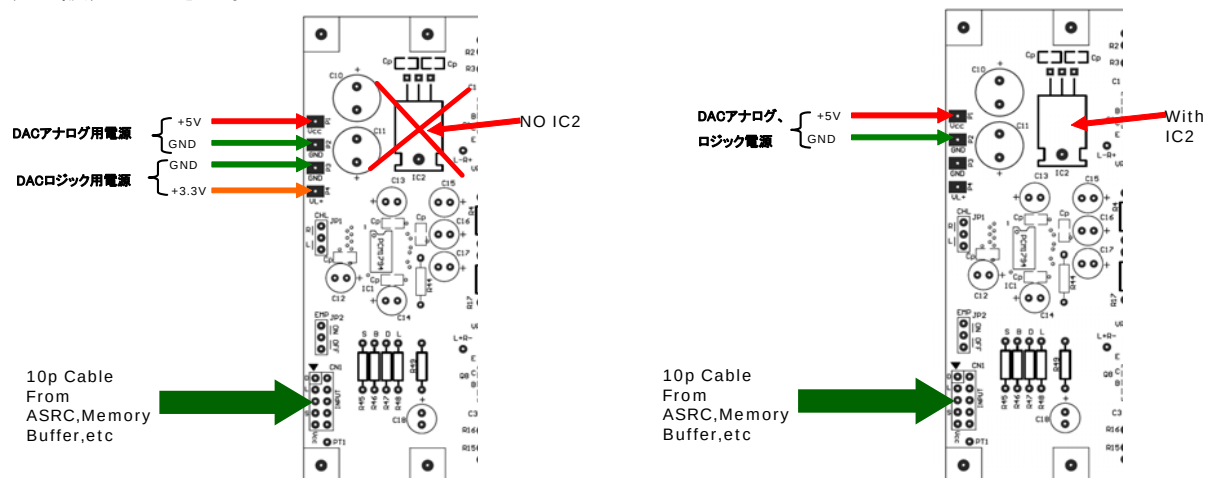


図 DAC&アナログ基板と制御信号の接続

(2) DAC&アナログ基板と電源、出力信号の接続

DAC&アナログ基板と電源、出力信号の接続についてはタイプA基板と同じですので、5.1(4)を参照してください。

6. 調整方法

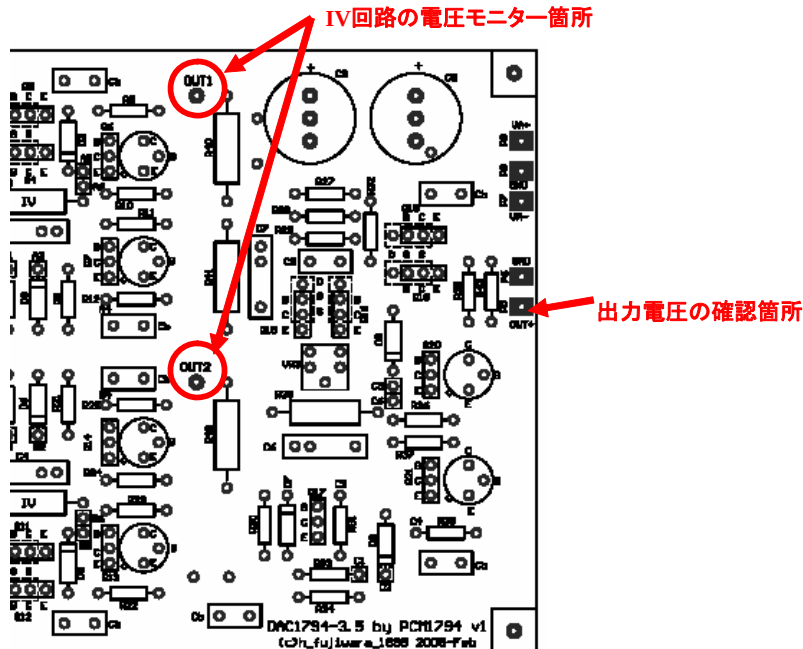
本機の調整項目は A, B タイプ共通で I V 回路ならびに差動増幅器の出力オフセットです。

(a) I V 回路のオフセット調整

VR1, 2 をまわして OUT1, OUT2 での出力電圧が等しくなるように調整します。どちらかの VR を中点で固定して、他方を調整すればよいでしょう。

(b) 差動増幅器のオフセット調整

VR 3 をまわして出力電圧 (P5) が 0 V になるように調整します。時間とともにドリフトする可能性もありますので、通電後しばらくたってから調整すると良いでしょう。



7. 製作時の注意事項

(1) 製作手順

部品表と基板の部品配置図、シルク印刷を参照し、部品の向きや位置を間違えずに取り付けて半田付けしてください。慣れた方には説明不要なところですが、部品の取り付け順番によっては、後の部品の取り付けが難しくなる場合があります。基本的には背の低い部品、軽い部品から取り付けることが常道ですので、初心者の方は下記の順番 (i) ~ (iii) を参考にしてください。

(i) 最初は表面実装部品を取り付ける

本キットには表面実装部品を一部につかっています。部品サイズとしては比較的半田付けが容易な大きさですが、文字通り基板の表面で半田付けをするため、周辺に部品をつけたあとでは半田ごてのこて先がはいりにくくなる可能性があります。したがって、まず最初に表面実装部品から取り付けるようにしてください。

・フラットパッケージ IC を取り付ける

なによりも最初に PCM1794 を取り付けましょう。周囲のチップコンデンサを取り付けた後で、PCM1794 を取り付けるのが難しくなりますので、最優先でとりつけます。この IC はピン間 0.65mm ですので注意して取り付けないとピン間で半田ブリッジが起きます。できるだけ細かい半田を用意ください。まず細く切ったセロハンテープで IC を仮固定したのちに半田付けしたほうが良いでしょう。IC のピン間で半田ブリッジが生じた場合は半田吸い取り器や半田吸い取り線をつかって慎重に取り除いてください。セロハンテープは pin すべての半田付けが終わってから、IC を押さえながらはがします。1、2 本の pin を半田付けした状態でセロハンテープをはがそうとするとパターンがめくれ上がったり、IC のピンが曲がる可能性があります。SSOP の半田付けであると便利なものがフラックスで

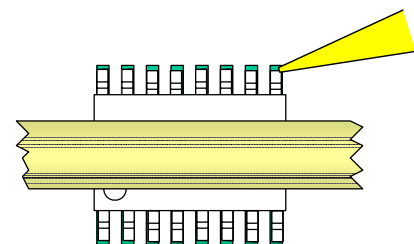


図 SSOP の半田付け方法。一旦セロハンテープ等で固定すると作業しやすい。

す。半田の表面が活性化し、表面張力によってブリッジがしにくくなります。半田の前に塗布するとよいでしょう。乾燥を待たずに半田付けしてしまいましょう。
半田付け後は基板を透かして見てブリッジがないかよく確認しましょう。ルーペで半田不良のところもよく確認ください。必要ならテスト等で調べましょう。部品を全部つけたあとでは修正はきわめて難しい作業になります。

表面実装部品の取り付けのコツを掲載したHPもありますので参考にしてください。その他、探せばいろいろとできます。

<http://www.picfun.com/flat01.html>

<http://optimize.ath.cx/cusb/handa.html>

・チップコンデンサを取り付ける

チップコンデンサの半田付けの方法は色々あるかと思いますが、私が好む方法を1つ紹介します。まず基板上の片側のPAD（パッド）に予備半田をしておきます（半田を盛りすぎないように）。そしてピンセット等でチップ部品をつまみ、位置を合わせながら片側のみ半田を溶かして固定します。位置が決まれば反対側を半田付けします。

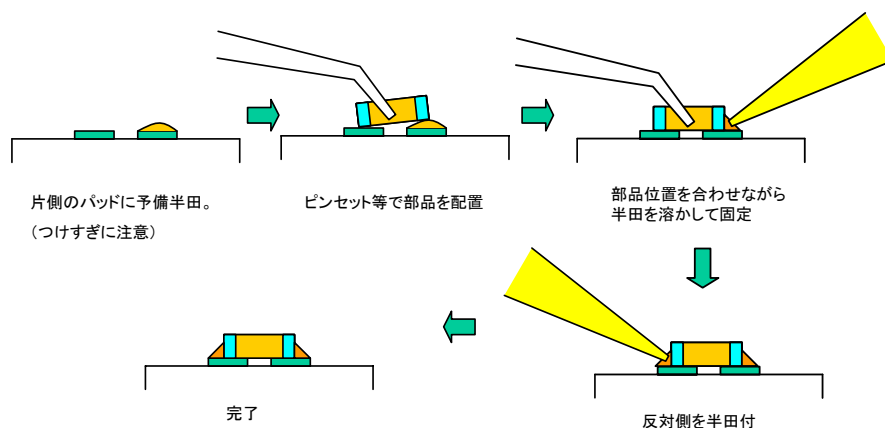


図 チップ積層セラミックコンデンサの半田付け方法

(ii) 次に小物部品を取り付ける

小物：抵抗、IC ソケット、セラミックコンデンサ、フィルムコンデンサ、ダイオードなど

(iii) 最後に電解コンデンサを取り付ける。

(b) 製作時の一般的注意事項

- (i) 抵抗はその値をかならず確認してください(カラーコードを読んで確認する。もし、よく分からない場合は、テスターで測定する)。
- (iii) 電解コンデンサの極性（足の長い方が+、また一側はコンデンサにマーク有り）に注意してください。SOP、DIP の IC の切り込みおよびマークから足の番号 1 番の位置を確認してください。
- (iv) IC 類は熱に弱いので、できるだけ素早く半田付けしてください。

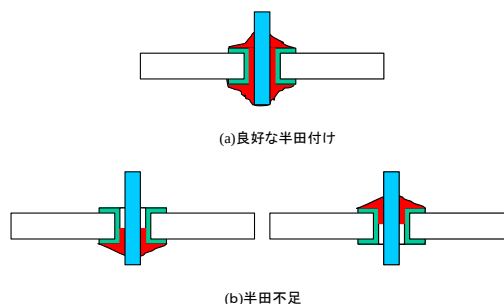
(c) 部品を取り付け間違えた場合

本キットの基板はスルーホール基板なので、一度、ハンダ付けすると、スルーホール部分にハンダが流れてしまっているため、取り外しが大変です。間違って取り付けてしまったことに気づいたら、

- (i) ハンダ面から該当する部品のランド部分を加熱し、ハンダを溶かす
 - (ii) 半田吸い取り器で吸い取る
 - (iii) 該当部品の取り付けスルーホールから全てハンダが取り除かれたら、部品面からゆっくりと部品を引っ張って取り外す
- という手順で、部品を抜去してください。

(2) 完成後の確認

- (a) 部品間違い、取り付け位置間違いがないか確認ください。
部品の取り付け方向間違いは、部品の破損に即つながります。
- (b) 半田不良（ブリッジ、イモ半田、半田不足）などがないかも十分に確認ください。半田付けについては、基板がスルーホールであるため部品面あるいは半田面で付いていれば導通は問題ありませんが、パッド部での強度確保

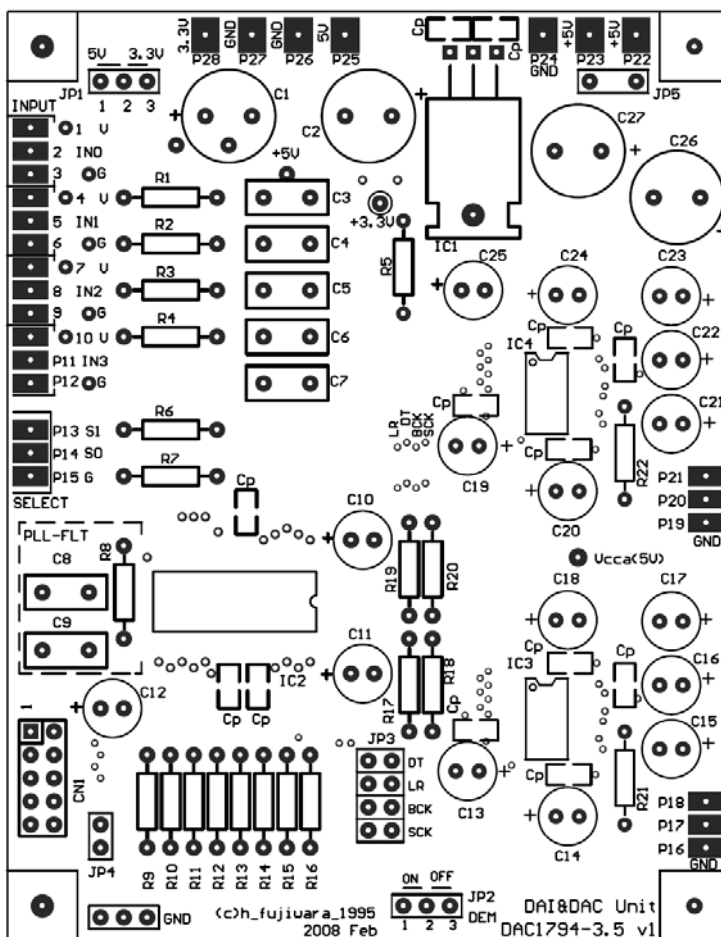
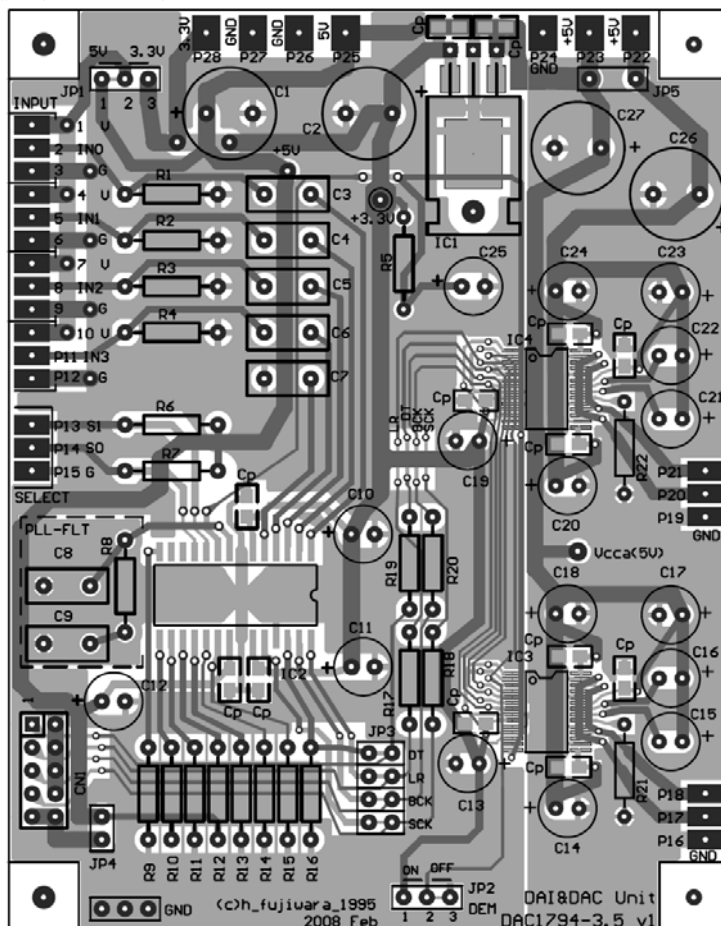


やより高い導電度を確保（高音質につながる）するためにも十分な半田付けが望ましいでしょう。

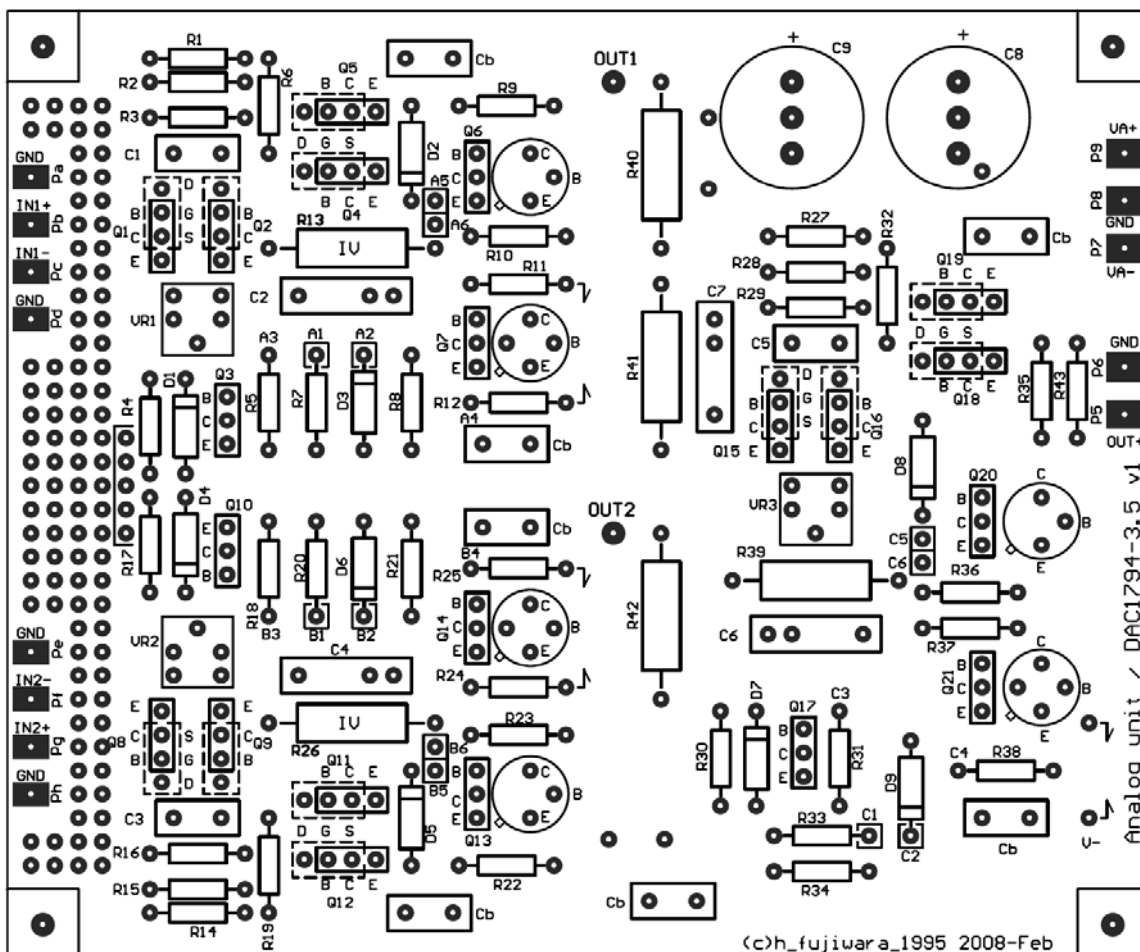
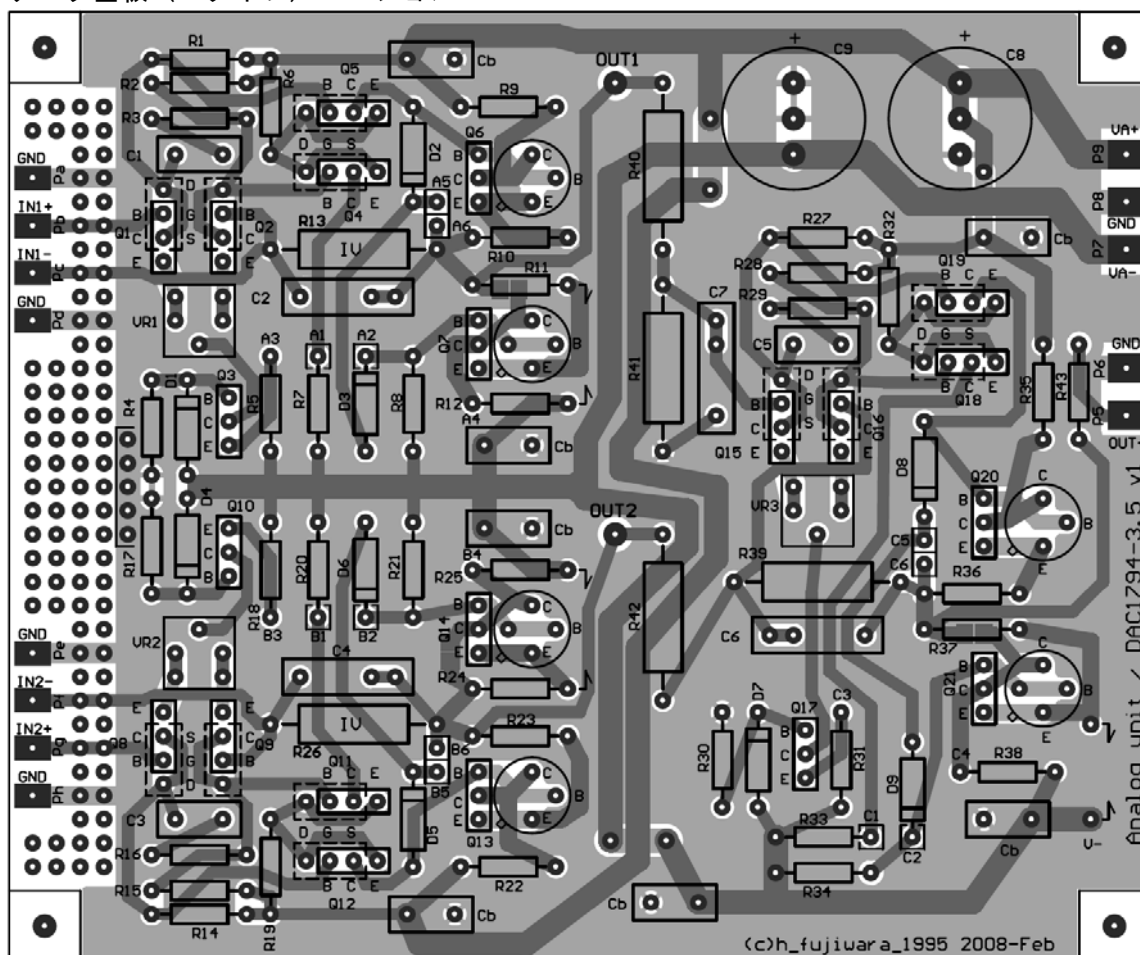
（c）電源ラインのショートについてはテスト等で確認ください。電源部の不良は大量部品の致命的な損傷につながります。また3端子電圧レギュレータのアース端子の半田忘れをすると、出力側に入力側と同じ電位が流れ出しますので、下流側回路を一気に破壊する可能性があります。

8. 基板パターン

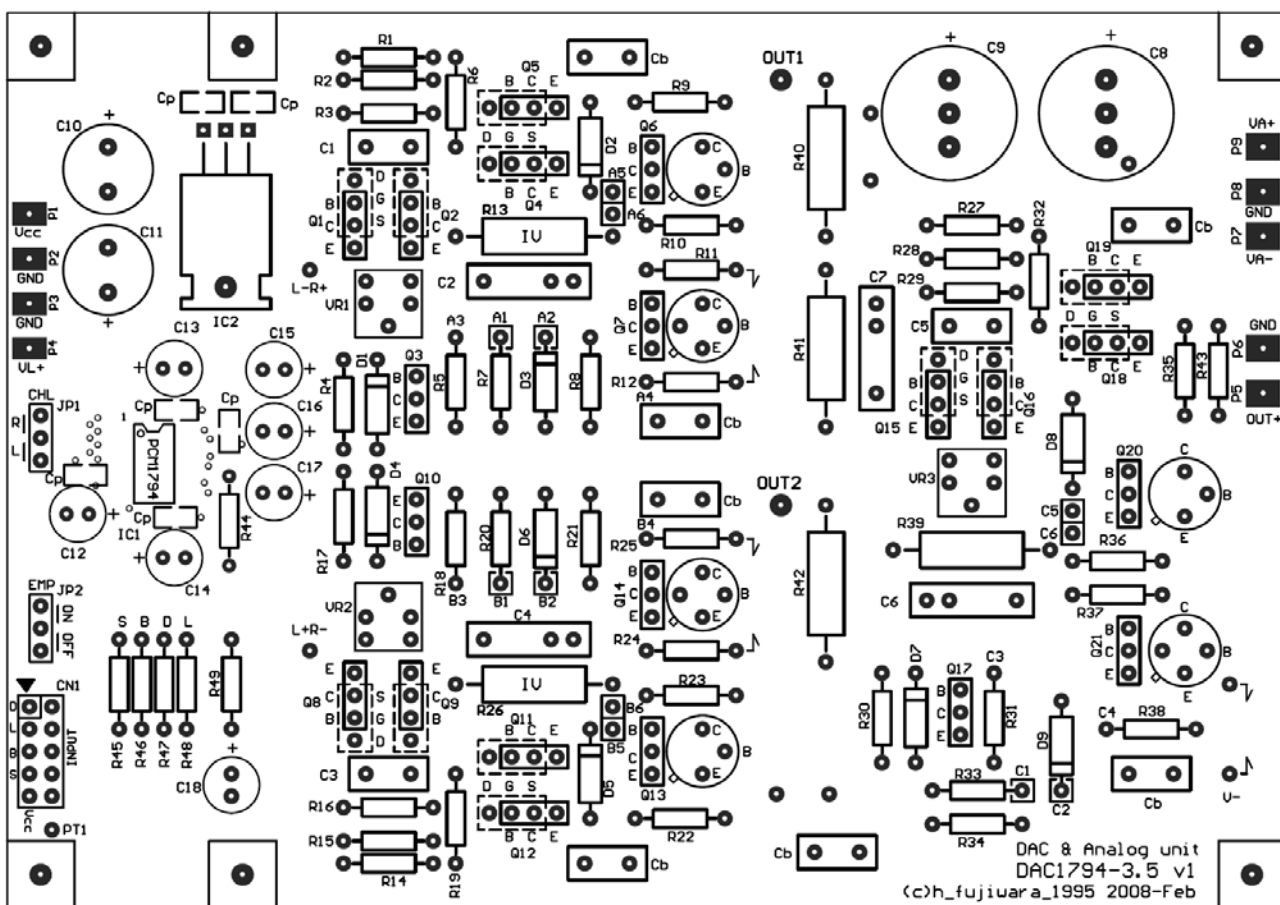
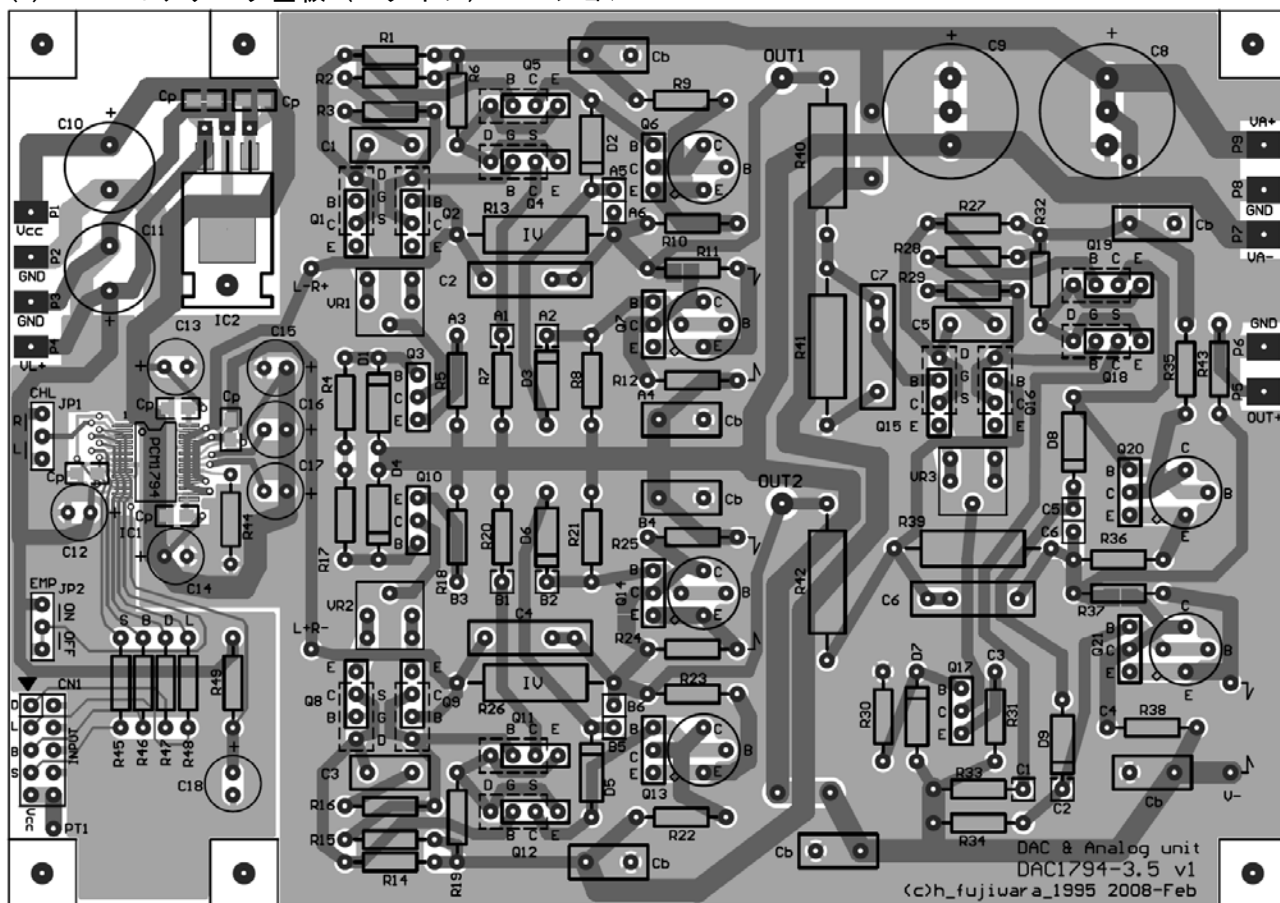
(1) DAI+DAC基板 (Aタイプ) バージョンV1



(2) アナログ基板 (Aタイプ) バージョン V1



(3) DAC+アナログ基板 (Bタイプ) バージョンV1



9. 回路図

下記の順番で次項以降に列挙しています。

- (1) D A I + D A C 基板 (A タイプ)
- (2) アナログ基板 (A タイプ)
- (3) D A C + アナログ基板 (B タイプ) D A C 部 (1 / 2)
- (4) D A C + アナログ基板 (B タイプ) アナログ部 (2 / 2)

10. 付録

1. 回路定数設定の基本

(1) 定電流回路

差動増幅器の初段のトランジスタには一定の電流が流れるように定電流回路が組み込まれます。定電流回路にはいくつかありますが、本基板では下記の回路を用いています。ツェナーによる定電圧源とトランジスタの BE 間電圧が常に一定 (約 0.6V) であることを利用したものです。

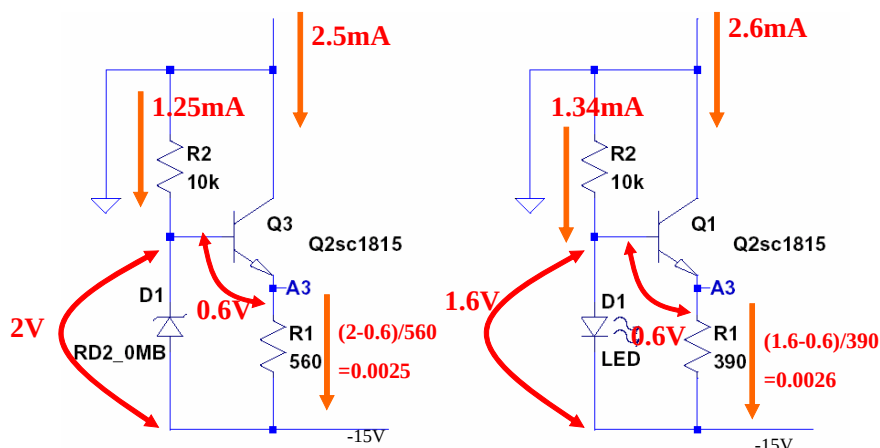


図 本基板での回路 図 LED を使用した場合
(LED の向きはツェナーとは反対である点は注意)

図左の回路では、ツェナーダイオードを定電圧源として用いたものであり、次のように電流が設定できます。

$$\begin{aligned}\text{電流値 } I \text{ (A)} &= (\text{ツェナー電圧} - \text{トランジスタの } V_{be}) / R_1 \\ &= (2.0 - 0.6) / 560 \\ &= 2.5 \times 10^{-3} \\ &= 2.5\text{mA}\end{aligned}$$

なお、このときトランジスタのベースに流れる電流は h_{FE} (電流増幅率) が 100 倍とした場合、25 μ A になります。ツェナーダイオードに流す電流はその少なくとも 10 倍程度はあったほうがよいので 0.25mA 以上とします。ただし、ツェナーダイオード流す電流が大きいほどノイズが減るということもあり、1mA 以上は流したほうがいいでしょう。ここでは R2 は 10k Ω としており、流れる電流は約 1.3mA になります。実際にはツェナーの容量はもっと大きいので 10mA 程度流しても大丈夫です。

2V 程度のツェナーを使うのであれば、代わりに発光ダイオードをつかうことも可能です。発光ダイオードの V_f (順方向電圧) は 2~3V 程度ありますので、定電圧のツェナーダイオードの代替になります (高電圧が必要な場合はシリーズにつなげればよい)。この場合の接続方法は図のようになります。ツェナーを使う場合と LED の向きが反対になりますので注意ください。LED の V_f はその品種により変わります。とくに赤の LED では低く ($V_f=1.6\sim 2\text{V}$ 程度、青や白の LED では高い ($V_f=3\text{V}$ 以上)) ので、使用する発光ダイオードによって R の値は変更が必要です。 $V_f=1.6\text{V}$ の LED をつかう場合は R1 の抵抗値が 390 Ω とすれば、電流値は約 2.6mA になります。

その他の定電流回路としては FET を用いる方法もあります。極めてシンプルなものですが、所望の I_{dss} となる FET の選定が難しいのが難点です。FET のランクや個体差による影響も大きいので測定が必要です (手持ちの範囲で調べたところ GR ランクで 3~5mA、BL ランクで 5~9mA 程度)。

定電流源については、定電流ダイオードもひとつの選択子でしょう。

(2) バイアス電流（電圧）

終段のトランジスタに一定のアイドル電流を流すことで、アンプとしての動作を AB 級あるいは A 級にすることができます。アイドル電流とは出力電流がゼロのときにでも、常にトランジスタに流れている電流のことを言い、出力電圧ゼロ付近での歪みを軽減させる役割を持ちます。アイドル電流は必要以上に流すと不必要な発熱が生じるだけですので注意が必要です。アイドル電流を流すために、トランジスタにバイアス電圧を加えます。図は本アンプに使用しているバイアス電圧の発生方法で、LED を 2 個直列に繋ぐことでバイアス電圧を発生させています。バイアス電流は下図により計算され、図の構成では約 20mA になります。

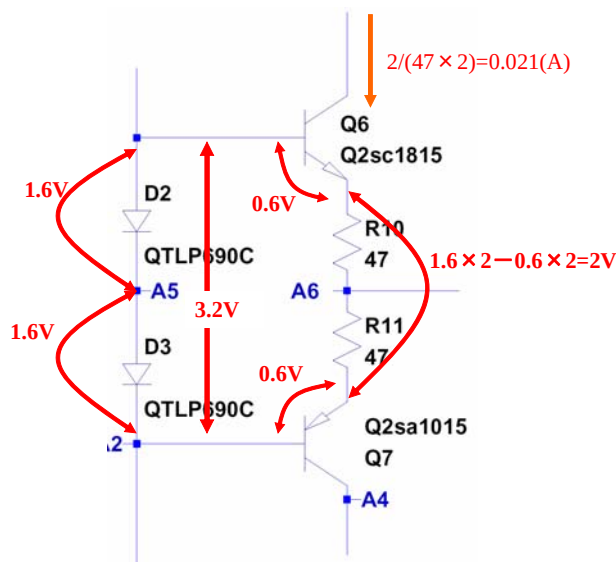


図 アイドル電流のためのバイアス回路

$$\begin{aligned}\text{アイドル電流 (A)} &= (\text{バイアス電圧} - 2 \times V_{be}) / (2 \times R) \\ &= (3.2 - 2 \times 0.6) / (2 \times 47) \\ &= 0.021 \text{ A} \\ &= 21 \text{ mA}\end{aligned}$$

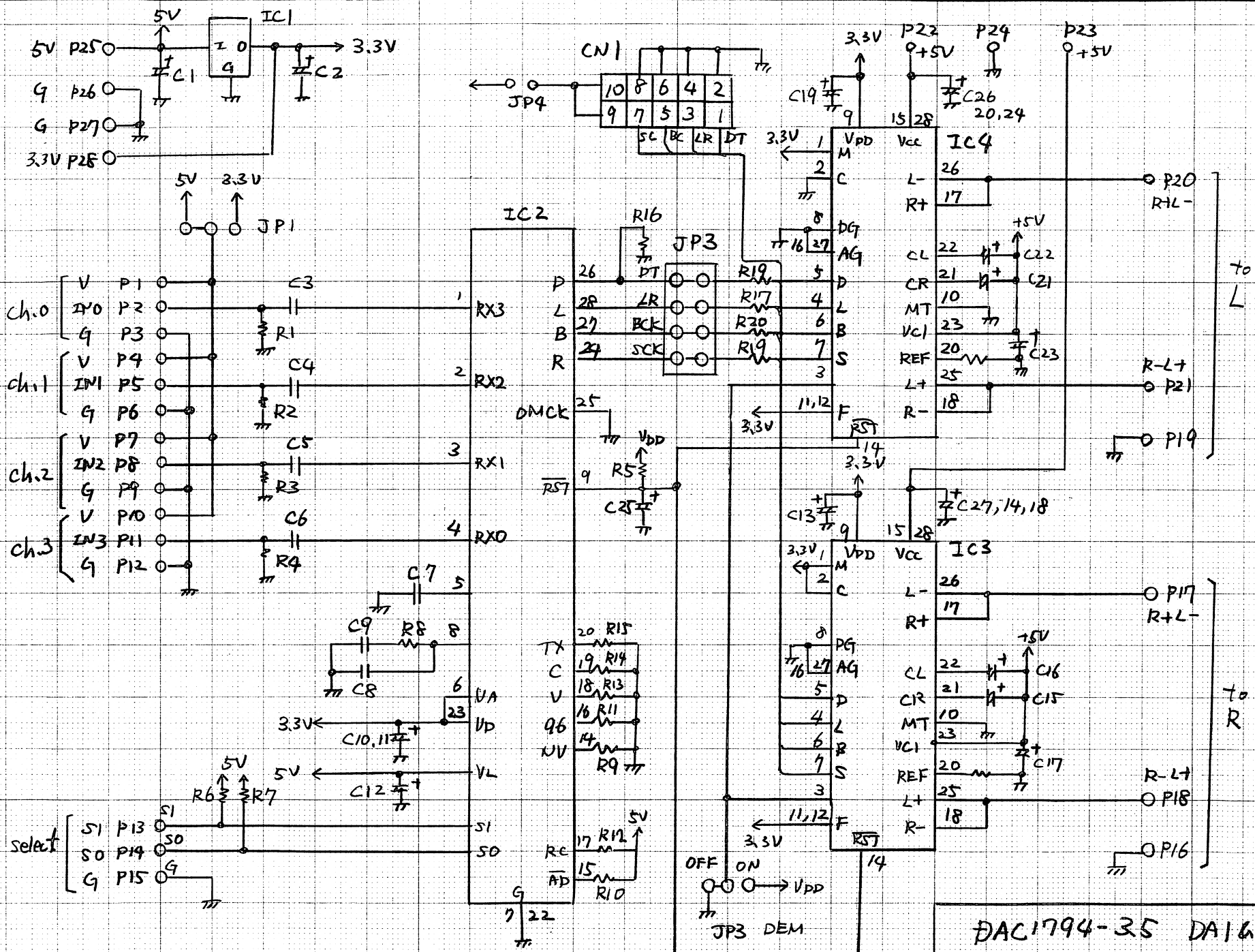
注意すべきことは、アイドル電流による電力はすべてトランジスタで消費されます。21mA のアイドル電流で電源電圧 15V とすれば 315mW の消費電力になりますから、2SC1815 等の小電力トランジスタ（コレクタ損失 $P_c=400\text{mW}$ ）では余裕がありません。通常は P_c が数 W 以上のトランジスタをつかいますが、必要により放熱版を取り付ける必要があります。一般の T0-220 パッケージでの消費電力は放熱板なしでは、1.5W 程度（自立取り付け時）です。さきほどの 315mW 程度では問題ありませんが、さらに電流を流す場合や電圧を高くする場合は注意が必要です。

なお、一般にトランジスタは発熱すると V_{be} が低下します。その場合、さらにアイドル電流が流れトランジスタが加熱するというサイクルに陥りますが、エミッタ抵抗が大きい値であるので、自動的に流れる電流の上限値が決まります。たとえば V_{be} が 0.5V になった場合でも、アイドル電流は 23mA 程度です。極端な例では $V_{be}=0\text{V}$ の場合でも 34mA ですから熱暴走にはいたりません。これはバイアス電圧を高く設定すると同時にエミッタ抵抗 ($R_{10}, 11$) を大きくすることで、 V_{be} の変化による影響を相対的に小さくしているためです。

なお、終段に FET を使用する場合は V_{be} に相当する V_{gs} はバイポーラトランジスタに比べて高い（FET の構造にもよるが 2~4V）ので、さらに大きなバイアス電圧が必要です。ダイオードの直列数を増やすことで対処します。

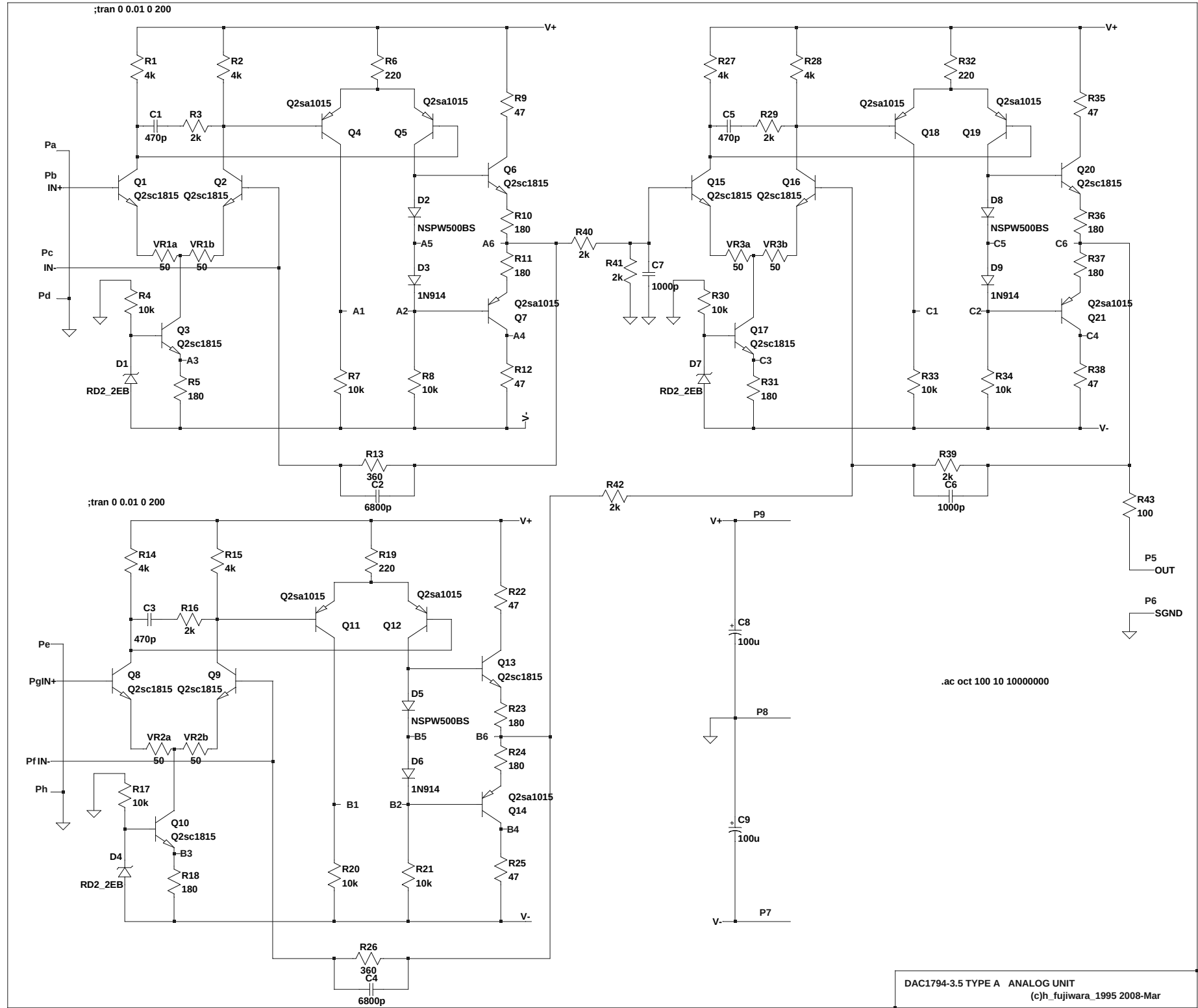
1 1. 更新記録

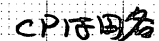
2008. 3. 11 R. 1 初版



DAC1794-35 DA16 DAC (A)

cc) h. fujimura - 1995 2008 Mar





(c) h-fujimura-1995 2008 Mar

