

## RENEW POWER-IV-C / パワーIV 変換基板 TYPE-C 製作マニュアル

### <注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第3者に対して使用することはできません。

### 1. はじめに

本基板はすべてディスクリート素子で構成した I V (電流一電圧) 変換および L P F 機能付き差動合成機能をもちます。アンプ回路については L H O O 3 2 とほぼ等価な高速回路を使用しています。これは以前のリリースでの A 1 2 と呼んでいる回路と同じです。

特徴の一つは大きな I V 電流を流せるように I V 回路における電力増幅段はダーリントン構成でパワートランジスタを終段に用いています。さらなる特徴の一つとして基板裏面にはチップトランジスタのパターンを配していますので、通常の T0-92 以外にも幅広いトランジスタに対応しています。同様の構成に TYPE-A (RENEW POWER-IV-A) がありますが、この基板(TYPE-C)は片チャンネル分のみになっています。大きな相違点は基板内部にオフセット発生用の超低ノイズ電圧源をもっているということであり、オフセット出力付の電圧／電流出力型の DACとの接続を考慮した設計になっています。



図 完成例

### 2. 機能 & 仕様

表 主な仕様

機能	I V アンプ + 差動合成 LPF (1ch 分)
電源電圧	標準は ±15V 程度が推奨。電流は設定で異なるが 100mA 以上は必要。
特徴	<ul style="list-style-type: none"> <li>・フルディスクリート部品での構成</li> <li>・裏面にチップトランジスタのパターン有り</li> <li>・多彩な D A C との接続が可能</li> <li>・内部にオフセット発生用の超低ノイズ電源を内蔵。</li> </ul>

### 3. 基本構成

回路構成はアンプブロックをOPアンプに見たてると下記のような構成になっています。

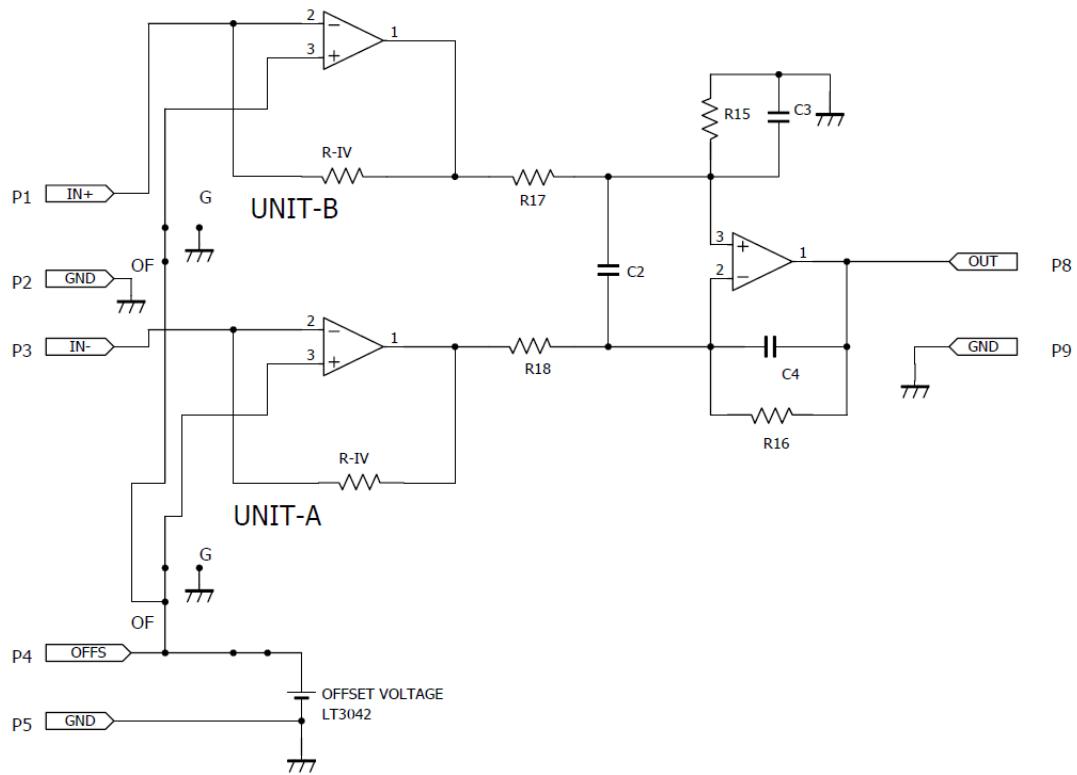


図 OPアンプに見立てた等価ブロック

基板内では下図のようにアンプユニットA, B, Cならびにオフセット電圧発生ユニットから構成されています。なお、それぞれのユニット間で部品番号が重なっている場合があります。

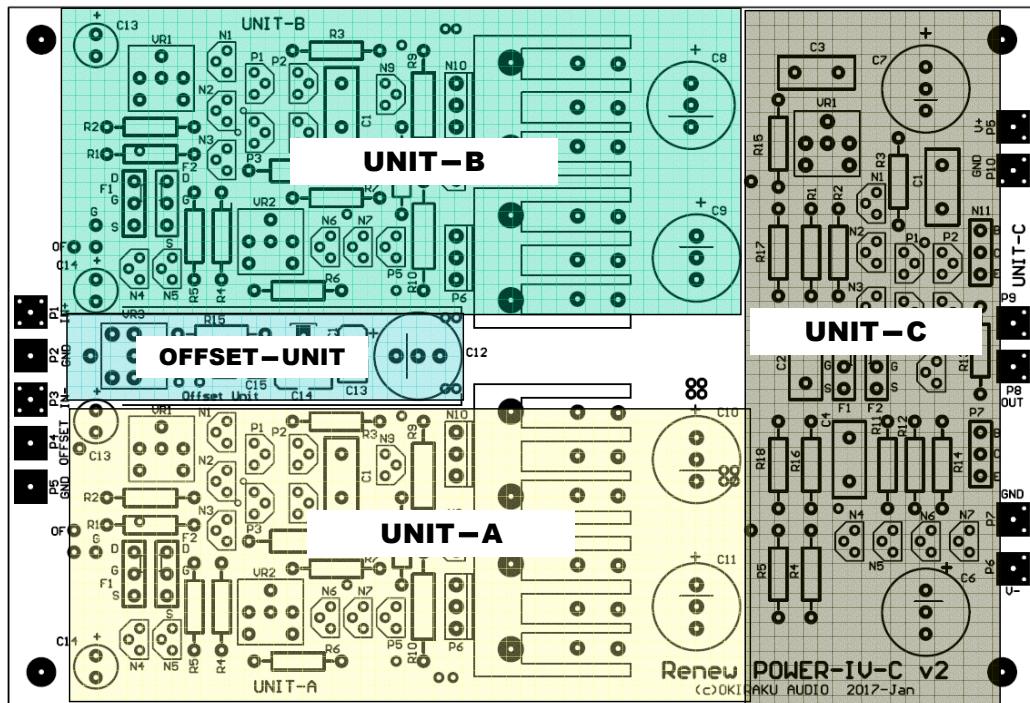


図 基板内のユニット配置

#### 4. 端子機能

##### (1) 基板端子機能

本基板における基板端子 P1-P11 は下表に示す通りです。

表 基板端子機能

No	機能	内容	備考
P1	IN+	入力(+)	信号入力 (DAC からの信号入力)
P2	GND	信号 GND	
P3	IN-	入力(-)	
P4	OFFS	オフセット電圧	
P5	GND	GND	
P6	V-	電源電圧 V(-)	電源入力、出力
P7	GND	電源 GND	
P8	OUT1	出力 OUT	
P9	GND	信号 GND	
P10	GND	電源 GND	
P11※	V+	電源電圧 V(+)	※シルクでは P5(V+) となっています。

## 5. 部品表例 (PARTS LIST)

次表に部品表例を示します。用いる抵抗は高精度(1%)で低ノイズな金属炭素被膜抵抗を推奨します。また、トランジスタは表面実装部品のものが使用できるように裏面にパターンを記しています。

表 部品表 (UNIT-A, B, C)

品名	番号	規格	仕様	実装先 (○ : 実装有り)			総数
				UNIT A	UNIT B	UNIT C	
トランジスタ	N1-8	小信号 NPN	2SC1815 など	○	○	○	24
	N9	小信号 NPN	2SC1815 など	○	○		2
	N10	小電力 NPN	TIP31C など	○	○		2
	N11	小信号 NPN	2SC1815 など			○	1
	P1-4	小信号 PNP	2SA1015 など	○	○	○	12
	P5	小信号 PNP	2SA1015 など	○	○		2
	P6	小電力 PNP	TIP32C など	○	○		2
	P7	小信号 PNP	2SA1015 など			○	1
	F1, F2	小信号 N-FET	2SK246 など	○	○		4
抵抗	R1-2	金属皮膜 1/4W	470Ω	○	○	○	6
	R3	金属皮膜 1/4W	100Ω	○	○	○	3
	R4	金属皮膜 1/4W	30 kΩ	○	○	○	3
	R5	金属皮膜 1/4W	100Ω	○	○	○	3
	R6	金属皮膜 1/4W	470Ω	○	○		2
	R7	金属皮膜 1/4W	2.4kΩ	○	○		2
	R8	金属皮膜 1/4W	1k	○	○		2
	R9, 10	金属皮膜 1/4W	10Ω	○	○		4
	R11, 12	金属皮膜 1/4W	2kΩ			○	2
	R13, 14	金属皮膜 1/4W	47Ω			○	2
	R15, 16	金属皮膜 1/4W	470Ω			○	2
	R17, 18	金属皮膜 1/4W	1kΩ			○	2
	R-IV	金属皮膜 1/4W	用途に合わせて 設定(*1)	○	○		2
	VR1	1回転サーメット	10kΩ	○	○	○	3
	VR2	1回転サーメット	500Ω	○	○		2
コンデンサ	C1	フィルム	100p	○	○	○	3
	C2	フィルム	—			○	0
	C3, 4	フィルム	1000pF			○	2
	C6, 7	電解コンデンサ	47uF/25V			○	2
	C8, 9	電解コンデンサ	100uF/25V		○		2
	C10, 11	電解コンデンサ	100uF/25V	○			2
	C13, 14	電解コンデンサ	100uF/25V	○	○		4
	Cb	チップセラミック	10uF/25V	○	○		6
基板							1

(注)

- ・C5は欠番です。
  - ・小信号 N-FET については DUAL-FET のチップタイプ (たとえば 2SK2145) も使えるパターンになっていますが、接続する入力のインピーダンスに依存して発振の可能性が高いようです。使用する場合は、FET の特性をよく把握して回路定数などを見直してください。2SK30 や 2SK246 などが安定してつかえますので推奨です。
  - ・小信号 NPN, PNP についてはチップタイプのものでも安定して動作します。2PD601AR/2PB709AR や 2SC2712/2SA1162 などが推奨です。
  - ・部品表での UNIT-C の差動アンプの増幅率は 1/2 になっています。すなわち UNIT-A, B の振幅がそのまま出力されることになります。
- (\*1) DAC9038D では 47Ω、DAC9038S では 100Ω、DAC4497-2.1 では 1kΩあたりが適しています(2Vrms 狹い)。

オフセットを内部で発生する場合は下表の部品を実装します。使用しない場合は実装の必要はありません。

表 部品表(オフセット電源発生)

品名	番号	規格	仕様	数量	備考
抵抗	R15	金属皮膜 1/4W	16kΩ	1	
	VR3	1回転サーメット あるいは 多回転型	1kΩ	1	
コンデンサ	C12	電解コンデンサ	100uF/25V	1	
	C13-15	チップセラミック	10uF/25V	3	3216 サイズ
IC	IC1	電圧レギュレータ	LT3042	1	DFN パッケージ

※ (R16+VR3)\*0.1mV でオフセット電圧が設定できます。上表の部品表では 1.65V のオフセットを発生させることを目的とした定数になっています。

## 6. 接続例 (CONNECTION)

### (1) 電源、出力の接続

下図を参照にして取り付けます。

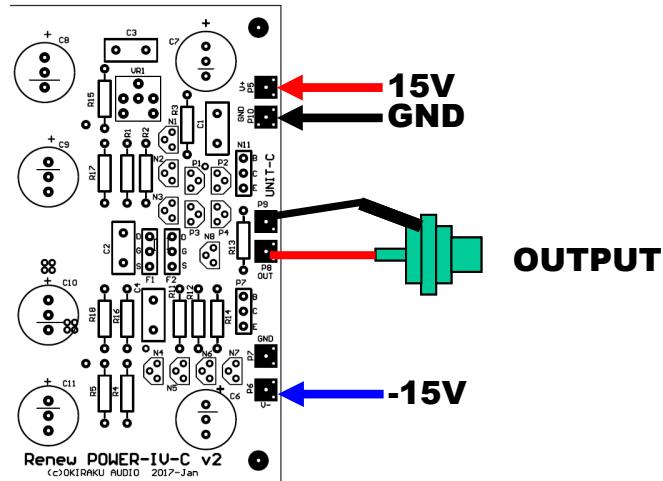


図 電源、出力の接続

### (2) 入力の接続

#### (i) 内部オフセット電源を使用する場合

下図を参照にして取り付けます。実際にはD A Cを接続する前に7. の調整方法にて I Vアンプのバイアス電流とオフセットを事前に調整することをお勧めします。

オフセット電圧発生ユニットの電圧の微調整はVR3で行います。また、電圧の確認はP4にて行います。

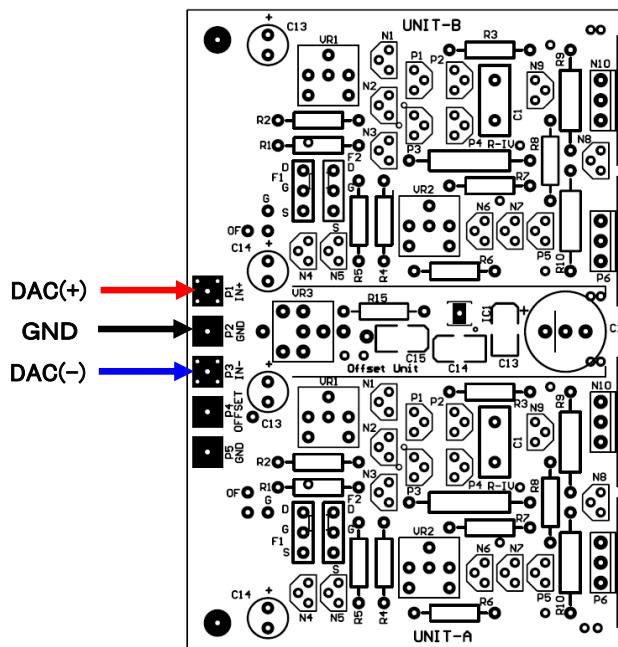


図 入力の接続  
(内部オフセット電圧発生ユニットを使用)

(ii) 内部オフセット電源を使用しない場合

下図を参照にして取り付けます。オフセット電圧はゼロとなります。内部オフセット電圧発生ユニットは実装しないでください。なお、すでに内部オフセット発生ユニットを実装している場合は下図（右）の赤線部を切断して、ユニットと切り離します。

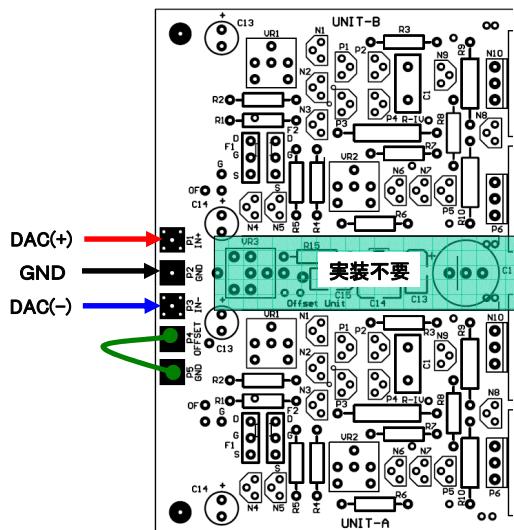


図 入力の接続  
(内部オフセット電圧発生ユニット  
は使用しない。実装不要)

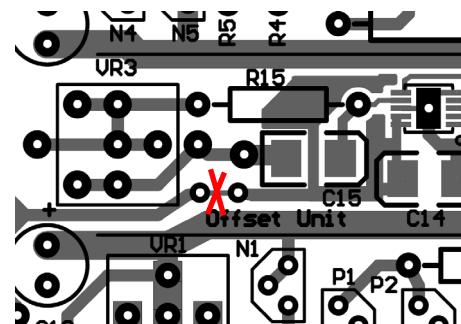


図 内部オフセット電圧発生ユニットを切り離す場合

(iii) 外部オフセット電圧を使用する場合

下図を参照にして取り付けます。内部オフセット電圧発生ユニットは実装しないでください。なお、すでに内部オフセット発生ユニットを実装している場合は下図（右）の赤線部を切断して、ユニットと切り離します。

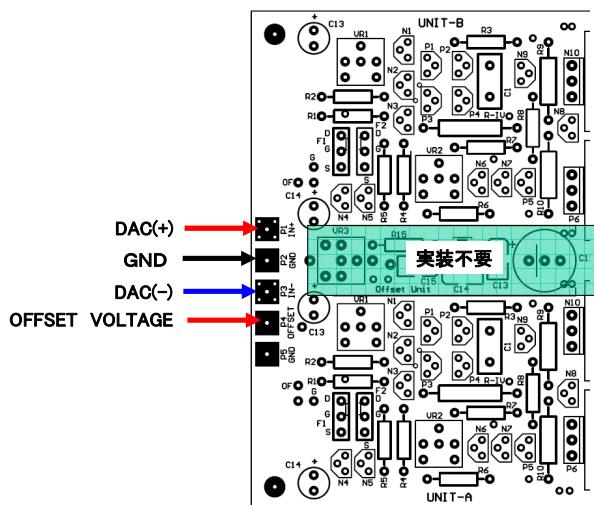


図 入力の接続  
(内部オフセット電圧発生ユニット  
は使用しない。実装不要)

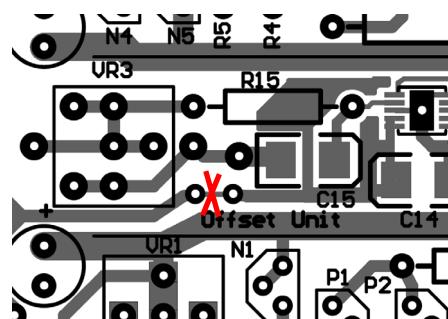
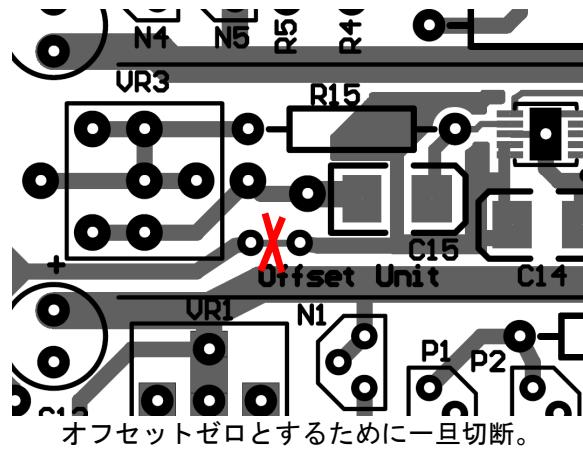


図 内部オフセット電圧発生ユニットを切り離す場合

## 7. 調整方法

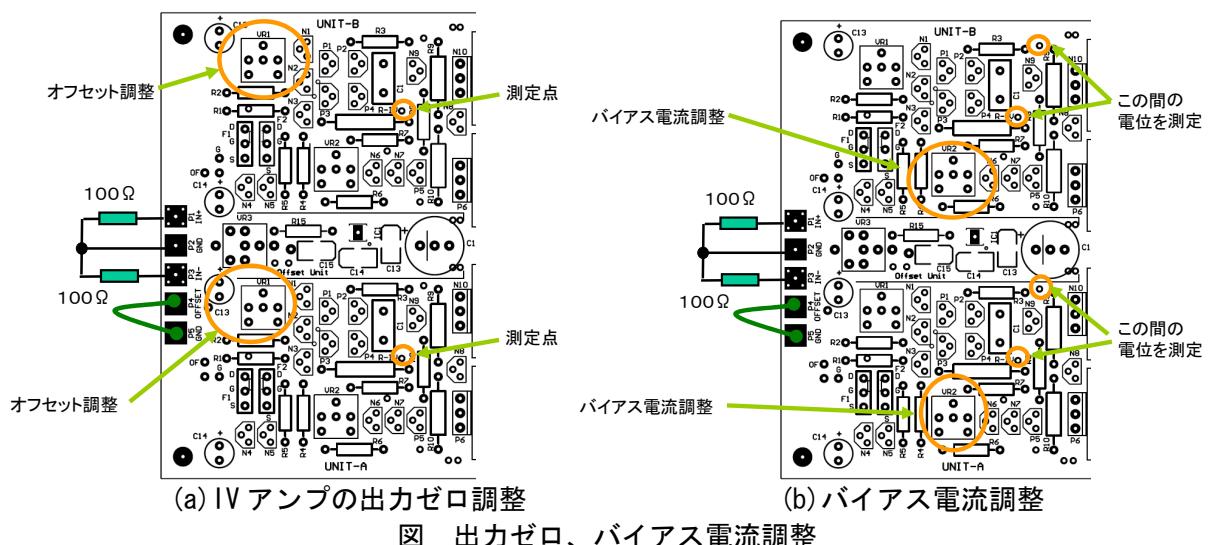
### (1) 初期設定とVRの設定

- 最初に電源投入する前には下記のように設定します。
- ・VR1 (4個, 10kΩ) は中点に設定。
  - ・VR2 (4個, 500Ω) は反時計方向 (左回し) に一杯にしておく。
  - ・入力に 100Ω程度の抵抗を GND 間に接続する。※FET に依存しますが、直接 GND に接続するよりもこの方が安定して調整ができます。
  - ・オフセット電圧はゼロに設定する (P4-P5 間をショートさせる)。なお、オフセット電圧発生ユニットを実装している場合は下図の赤線部分を一旦カットしてください。



### (2) 調整 (IV アンプ)

- ・IV アンプの出力電圧を VR1 を調整してゼロに設定する。  
基板上に電圧を測定しやすい点を設けています。
- ・IV アンプのバイアス電流を調整する。これは R9 あるいは R10 の両端の電圧を測定して所定の電圧になるように VR2 を調整します。バイアス電流は数 mA 程度でよいでしょう。多めに 10mA に設定する場合は R9, 10 が 10Ω の場合、100mV になるように調整します。この値はジャストである必要はなく、その近辺でかまいません。R9, 10 の両端の電圧については測定しやすいように下図のようにランドを設けています。
- ・バイアス電流を調整すると出力電圧のゼロ点がずれる場合がありますので、交互に調整します。



### (3) 調整 (差動合成)

これは DAC を接続後に調整します。DAC を接続して電源を投入後に、差動合成部分の VR1 を調整して出力電圧がゼロになるように調整します。

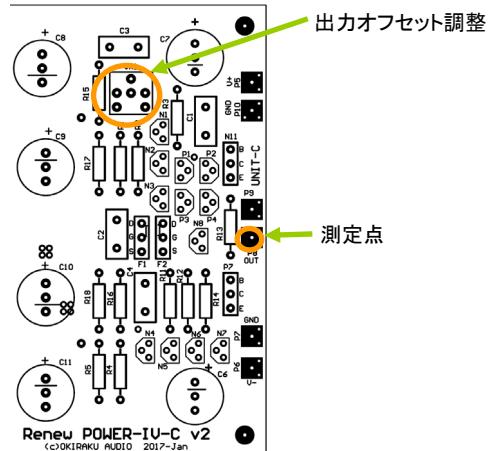


図 出力ゼロ調整 (CH2 も同じ)

以上で調整は終了です。

## 8. 基板パターン

### (1) シルク

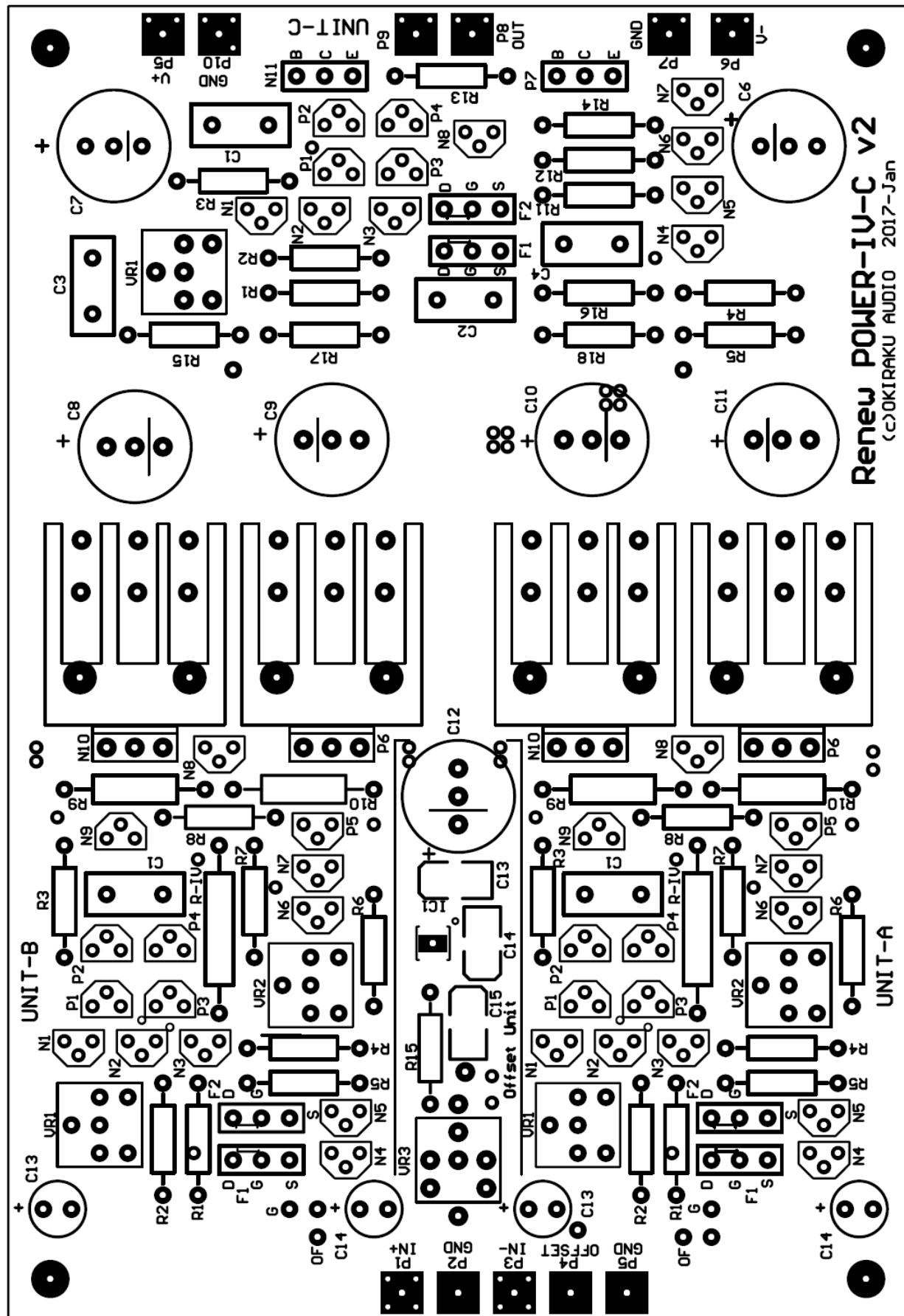
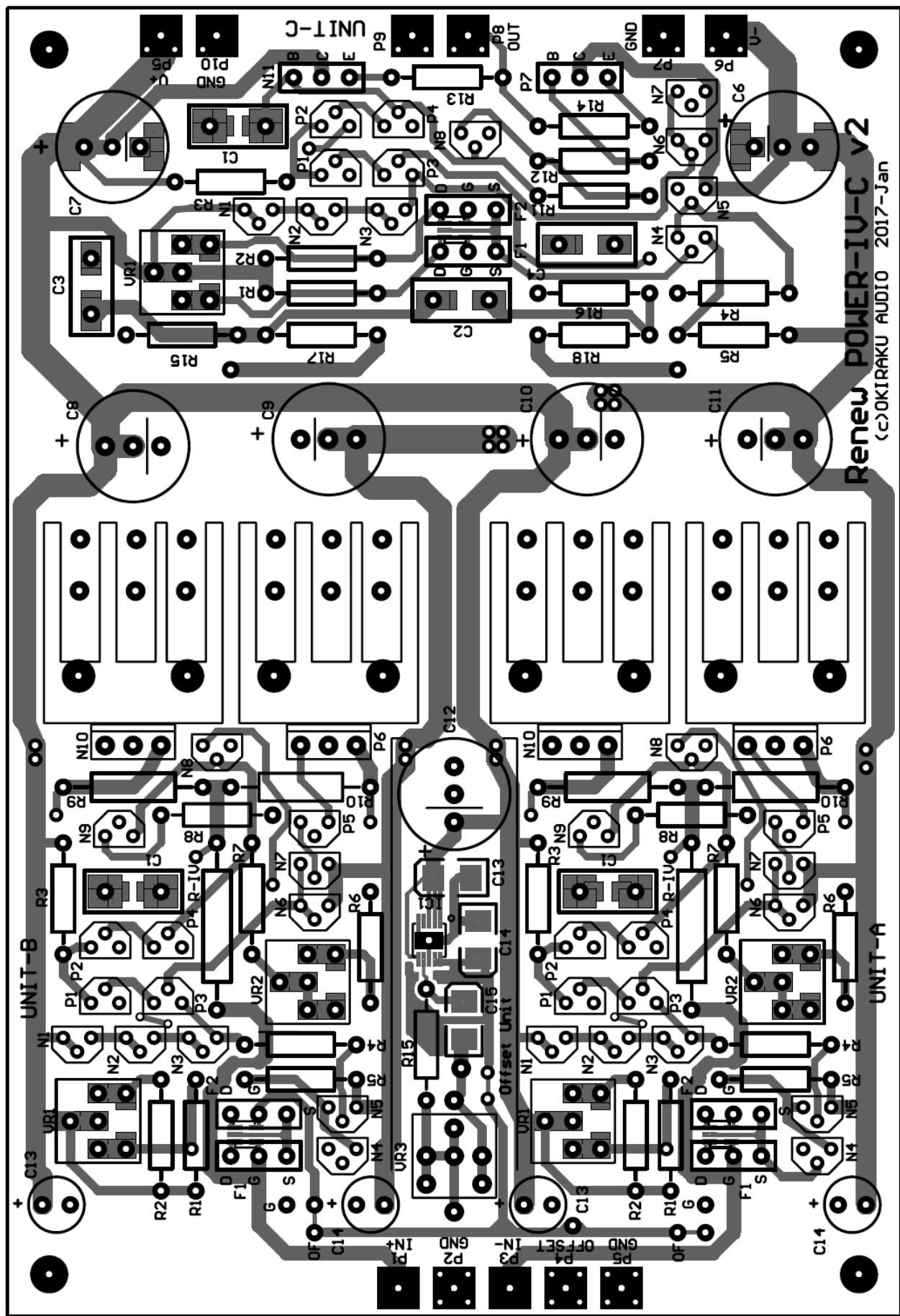


図 シルク (CH2 の C4 のシルクは C1 と同じ位置です)

## (2) 配線パターン (部品面)



## 図 部品面パターン

(3) 配線パターン (半田面：部品面より透視)

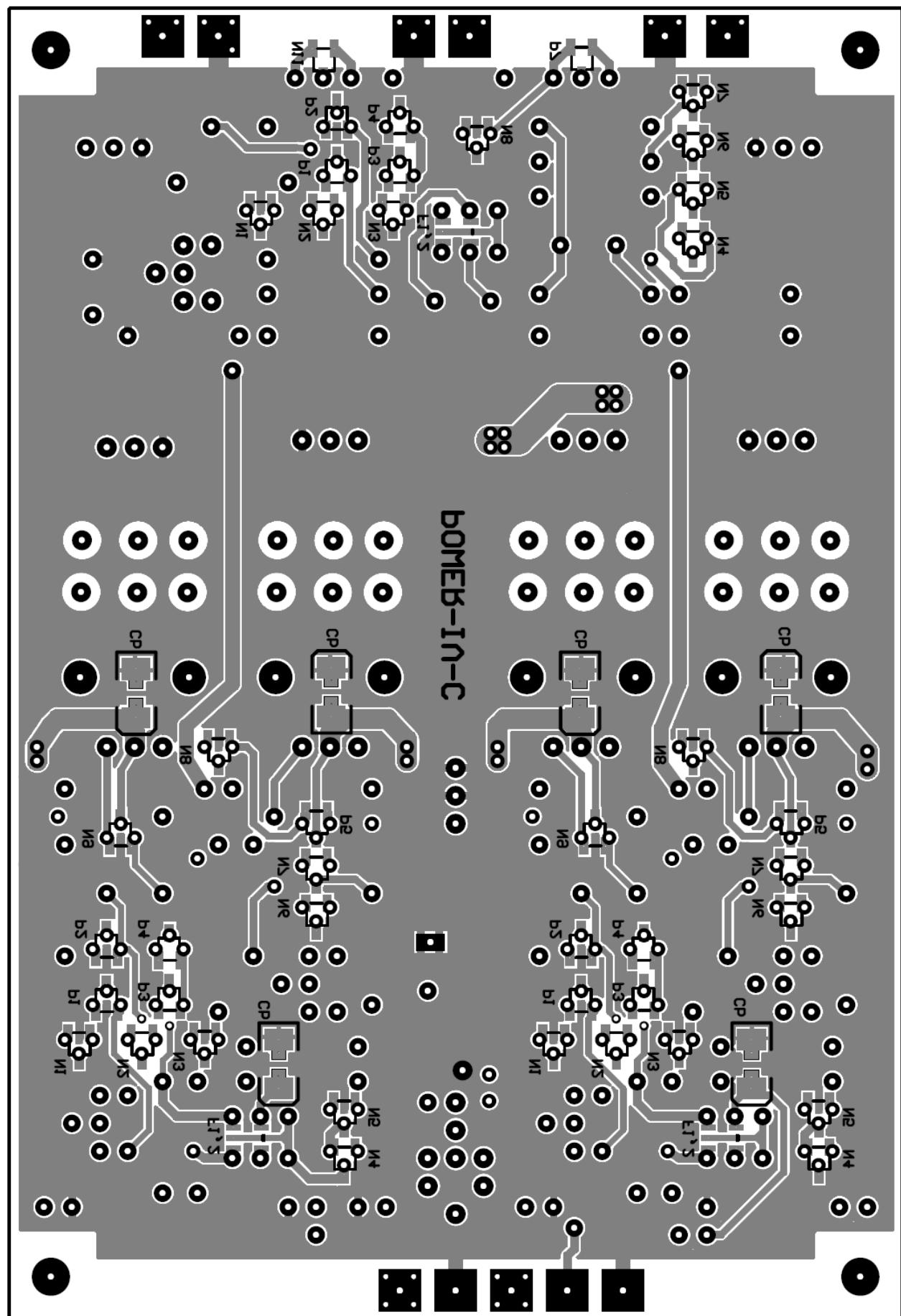
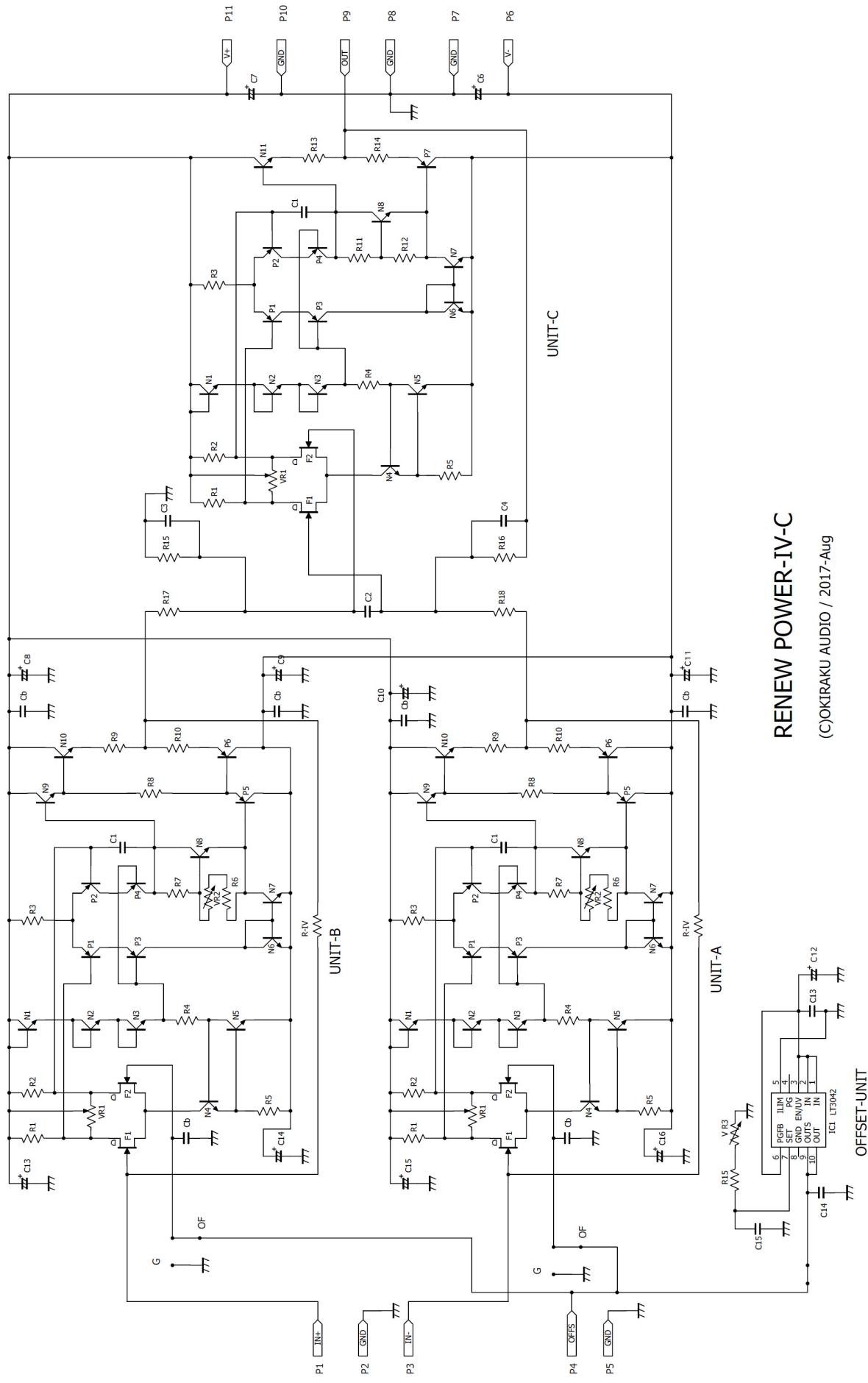


図 半田面パターン

## 9. 回路図

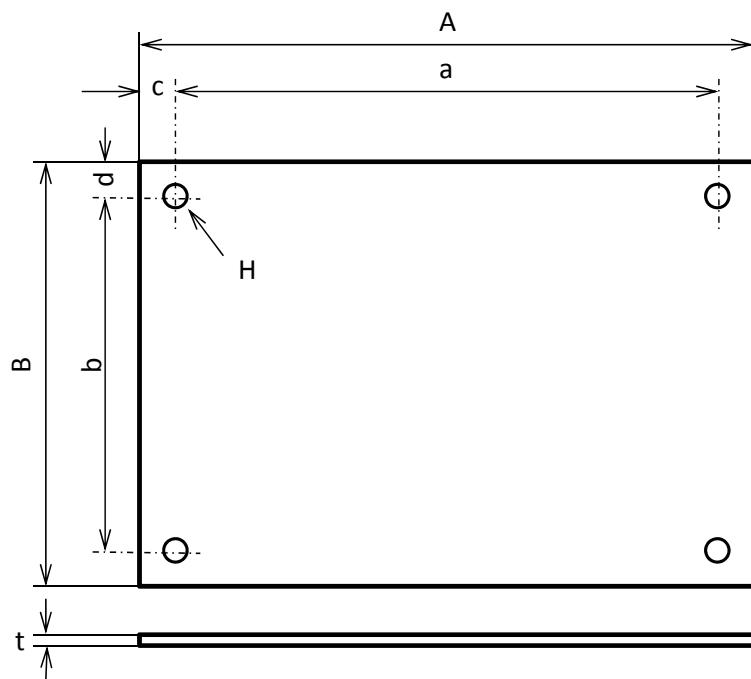


## 10. 基板寸法

本基板サイズは”STD“になります。

表 寸法 単位 mm/(mil) ※1mil=25.4/1000mm

	name	A	B	t	H	a	b	c, d
	STD-S	119.4 (4700)	43.2 (1700)	1.6	3.5 (138)	111.8 (4400)	35.6 (1400)	3.8 (150)
✓	STD	119.4 (4700)	81.3 (3200)	1.6	3.5 (138)	111.8 (4400)	73.7 (2900)	3.8 (150)
	STD-H	81.3 (3200)	59.7 (2350)	1.6	3.5 (138)	73.7 (2900)	52.1 (2050)	3.8 (150)
	WIDE	144.8 (5700)	101.6 (4000)	1.6	3.5 (138)	137.2 (5400)	94.0 (3700)	3.8 (150)
	None							



## 11. 編集履歴

Revision	DATE	CONTENT
DRAFT	2017.8.20	DRAFT
R1	2017.10.28	初版