

Discrete Differential and IV Amplifier for DAC4499

DAC4499 用ディスクリート構成 IV&差動アンプ基板

製作マニュアル

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第3者に対して使用することはできません。

1. はじめに

本基板は BBS に投稿いただいた回路に基づいて製作した DAC4499 用の IV 変換&差動合成基板です。一般に差動出力型の DAC に対して IV 変換および差動合成を行うためには、3つのアンプが必要になりますが、この基板の回路は1つのアンプで実現しています。おそらく最小限に近い素子での DAC4499 用のポストアンプになるかと思います。さらに DC オフセットを除去するためのサーボ機能も持っているので、調整もほとんど必要ありません。アンプの回路は LH0038 をベースにした A12 回路となっており、入力段には FET を用いますが、多くの FET に対応できるように位相補償回路も有しています。また、基板裏面には表面実装タイプのトランジスタを実装できるパターンもありますので、幅広いデバイスに対応可能です。ディスクリート構成ならではの、素子にこだわった DAC のポストアンプを構築するのに適していると思います。

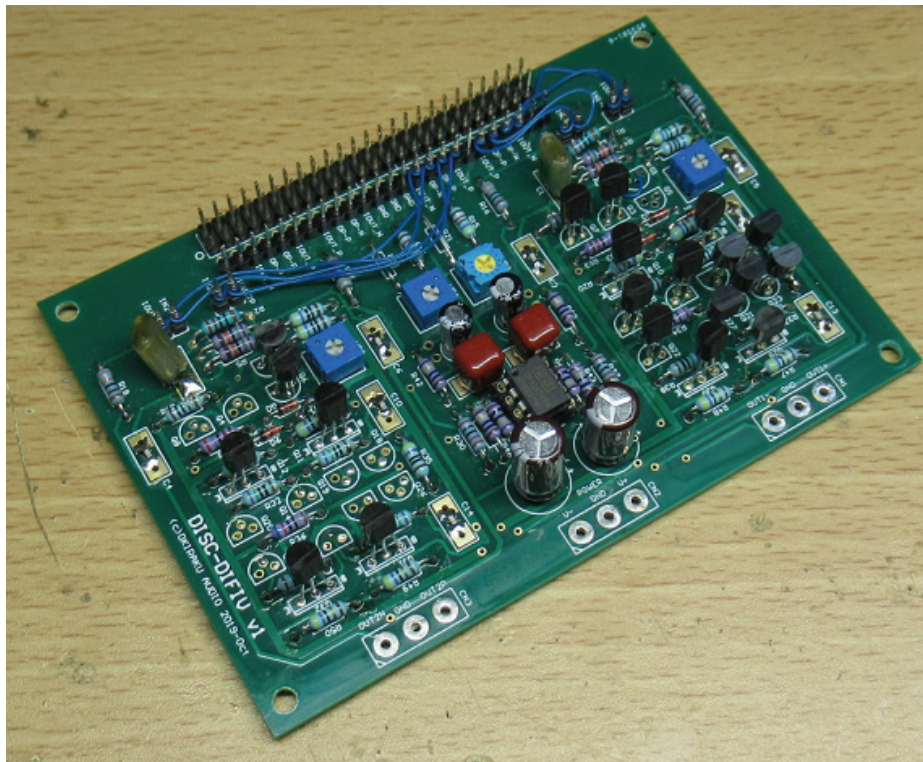


図 完成例

2. 機能&仕様

表 主な仕様

機能	DAC4499 用 I V 変換差動合成アンプ
電源電圧	正負 15V を推奨 (消費電流は 30mA 程度)
特徴	・ シンプルな回路 (アンプ 1 個) で I V ならびに差動合成を実現 ・ ディスクリート構成でトランジスタにリード品ならびに表面実装部品が使用可能な名パターン。 ・ オフセット抑制のための DC サーボ回路内蔵
基板	FR4、銅箔厚 70um、金フラッシュめっき、サイズは巻末

3. 基板構成

本基板の回路構成は下図のようになっており、IV変換および差動合成を行うアンプ1とアンプ2ならびにそれぞれのDCサーボ回路からなっています。

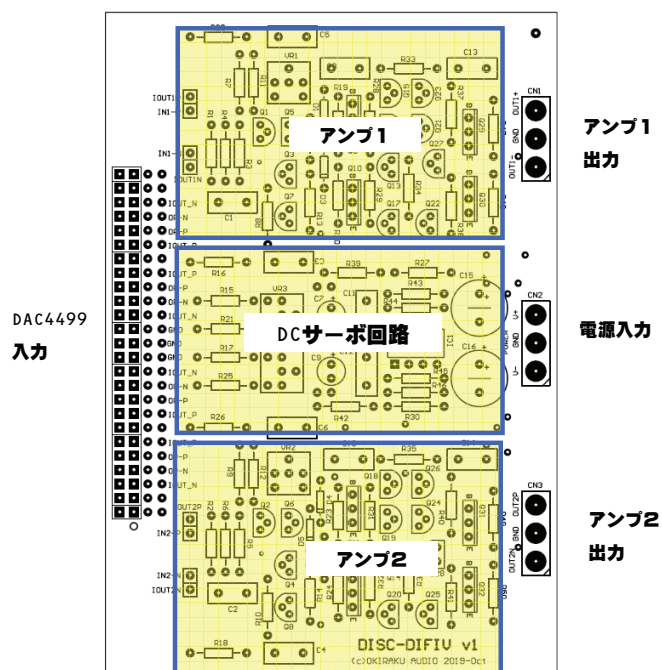


図 本基板での機能ブロック

本基板ではアンプが2つであるため、計4つの出力をもつDAC4499の出力をすべて受けもつことはできません。そのため、DAC4499の4つの出力のうち、使用する2つの出力を接続するための接続が必要になります。これについては、次章の中で記述します。DAC4499の出力をすべて処理するためには、本基板が2枚必要になります。

4. 端子機能

(1) コネクタ機能

i) CN1, 3(3P) オーディオ出力

CN1, 3はアンプの出力コネクタになります。

表 CN1 アンプ1出力

No	機能	説明	備考
1	OUT1-	アンプ1の正相出力	出力レベルは部品表例での実装で約3.5Vrmsになります。
2	GND	GND	
3	OUT1+	アンプ1の逆相出力	

表 CN3 アンプ2出力

No	機能	説明	備考
1	OUT2-	アンプ2の正相出力	出力レベルは部品表例での実装で約3.5Vrmsになります。
2	GND	GND	
3	OUT2+	アンプ2の逆相出力	

ii) CN2(3P) 電源入力

CN2は電源入力のためのコネクタになります。

表 CN2 電源入力

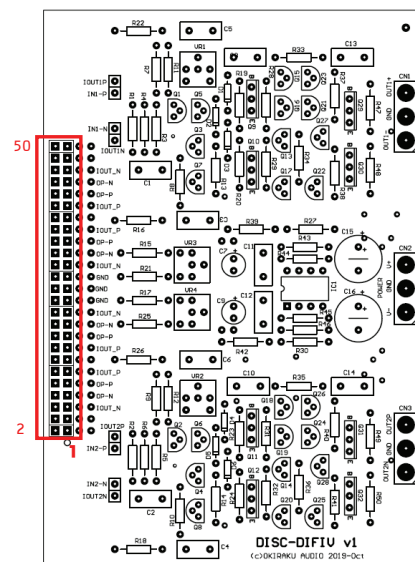
No	機能	説明	備考
1	V-	負電源入力(-15V)	できるだけ良質な電源に接続してください。
2	GND	GND	
3	V+	正電源入力(+15V)	

iii) 入力コネクタ (50P)

入力コネクタは DAC4499 とダイレクトに接続して使用します。そのコネクタから配線が出せるようにパターンを延長して設けています。そこから次に述べるジャンパーピンに接続します。

表 入力コネクタの配置

No	AK4499 出力 (DAC4499 出力)	本基板の名称	GROUP	CH	Phase
49	50	AVCC (5V)			
47	48	VCOML2			
45	46	IOUTL2N	DAC2	L	Neg
43	44	OPINL2N			
41	42	OPINR2P			Pos
39	40	IOUTL2P		R	Pos
37	38	VCOMR2			
35	36	IOUTR2P			Neg
33	34	OPINR2P	DAC1	R	Pos
31	32	OPINR2N			
29	30	OPINR2N			Neg
27	28	GND			
25	26	GND			
23	24	GND			
21	22	IOUTR1N		L	Neg
19	20	OPINR1N			
17	18	OPINR1P			Pos
15	16	IOUTR1P			
13	14	VCOMR1		L	Pos
11	12	IOUTL1P			
9	10	OPINL1P			Neg
7	8	OPINL1N			
5	6	IOUT1LN			
3	4	VCOML1			
1	2	AVCC (5V)			

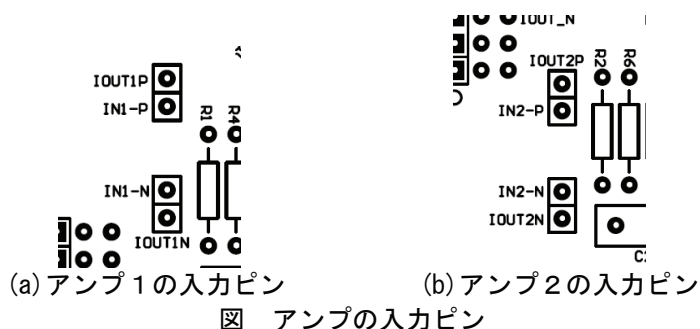


(2) ジャンパーピン

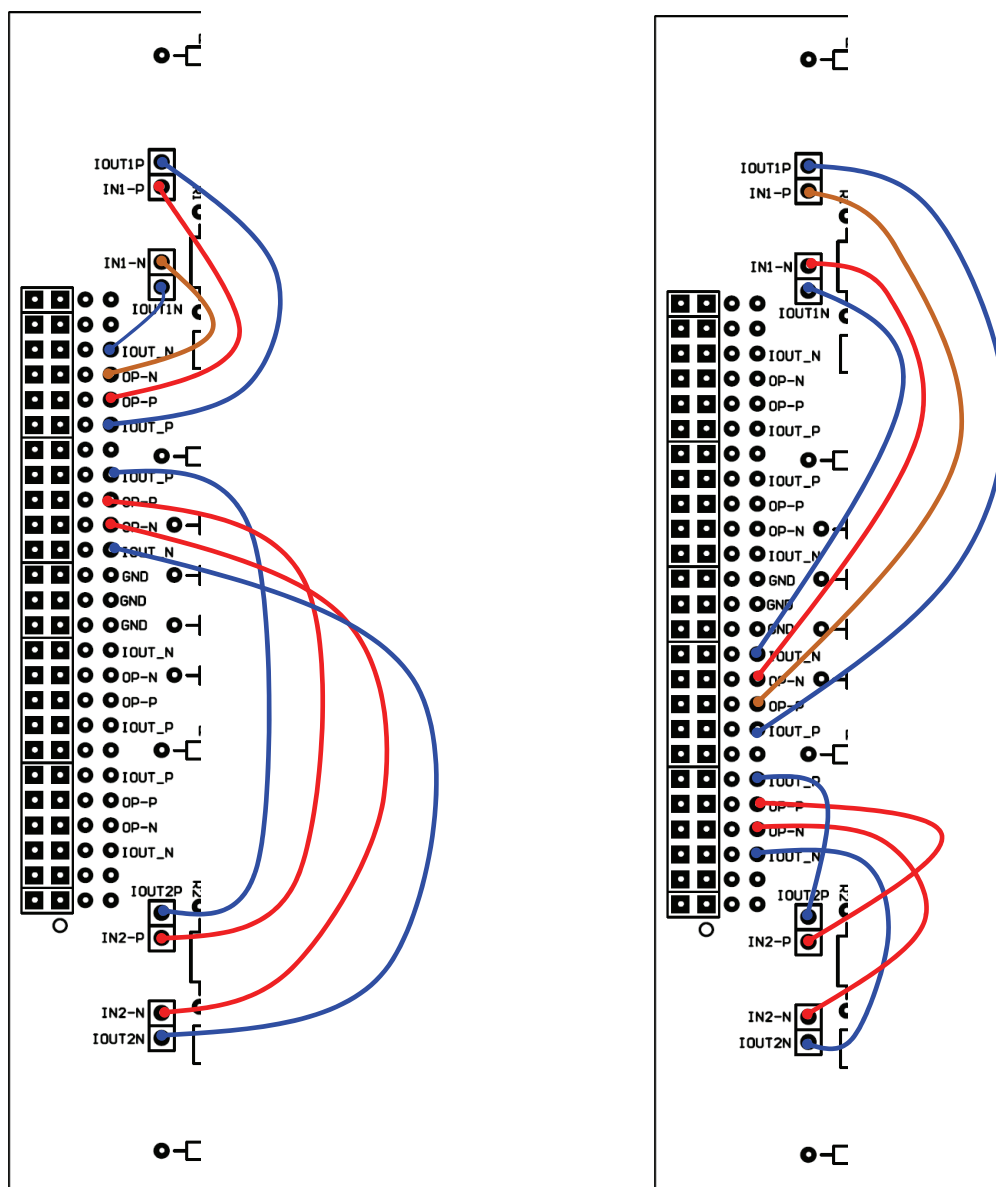
本基板には DAC4499 の出力を入力するためのピンが 8 本あります。それぞれの機能は下記のとおりになります。

図 ジャンパーピンの機能説明

アンプ	ピン名称	説明	AK4499 との接続 (DAC4499 との接続)
アンプ 1	IOUT1P	Current input pin(POSITIVE)	IOUT × × × に接続
	IN1-P	Common Voltage Input(POSITIVE)	OPIN × × × に接続
	IN1-N	Common Voltage Input(NEGATIVE)	OPIN × × × に接続
	IOUT1N	Current input pin(NEGATIVE)	IOUT × × × に接続
アンプ 2	IOUT2P	Current input pin(POSITIVE)	IOUT × × × に接続
	IN2-P	Common Voltage Input(POSITIVE)	OPIN × × × に接続
	IN2-N	Common Voltage Input(NEGATIVE)	OPIN × × × に接続
	IOUT2N	Current input pin(NEGATIVE)	IOUT × × × に接続



入力コネクタとジャンパーピンとの接続は下図を参照して接続してください。



(A) DAC4499-DAC2 と接続

(b) DAC4499-DAC1 と接続

図 本基板内での入力コネクタとジャンパーピンとの接続

5. 部品表例

表 部品表

品名	番号	規格	仕様	個数	備考
抵抗	R1, 2	金属皮膜 1/4W	220 Ω	2	位相補償用
	R3-6	金属皮膜 1/4W	150k Ω	4	
	R7, 9 R11, 12	金属皮膜 1/4W	470 Ω	4	
	R8, 10	金属皮膜 1/4W	100 Ω	2	
	R13, 14	金属皮膜 1/4W	30k Ω	2	
	R19, 20 R23, 24	金属皮膜 1/4W	51 Ω	4	エミッタ抵抗
	R16, 18, R22, 26	金属皮膜 1/4W	360 Ω	4	IV 抵抗
	R33, 35	金属皮膜 1/4W	470 Ω	2	
	R28, 29 R31, 32 R37, 38 R40, 41	金属皮膜 1/4W	750 Ω	8	
	R34, R36	金属皮膜 1/4W	620 Ω	2	
	R47, 48 R49, 50	金属皮膜 1/4W	51 Ω	4	エミッタ抵抗
	R27, R30	金属皮膜 1/4W	2k Ω	2	
	R43, 44 R45, 46	金属皮膜 1/4W	1M Ω	4	
	R39, 42	金属皮膜 1/4W	1M Ω	2	
	R15, 17 R21, 25	-	-	-	実装不要
可変抵抗	VR1, 2	1 回転サーメット	10k Ω	2	中点にて使用
	VR3, 4	-	-	-	実装不要
コンデンサ	C1, C2	フィルムコンデンサ	0.1 μF	2	位相補償用
	C3-6	フィルム/セラミックコンデンサ	100p	4	
	C7, 9	-	-	-	実装不要
	C8, 10 C13, 14	フィルム/セラミックコンデンサ	100p	4	
	C11, 12	フィルム/セラミックコンデンサ	1 μF	2	
	Q15, 16	電解コンデンサ	470 μF/25V	2	
トランジスタ	Q1, 2 Q5, 6	FET (N)	2SK246、 2SK30A など	4	半田面に Dual FET 用 (2SK2145 等) のパターン有り
	Q3, 4	小信号 NPN	2SC1815 など	2	半田面 SMD パターン有り
	Q7, 8	小信号 NPN	2SC1815 など	2	半田面 SMD パターン有り
	Q9, 11 Q29, 31	小信号 NPN	2SC1815 など	4	ドライバー段
	Q10, Q12, Q30, Q32	小信号 PNP	2SA1015 など	4	ドライバー段
	Q13, 14	小信号 NPN	2SC1815 など	2	半田面 SMD パターン有り
	Q15, 23 Q18, 26 Q16, 21 Q19, 24	小信号 PNP	2SA1015 など	8	半田面 SMD パターン有り
	Q17, 22 Q20, 25 Q27, 28	小信号 NPN	2SC1815 など	4	半田面 SMD パターン有り
OP アンプ	IC1	DUAL OP-AMP	OPA2134 など	1	FET 入力のもの
基板			DISC-DIF IV	1	

本基板では通常は DC サーボのオフセット機能は原則使用しません。そのため、関連する部品の実装は不要です。その代わりに、基板内でのジャンパー設定を行って OP アンプの入力電位を GND に設定します。

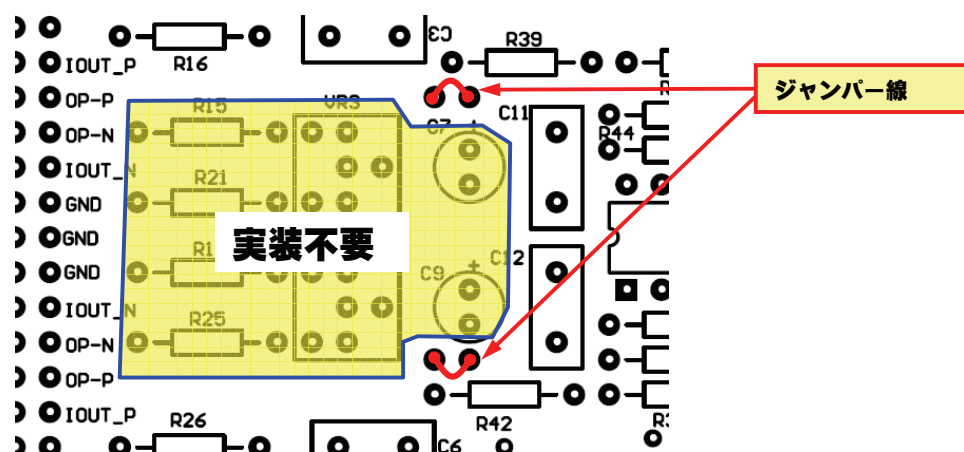


図 DC サーボ回路での実装不要箇所と、接続必要なジャンパー線

※VR1, 2 の調整について

本基板では DC サーボを用いていますので、出力信号のオフセット調整は不要です。VR1, 2 については中点の位置で設定してください。

(1) シルク



(2) 配線パターン (部品面)

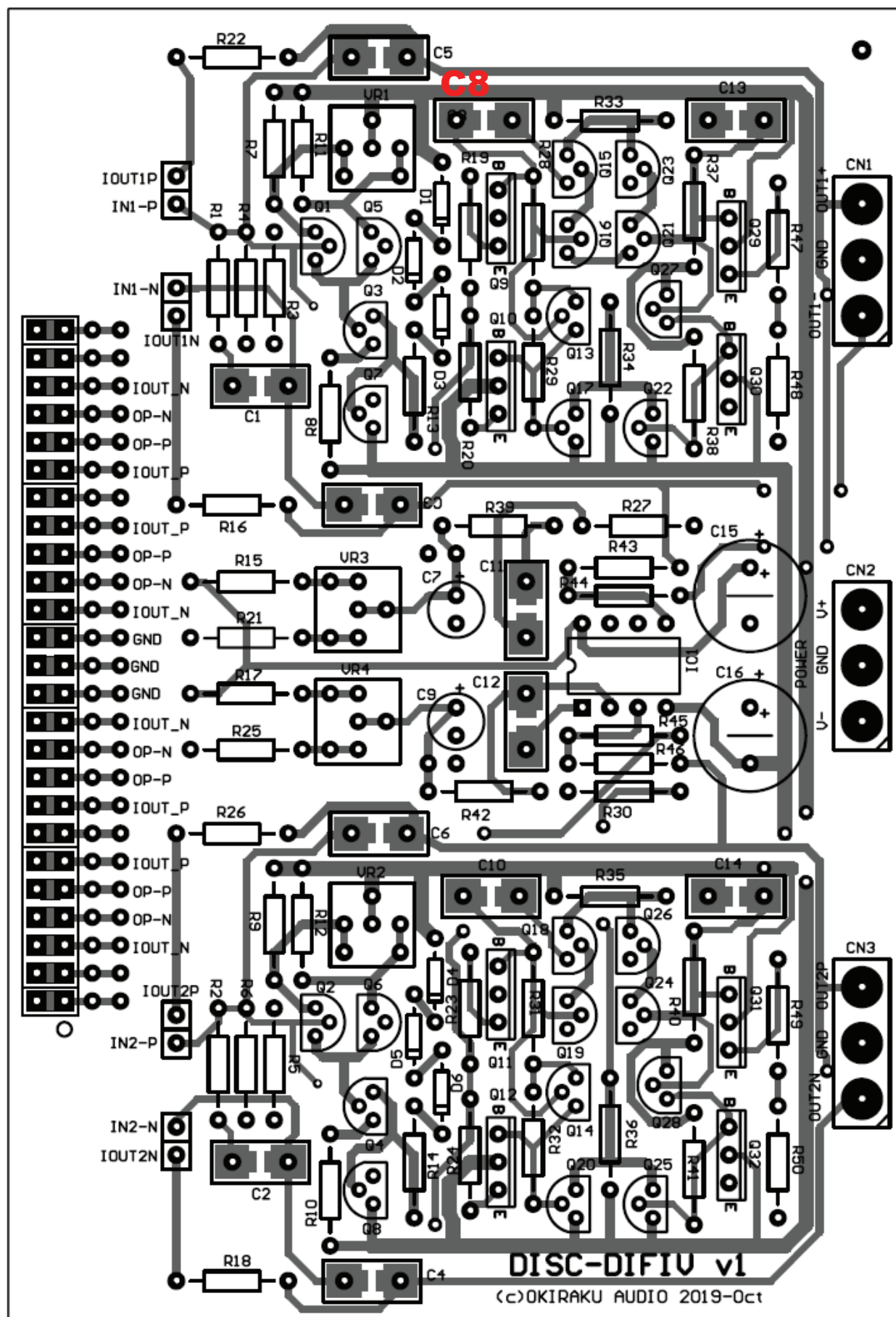


図 部品面パターン (C8 は朱記部分)

(3) 配線パターン（半田面：部品面より透視）

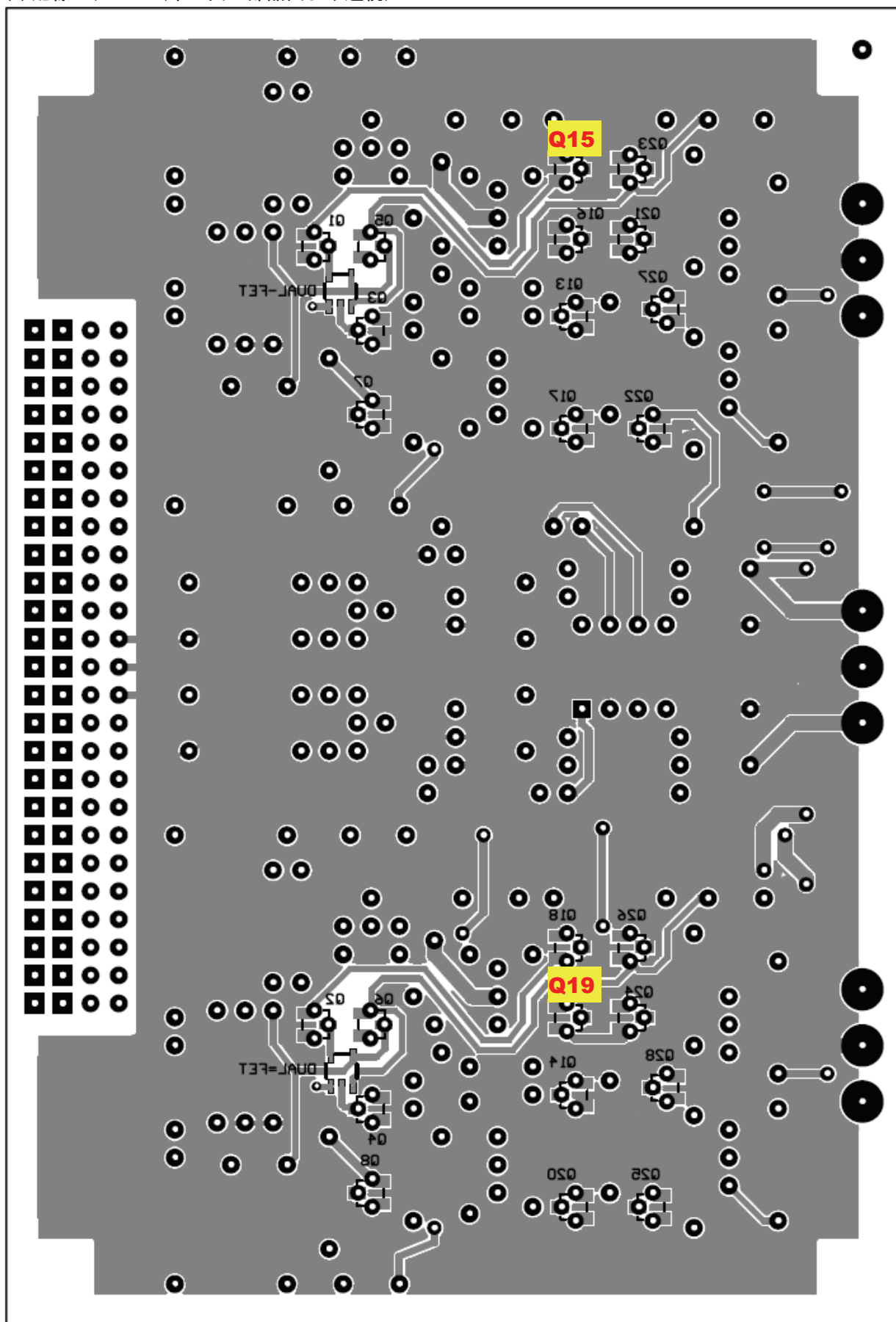
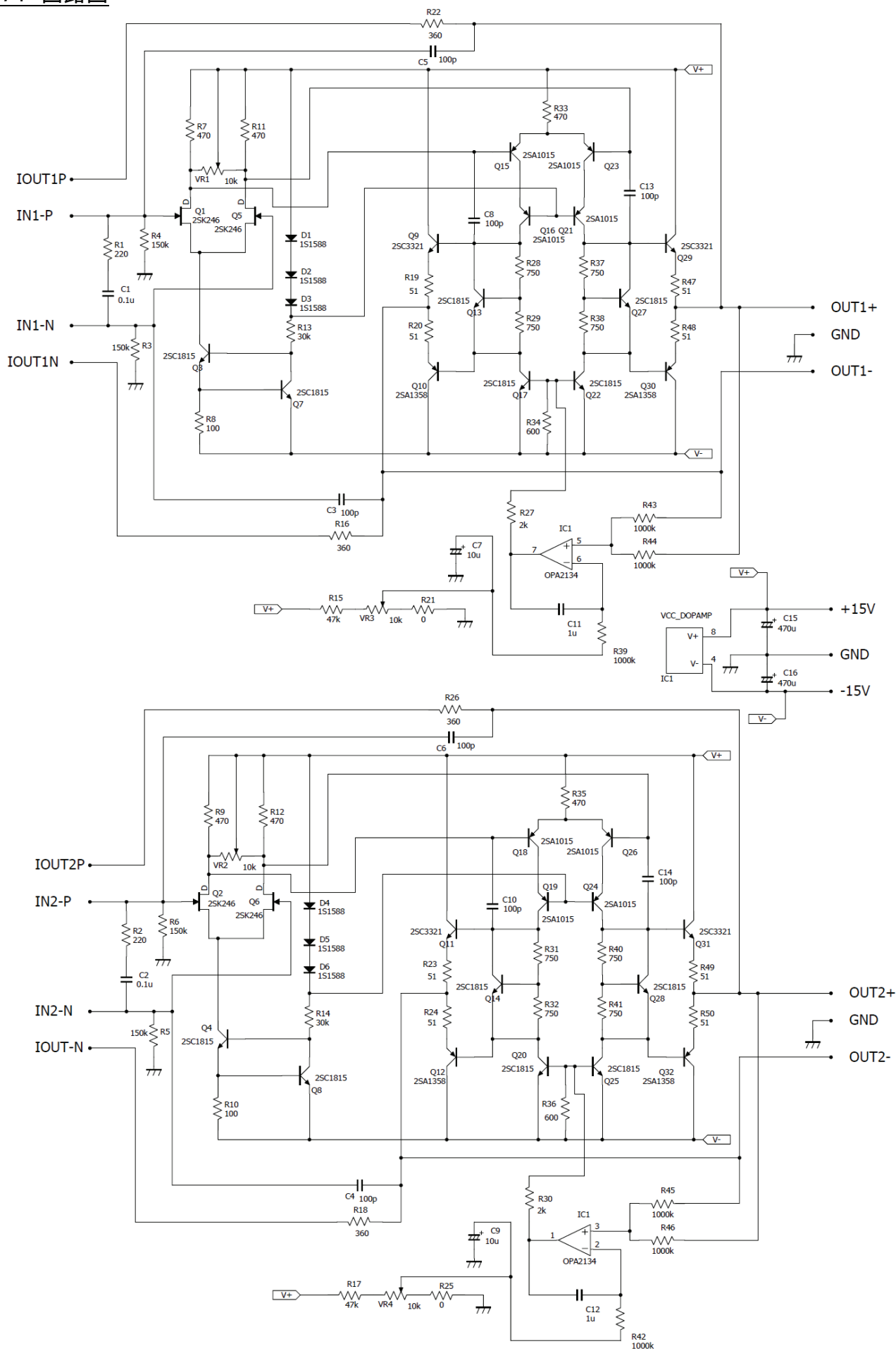


図 半田面パターン（Q15, Q19 のシルクは朱記に修正。部品面と同じです）

7. 回路図



8.【重要】 基板の修正

(1) アンプ内配線の追加（必須）

本基板のアンプを正常に動作させるために必要な修正です。必ず修正ください。

i) 対象基板：DISC-DIFIV v1

ii) 修正箇所 1：ジャンパー線 2 箇所（回路図は下記参照）

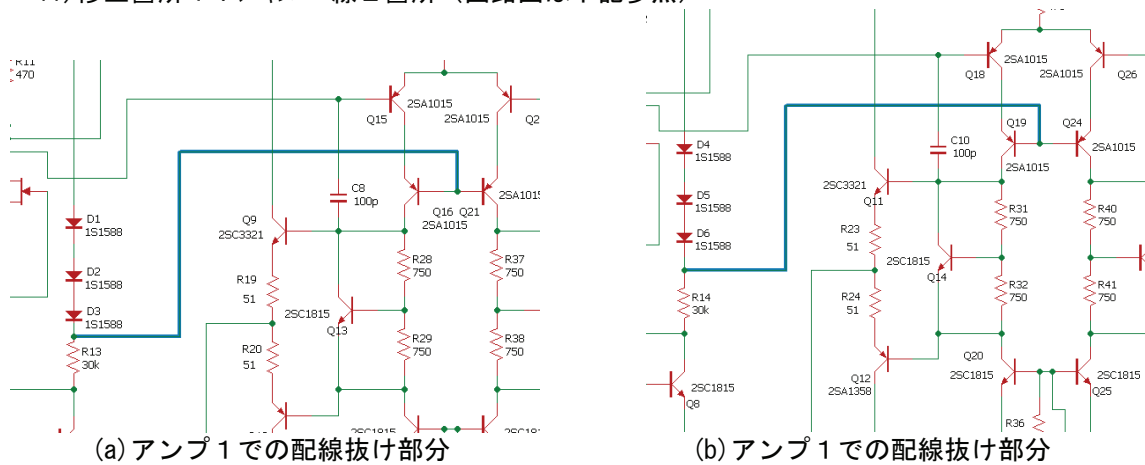


図 アンプ内配線の追加部分（太線部分）

iii) 修正方法

下図の位置を参考にしてジャンパー線を接続ください。

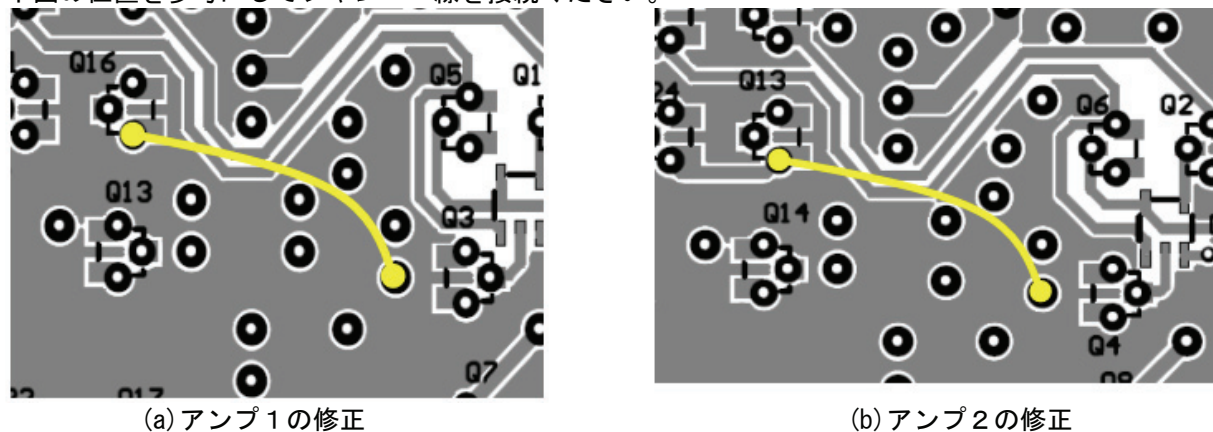


図 半田面での修正箇所

iv) 修正例

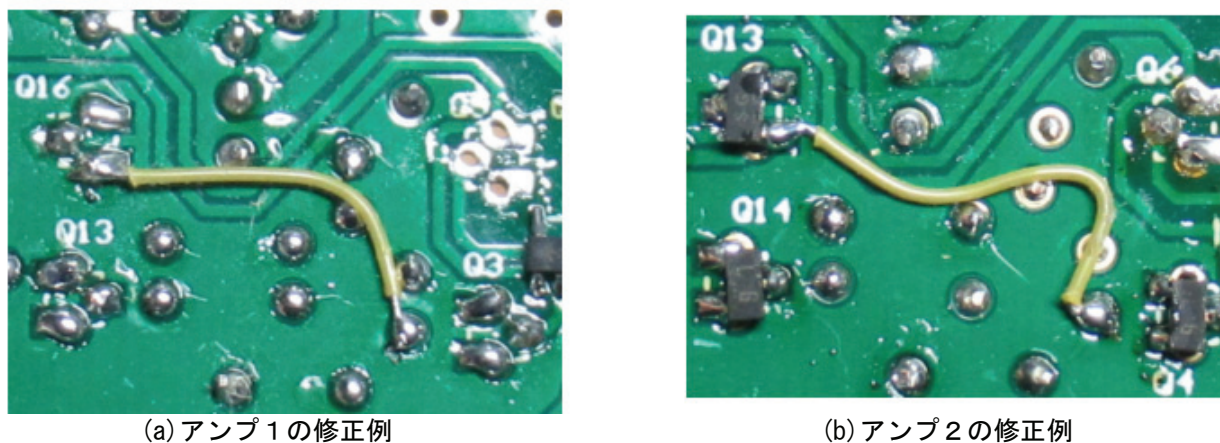


図 半田面での修正例

(2) 半田面に DUAL FET を取り付ける場合の修正 (必要な場合のみ)

入力段に表面実装部品の DUAL-FET : 2SK2145 など半田面にとりつける場合は、部品面で一部修正が必要です。なお、2SK246 などのリード品の FET を使用する場合は修正不要です。

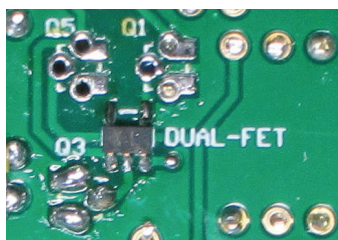
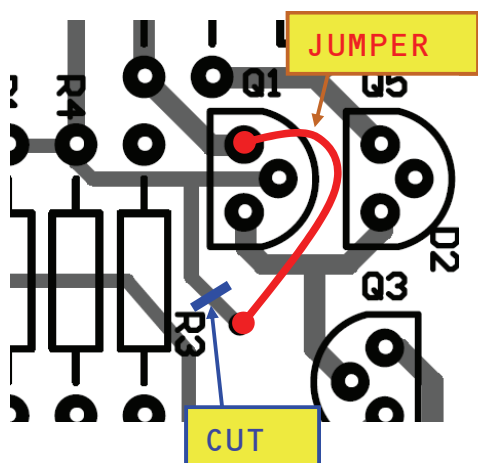


図 SMD の D-FET を裏面に実装した状態

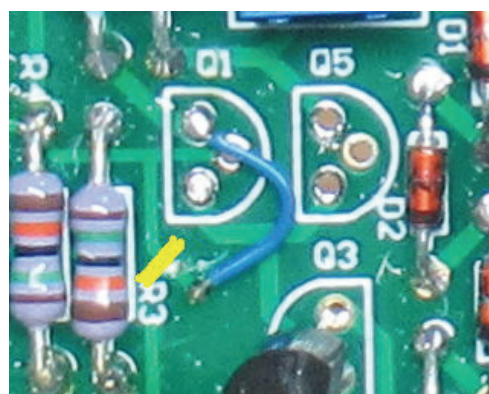
i) 対象基板 : DISC-DIFIV v1

ii) 修正内容 : パターン切断およびジャンパー線

部品面にて下図を参照の上修正ください。パターン切断 1箇所およびジャンパー線 1本です。下図ではアンプ 1での修正を示しています。アンプ 2の場合も同様です。



(a)修正方法



(b)修正例

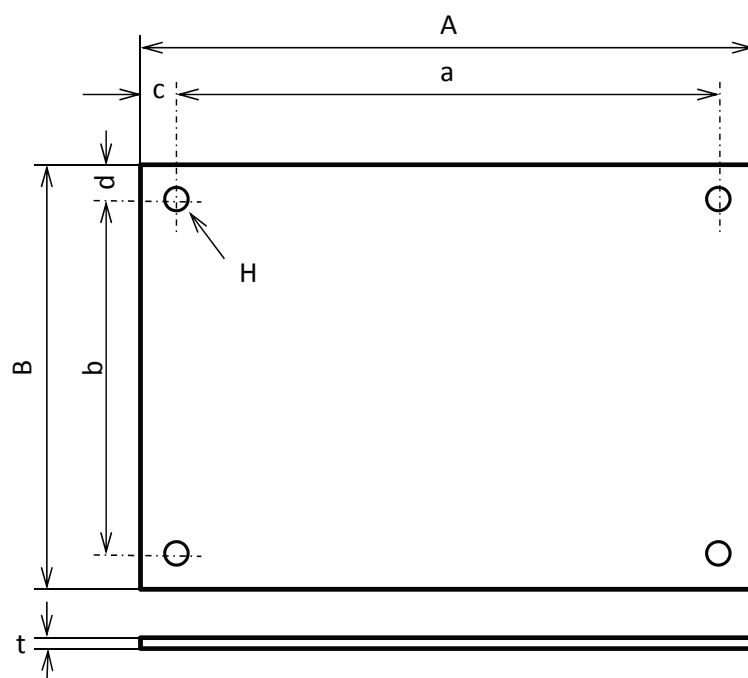
図 D-FET を実装した場合の部品面での修正

9. 基板寸法

本基板サイズは” STD “になります。

表 寸法 単位 mm/(mil) ※1mil=25.4/1000mm

	name	A	B	t	H	a	b	c, d
	STD-S	119.4 (4700)	43.2 (1700)	1.6	3.5 (138)	111.8 (4400)	35.6 (1400)	3.8 (150)
✓	STD	119.4 (4700)	81.3 (3200)	1.6	3.5 (138)	111.8 (4400)	73.7 (2900)	3.8 (150)
	STD-H	81.3 (3200)	59.7 (2350)	1.6	3.5 (138)	73.7 (2900)	52.1 (2050)	3.8 (150)
	WIDE	144.8 (5700)	101.6 (4000)	1.6	3.5 (138)	137.2 (5400)	94.0 (3700)	3.8 (150)
	None							



10. 編集履歴

Revision	DATE	CONTENT
R1	2019. 12. 21	初版
R2	2019. 12. 23	誤植修正
R3	2020. 2. 9	シルク間違い追記