

DAI4392 / Asynchronous Sampling Rate Converter 製作マニュアル

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

本基板はTI社のSRC4392を用いた非同期サンプルレートコンバータであり、入力された周波数を44.1kHzから最大192kHzまでに変換します。この基板は以前にリリースしたRenewFFASRCとほぼ同じ機能です。主要な相違点としては、RenewFFASRCではクロックにPLLであるMAX9485を用い、そのジッタを低減させるためにSi5317(ジッタクリーナ)を用いていましたが、DAI4392ではもともとジッタの低いクロック素子のSi514を用いていることからジッタクリーナも不要で、部品点数が少なくなっています。その他、DAC1860と接続しやすいようにPCM出力を2ポート設けています(一方はLRCKを反転)。その他、LCDについても20列タイプが使用できるなど、マイナーチェンジをいろいろと加えています。

とくにDAC1860と接続しやすい構成になっていますので、DAC1860の専用DAIとしても使用してもいいかもしれません。

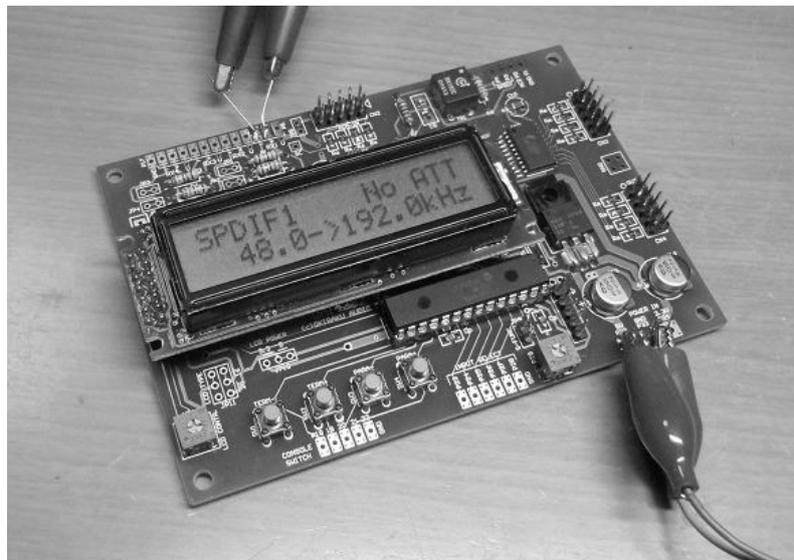


図 完成例

2. 機能&仕様

表 主な仕様

機能	非同期サンプルレートコンバータ
電源電圧	5V 100mA (LCDのバックライト無し)
特徴	<ul style="list-style-type: none"> ・非同期サンプルレートコンバー素子に高性能なTI社のSRC4392を使用 変換周波数 44.1, 48, 88.2, 96, 176.4, 192kHz (フルファンクションモード時) ・原発振には低ジッタなSi514を使用 ・LCDには16列および20列に対応 ・操作スイッチで各種モード設定が可能なフルファンクションモードをサポート ・LCD不要なシンプルファンクションモードもサポート。 ※フルファンクションモードとシンプルファンクションモードの切り替えは、電源投入時のJP9の状態を読み取って設定します(JP9解放時はフルファンクションモードで動作)。

2. 端子機能

(1) 基板端子機能

本基板における基板端子 P1-P34 は下表に示す通りです。

表 基板端子機能

No	機能	内容	備考
P1	GND	信号 GND	デジタル出力
P2	AES	AES デジタル出力	
P3	SPDIF (1)	SPDIF 同軸出力	同軸出力（正負の区別はありません）
P4	SPDIF (2)	SPDIF 同軸出力	
P5	RX1-3.3V	3.3V 出力	RX1 同軸入力 3.3V は光受信モジュール用の電源等に使用。
P6	RX1 (+)	同軸 RX1 入力 (+)	
P7	RX1 (-)	同軸 RX1 入力 (-)	
P8	RX2-3.3V	3.3V 出力	RX2 同軸入力 3.3V は光受信モジュール用の電源等に使用。
P9	RX2 (+)	同軸 RX1 入力 (+)	
P10	RX2 (-)	同軸 RX1 入力 (-)	
P11	RX3-3.3V	3.3V 出力	RX3 同軸入力 3.3V は光受信モジュール用の電源等に使用。
P12	RX3 (+)	同軸 RX1 入力 (+)	
P13	RX3 (-)	同軸 RX1 入力 (-)	
P14	RX4-3.3V	3.3V 出力	RX4 同軸入力 3.3V は光受信モジュール用の電源等に使用。
P15	RX4 (+)	同軸 RX1 入力 (+)	
P16	RX4 (-)	同軸 RX1 入力 (-)	
P17	GND	GND	予備 GND
P18	SW1	コンソール入力 1 /FS192kHz	フルファンクションモード時にはコンソール スイッチ入力となり。 シンプルファンクションモード時には周波数 設定ピンとなります。
P19	SW2	コンソール入力 2 /FS176kHz	
P20	SW3	コンソール入力 3 /FS96kHz	
P21	SW4	コンソール入力 4 /FS48kHz	
P22	GND	スイッチ用コモン GND	
P23	IN1	入力選択 RX1	シンプルファンクションモード時での入力 選択ピンになります。
P24	IN2	入力選択 RX2	
P25	IN3	入力選択 RX3	
P26	IN4	入力選択 RX4	
P27	IN5	入力選択 PCM	
P28	GND	GND	
P29	EVOL-GND	VR-GND	外部 VR 接続（電子ボリューム用） ※使用しない場合は P31-P30 を短絡。
P30	EVOL-CT	VR-CENTER	
P31	EVOL-VDD	VR-VDD	
P32	5V	外部電源 5V 入力	電源入力 ※IC5 を実装する場合は出力となります。
P33	GND	電源 GND	
P34	3.3V	3.3V 入出力	

(2) コネクタ機能

本基板におけるコネクタ CN1-CN4 の機能は下表の通りです。

a) CN1

CN1 は LCD を接続する場合に使用します。フルファンクションモード時には LCD が必要になります。なお、LCD は 16 列タイプの SC1602 あるいは 20 列タイプの SC2004 が使用可能で、さらに 3.3V あるいは 5V タイプのものが選択可能です。LCD への電源の供給にあたっては JP10, JP11 の設定が必要ですので注意してください。既定値は 16 列タイプ SC1602、5V 用となっています。

また CN1 は真ん中列が奇数 PIN の 3 列になっています。これはフラットケーブル等を用いて LCD 接続をする場合は、ピンの奇数と偶数が入れ替わることへの対応です。

表 CN1 の端子機能

PIN	機能	説明	PIN	機能	説明
1	VDD or VSS	JP11 が“16”側で VDD、“20”側で VSS。 VDD 時の電圧は JP10 で選択。	2	VSS or VDD	JP11 が“16”側で VSS、“20”側で VDD。 VDD 時の電圧は JP10 で選択。
3	VC	LCD コントランス用 (VR1 で調整)	4	RS	LCD RS
5	GND	GND	6	E	LCD E
7	GND	GND (LCD データ D0)	8	GND	(LCD データ D1)
9	GND	GND (LCD データ D2)	10	GND	(LCD データ D3)
11	DB4	LCD データ D4	12	DB5	LCD データ D5
13	DB6	LCD データ D6	14	DB7	LCD データ D7

b) CN2

CN2 は PCM 信号の入力端子になります。入力可能な電圧レベルは 3.3V です。マスタークロック (MCK) は必要ありません。

Table CN2 (PCM INPUT)

Pin	Name	Content	Pin	Name	Content
1	DATA	DATA	2	GND	GND
3	LRCK	LR CLOCK (WORD CLOCK)	4	GND	GND
5	BCK	Bit Clock	6	GND	GND
7	N.C	(Master Clock)	8	GND	GND
9	N.C		10	N.C	

c) CN3, 4

CN3, 4 は PCM 出力あるいはマルチビット用 DAC への出力コネクタになります。CN3 と CN4 の違いは Pin3 の LRCK であり、CN3 では同位相、CN4 では逆位相になっています。

Pin7 は DATA 出力あるいはマスタークロックのどちらかを出力しますが、これは JP7 で選択します。PCM 出力とする場合はマスタークロック出力 (JP7 は MC 側) を選択し、マルチビット DAC を接続する場合はどちらでもかまいません (使用しないため)。なおマスタークロックは出力周波数が 44.1kHz の倍数設定の場合は 22.5792MHz となり、48kHz の倍数の場合には 24.576MHz となります。

Pin7 については JP7 を DT 側に設定すれば Pin1 と同じ DATA が出力されます。

Table CN3 OUT1 (PCM OUTPUT1、Multi-bit DAC L-ch)

Pin	Name	Content	Pin	Name	Content
1	DATA	DATA	2	GND	GND
3	LRCK	LR CLOCK	4	GND	GND
5	BOUT	Bit Clock	6	GND	GND
7	DT/MC	DATA/MCK	8	GND	GND
9	N.C		10	N.C	

Table CN4 OUT2 (PCM OUTPUT2、Multi-bit DAC R-ch)

Pin	Name	Content	Pin	Name	Content
1	DATA	DATA	2	GND	GND
3	ILRCK	INVERTED LR CLOCK	4	GND	GND
5	BOUT	Bit Clock	6	GND	GND
7	DT/MCK	DATA/MCK	8	GND	GND
9	N.C		10	N.C	

(3) ジャンパー機能

本基板では JP1~JP11 までのジャンパーがありそれらの機能は下記のとおりです。

(i) JP1~4

JP1-4 は既定値として RXn(-) を GND に接続しています。RXn(-) に GND レベル以外の入力する場合にはパターンを切断して解放とします。通常は規定値のままでもいいでしょう。下図に入力状態を示します。

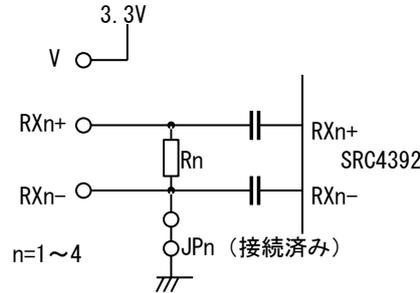


図 RXn の接続回路

表 JP1~4 の機能 (入力状態切替)

No	設定	内容
JPn (n=1~4)	短絡 (既定値)	RXn(-) 側を GND に接続
	解放	RXn(-) 側を SRC4392 入力に接続

(ii) JP5

JP5 は欠番です。

(iii) JP6

LCD のバックライト LED のカソード (K) を GND に接続するためのジャンパーです。下図に接続部分の回路を示します。R8 はバックライト LED の電流調整用です。

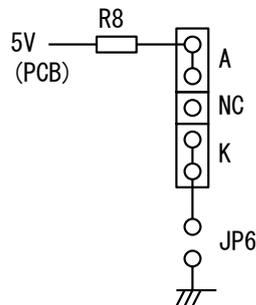


図 LCD バックライト接続部分の回路

表 JP6 の機能 (バックライト LED 接続)

No	設定	内容
JP6	短絡	LCD のバックライト LED のカソードを GND に接続
	解放	

(iv) JP7

CN3 (OUT1), CN4 (OUT2) の Pin7 の出力を DATA あるいは MCK (マスタークロック) のどちらを供給するかを選択します。通常の PCM 出力として使用する場合は MCK を選択します。通常は MCK 側にしておけばいいでしょう。なおマスタークロックは出力周波数が 44.1kHz の倍数設定の場合は 22.5792MHz となり、48kHz の倍数の場合には 24.576MHz となります。

表 JP7 の機能 (出力機能切替)

No	設定	内容
JP7	MC	CN3, 4 の Pin7 にマスタークロックを供給する。
	DT	CN3, 4 の Pin7 に PCM データを供給する。

(v) JP8

CN3 (OUT1), CN4 (OUT2) の出力ロジックレベルを設定します。DAC1860 などの 5V 入力系では 5 側を接続します。3.3V 系の入力の場合は 3.3 側を接続します。JP8 は出力信号のドライバである IC3 (74245) の電源電圧を設定しています。規定値は何も接続してませんので、かならず 5 あるいは 3.3 を選択してください。

表 JP8 の機能 (出力ロジックレベル設定)

No	設定	内容
JP8	5	CN3, 4 の出力ロジックレベルを 5V に設定する。 ※IC3 (74245) の動作電圧を 5V に設定。
	3.3	CN3, 4 の出力ロジックレベルを 3.3V に設定する。 ※IC3 (74245) の動作電圧を 3.3V に設定。

(vi) JP9

本基板での動作モードを設定します。開放状態ではフルファンクションモードで動作します。短絡するとシンプルモードで動作します (LCD は接続できません)。JP9 の内容は電源投入時に読み込まれますので、電源投入後の変更は無視されます。

表 JP9 の機能 (動作モード切替)

No	設定	内容
JP9	解放	フルファンクションモードで動作 (LCD 必要)
	短絡	シンプルファンクションモードで動作 (LCD 実装不可)

(vii) JP10

LCD の電源電圧レベルを設定します。既定値は 5V になっていますが、3.3V の LCD を使用する場合は 5 側のパターンを切断し 3.3 側を接続します。

表 JP10 の機能 (LCD 電圧設定)

No	設定	内容
JP10	5 (既定値)	LCD の電源電圧を 5V に設定
	3.3	LCD の電源電圧を 3.3V に設定

(viii) JP11

使用する LCD の 16 列タイプ (SC1602) か 20 列タイプ (SC2004) かを選択します。これは 16 列と 20 列タイプでの LCD の電源ピン配置が異なるためです。電源を間違えると LCD を壊す可能性がありますので、必ず適切な設定の後に LCD を接続してください。既定値は 16 列タイプになっていますので 20 列タイプに変更する場合はパターンを切断の上、変更してください。

表 JP11 の機能 (LCD タイプ設定)

No	設定	内容
JP11	16 (既定値)	16 列タイプの LCD を選択 (VDD=Pin1, VSS=Pin2)
	20	20 列タイプの LCD を選択 (VDD=Pin2, VSS=Pin1)

(ix) JP12

シンプルファンクションモードでの各種設定を行います。JP12 はシンプルファンクションモードでのみ使用しますので、LCD は取り付けません (とりつけても LCD や基板が壊れることはありませんが、ジャンパー時の設定電圧が狂うので正常に動作しません)。表中で H は接続状態、L は解放状態を示します。

JP12 はフルファンクションモードで使用する場合はすべて解放状態としてください。

表 JP12 の M1, 2 の役割 (PCM 入力フォーマット設定)

M2	M1	設定	内容
H	H	RJ24	右詰め 24Bit 入力 (Right Justified 24Bit Input)
H	L	RJ16	右詰め 16Bit 入力 (Right Justified 24Bit Input)
L	H	LJ24	左詰め 24Bit 入力 (Right Justified 24Bit Input)
L	L	I2S24	I2S 24Bit 入力 (Philips format 24Bit Input)

表 JP12 の M3, 4, 5 の役割 (出力フォーマット設定)

M5	M4	M3	設定	内容
H	H	H	RJ24	右詰め 24Bit 出力 (Right Justified 24Bit output)
H	H	L	RJ20	右詰め 20Bit 出力 (Right Justified 20Bit output)
H	L	H	RJ18	左詰め 18Bit 出力 (Right Justified 18Bit output)
H	L	L	RJ16	左詰め 16Bit 出力 (Right Justified 16Bit output)
L	H	H	RSV	Reserved(予約)
L	H	L	RSV	Reserved(予約)
L	L	H	I2S24	I2S 24Bit 出力 (Philips format 24Bit output)
L	L	L	LJ24	左詰め 24Bit 出力 (Left Justified 24Bit output)

表 JP12 の M6 の役割 (Emphasis 設定)

M6	設定	内容
H	ON	EMPHASIS-ON
L	OFF	EMPHASIS-OFF

4. 部品表例 (PARTS LIST)

次表に部品表例を示します。用いる抵抗は基本的には炭素被膜(10%誤差以下)のものでかまいません。金属皮膜(1%以下)のような高精度/低ノイズの使用は必要ありません。

表 部品表

品名	番号	規格	仕様	個数	備考
抵抗	R1-4	炭素皮膜(1/4W)	75Ω	4	SPDIF 入力終端抵抗
	R5, 6	炭素皮膜(1/4W)	1kΩ	2	I2C プルアップ
	R7	炭素皮膜(1/4W)	220Ω	1	
	R8	炭素皮膜(1/4W)	100Ω	1	LCD バックライト LED 用
	R9	炭素皮膜(1/4W)	75Ω	1	
	Ra	チップ抵抗	51Ω	12	1608, 2012 サイズ (ダンピング用)
	Rb	チップ抵抗	47kΩ	12	1608, 2012 サイズ (プルアップ用)
	Rc	チップ抵抗	1kΩ	6	1608, 2012 サイズ (プルアップ用)
	Rd	チップ抵抗	15kΩ	6	1608, 2012 サイズ (プルダウン用)
	VR1	1 回転トリマー	10~20kΩ	1	LCD コントラスト調整
コンデンサ	C1-8	フィルムコンデンサ	0.1uF	8	
	C9	フィルムコンデンサ	0.1uF	1	
	C10-12	電解コンデンサ	47uF/16V	3	容量は適当でよい。
	C13, 14	電解コンデンサ	100uF/16V	2	容量は適当でよい。
	Cp	チップコンデンサ	0.1uF	14	1608, 2012 サイズ
	Cb	チップコンデンサ	1uF	1	2012, 3216 サイズ
IC	IC1	Sample Rate Convertor	SRC4392	1	
	IC2	ロジック	7404	1	
	IC3	ロジック	74AC245	1	5V 対応品
	IC4	PIC(28p)	PICF1938 等	1	プログラム済み
	IC5	電圧レギュレタ	3.3V	1	78N00 と同じピン配置
	IC6	クロック	Si514	1	514CBB000112AAG
	IC7	電圧レギュレタ	TPS79318	1	1.8V レギュレタ
トランス	TR1	パルストランス	DA10nC,	1	1 : 1 タイプ n=1, 2, 3
SW	SW1-4	タクトスイッチ		4	基板上に SW 設置の場合のみ必要
基板			DA14392	1	

※ハッチング部はキットの主要部品として添付。

5. 接続例 (CONNECTION)

(1) 電源の接続

下図を参照にして電源を接続します。通常は5V電源のみを給電し、基板内部で3.3V電源を生成する方法をとりますが、分離供給することも可能です。分離供給する場合はレギュレータのIC5は取り付けません。

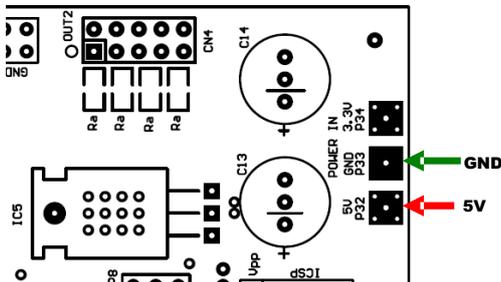


図 5V電源のみ供給する場合 (IC5実装有)

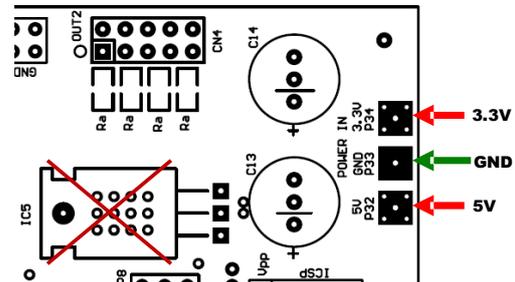
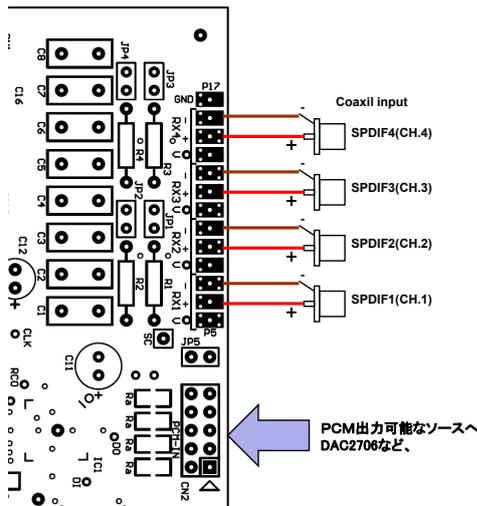


図 5V、3.3V電源を独立給電する場合 (IC5実装なし)

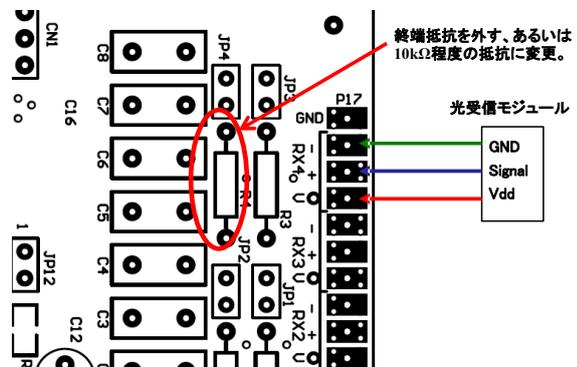
(2) 入力/出力 (SPDIF) の接続

下図を参照にして接続します。入力に光受信モジュールを使用する場合は図(b)のように接続します (基板端子から3.3V電源がでていしますので、光受信モジュールの電源として使用することができます)。該当するチャンネルの終端抵抗は75Ωから10kΩ程度に変更するか、あるいは終端抵抗なしとします。これは光受信モジュールの出カインピーダンスが高いために75Ω負荷を駆動できないためです。

なお光受信モジュールは電源ノイズに弱いため、光受信モジュールの電源ピン直近にパスコン(0.1μF程度)をとりつける必要があります (くわしくは光受信モジュールのマニュアルを参照してください)。



(a) 通常の接続



(b) 光受信モジュールを接続する場合

図 入力の接続図

出力はパルストランスによる同軸出力が標準的です。光送信モジュールを用いる場合もできますが、電源は基板内の適当な部位から供給してください (例えばP5などから3.3Vを得ることができます)。

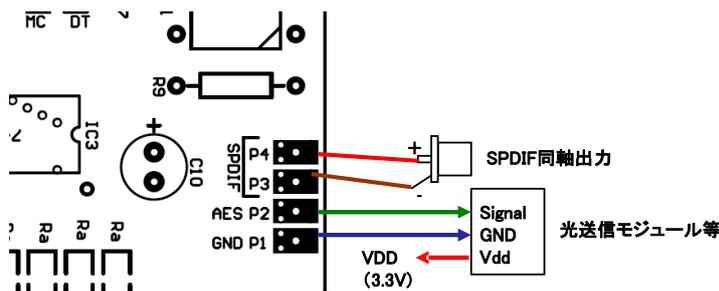


図 出力 (SPDIF) の接続図

(3) P18-P22 / コンソール入力の外部スイッチの接続 (フルファンクションモード時)

コンソール入力スイッチを外部接続する場合は下図を参照してとりつけます。基板上の SW1-4 を使用する場合は不要です (両方あっても構いません)。

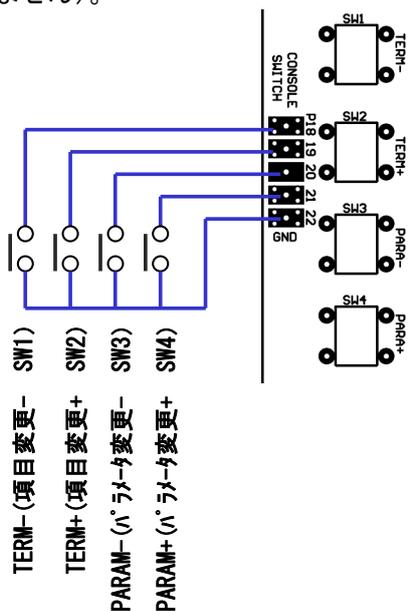


図 フルファンクションモード時のコンソールスイッチの外部取り付け

(4) P18-P22 / 周波数切替スイッチの接続 (シンプルファンクションモード時)

P18-P22 の基板ピンはシンプルファンクションモード時には出力周波数の設定を行います。下図を参照にしてロータリースwitch等をとります。無選択時は出力周波数は 44.1kHz に設定されます。

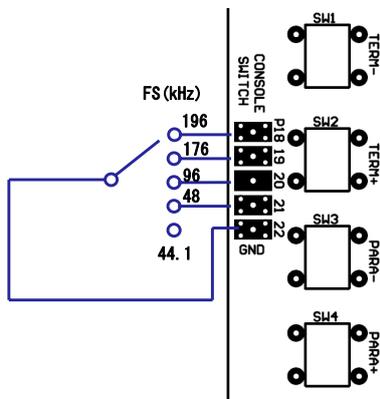


図 シンプルファンクションモード時の出力周波数の選択

(5) P23-P28 / 入力選択ピンの接続 (シンプルファンクションモード時のみ)

シンプルファンクションモード時は P23-P28 は入力選択として用います。下図を参照して接続してください。

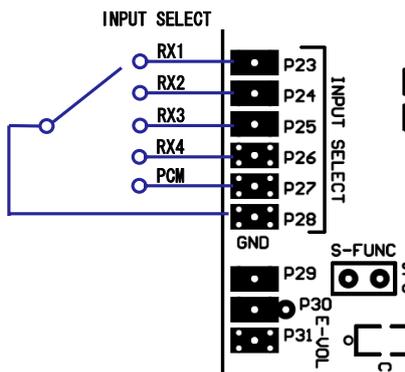
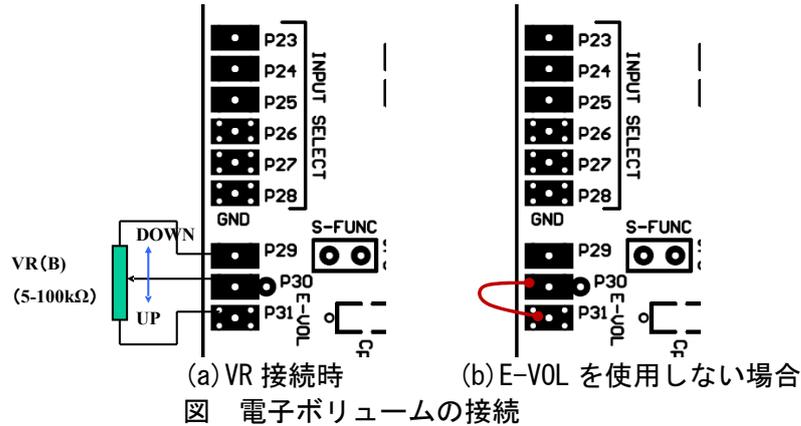


図 入力選択スイッチの接続 (シンプルファンクションモード時)

(6) 電子ボリュームの取り付け

電子ボリュームを使用する場合は 5-100k Ω の B カーブの可変抵抗器 (VR) を下図を参照して接続します。なお電子ボリューム機能を使用しない場合は P30, 31 を短絡させてください (常に出力最大で使用します)。



(6) 出力の接続

(a) 一般的な DAC との接続例

PCM1794 などのデジタルフィルターを内蔵したステレオ DAC と接続する場合は CN3 (OUT1) を使用します。一般的な DAC はマスタークロックを要求しますので、JP7 は MC 側を選択ください。下図は DAC4497-2 との接続を示します。DAI4392 の CN3 から DAC4497-2 の CN1 に 10p のフラットケーブルを介して接続します。

なお DAC との接続においては出力フォーマットと入力のフォーマットを一致させる必要がありますので注意してください。とくに右詰めフォーマット (Right Justified) の場合はビット数まで一致させる必要があります。なお、12S や左詰めフォーマット (Left Justified) ではビット数は一致させる必要はありません。一般的には 12S フォーマットで統一するのが間違いが少ないでしょう (最近の DAC の多くは 12S が標準となってきたようです)。

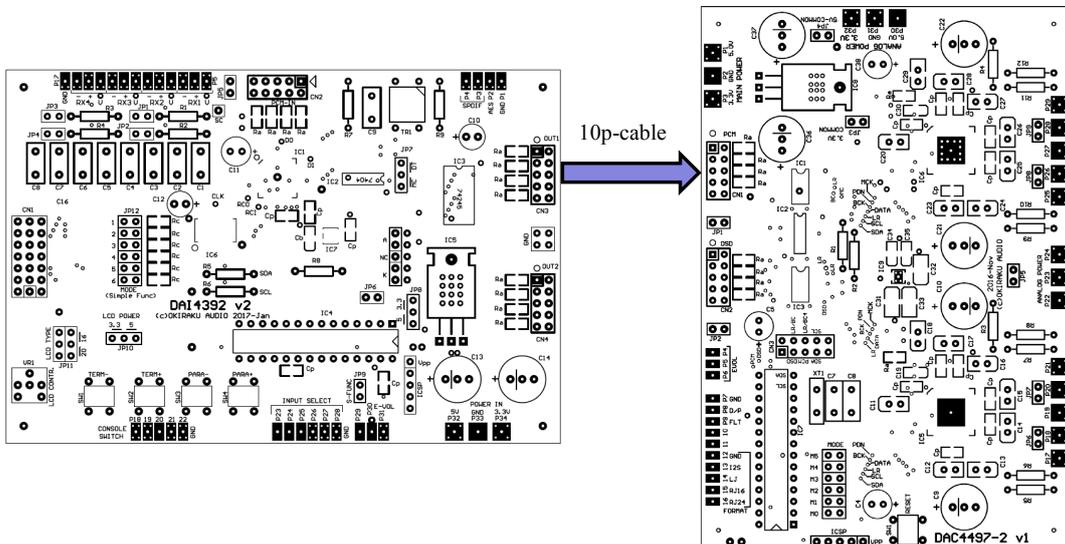
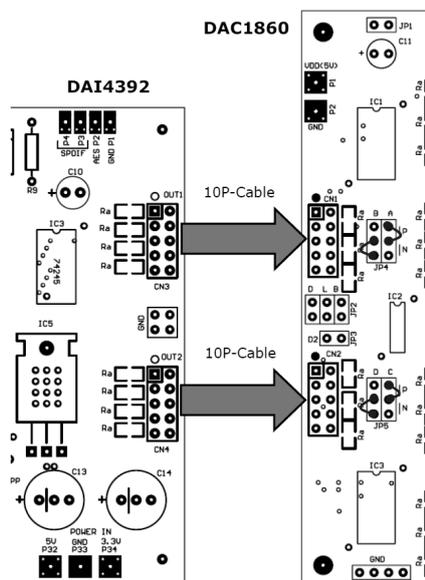


図 DAI4392 と DAC4497-2 との接続

(b) マルチビット DAC との接続例

マルチビット DAC との接続は、PCM 出力の右詰めフォーマット (Right Justified) を用いて接続します。下図は DAC1860 との接続例です。なお、ビット数も一致させる必要がありますので、DAI4392 の出力フォーマットは右詰め 18Bit を選択します。この設定にはフルファンクションモードでは M2 (メニューの 2 番目の項目) にて設定します。シンプルファンクションモードでは JP12 にて設定します。

下図に接続例をしめします (DAC1860 の製作マニュアルからの引用です。当該マニュアルも参照してください)。



Connection
 DAI4392:CN3 → DAC1860:CN1
 DAI4392:CN4 → DAC1860:CN2

Jumper setting

PCB	J	P	Setting
DAI4392	-	-	18Bit Right-J
DAC1860	JP2	D, L, B	OPEN
	JP3		OPEN
	JP4	A	P
		B	N
	JP5	C	P
D		N	

☒ DAI4392 と DAC1860 との接続

6. 操作方法（フルファンクションモード時）

DAI4392 は SW1～SW4 あるいは外部にとりつけたコンソール入力スイッチの4つのスイッチにより操作を行い、各種の設定が可能です。

(1) パラメータの初期化

操作設定したパラメータは PIC 内部の EEPROM に記録するため、電源を再投入した場合でも、再設定の必要はありません。しかし、最初の電源投入時には PIC 内部の EEPROM 値が不定となります。そのため、最初の電源投入時には必ず初期化作業を行ってください。

初期化は SW1～SW4 のいずれかの1つを押しながら電源を投入することで行います。LCD 表示に“PARAMETER INITIALIZE”と表示されれば SW を離してもかまいません。

また、DAI4392 の動作が不安定になった場合にでも、初期化により改善する場合があります。

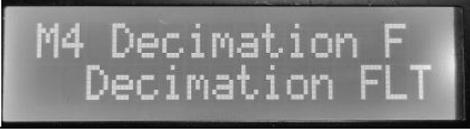
(2) 操作方法

機能の項目設定は M0～M7 のページがあります。項目の変更は項目変更スイッチ (SW1, 2) を使用します。各項目でのパラメータ変更はパラメータスイッチ (SW3, 4) を使用して変更します。M0 (Front Page) においては、SW3 ならびに SW4 はそれぞれ周波数変更 SW、入力変更 SW の機能となります。各項目は次表のとおりです。

表 LCD 表示と操作方法 (LCD 表示は 16 列の場合)

項目	LCD 表示例	調整パラメータ (※初期値)
M0	Front Page  ①入力ソース ②電子ボリューム値 ③入力周波数 ④出力周波数	調整パラメータ (※初期値) 電源投入時はこの項目になります ①入力ソースは SW4 により変更。 ※SPDIF1, SPDIF2, SPDIF3 SPDIF4, PCM-IN ②電子ボリュームの値を表示します。 -120.0dB～-0.5dB, No ATT ③入力周波数 自動表示します。入力が無い場合は ****となります。 ④出力周波数は SW3 により変更 44.1, 48.0, 88.2, 96.0, 176.4, 192.0kHz
M1	M1 Status disp. ステータス表示  ①UNL:DIR(*1)がアンロック、LOCK:ロック ②RDY:SRC(*2)がREADY状態 NOT:NotReady	調整箇所はありません。基板内部の IC の動作状態を表示します。 正常動作時は 【JC:SL DR:L SRC:R】 となります。なお DR は SPDIF 未入力信号時では U (UNLOCK) となります。JC は入力の有無にかかわらず正常動作時は SL となります。他の表示となった場合はジッタクリーナ周辺の動作不良を示します。 (*1)Digital Interface Receiver (*2)Sample Rate Convertor

(つづき)

M2	M2 PCM OUTPUT F PCM 出力フォーマット 	PCM 出力のフォーマットを設定 24Bit Left-J (Left Justified) 24Bit IIS (Philips IIS) 16Bit Right-J (Right Justified) 18Bit Right-J (Right Justified) 20Bit Right-J (Right Justified) 24Bit Right-J (Right Justified)
M3	M3 PCM INPUT F PCM 入力フォーマット 	PCM 出力のフォーマットを設定 24Bit Left-J (Left Justified) 24Bit IIS (Philips IIS) 16Bit Right-J (Right Justified) 18Bit Right-J (Right Justified) 20Bit Right-J (Right Justified) 24Bit Right-J (Right Justified)
M4	M4 Decimation F デシメーションフィルタ 	デシメーションフィルタ設定 Decimation FLT (使用する) Direct Down (Direct Down Sampling)
M5	M5 DEM Frequency デエンファシス周波数 	デエンファシス周波数を設定 DEM Disabled (使用せず) DEM 48.0kHz DEM 44.1kHz DEM 32.0kHz
M7	M7 DEM AUTO デエンファシス自動設定 	自動デエンファシスの設定 Disabled (使用せず. 既定値) Enabled (自動設定)
M7	M7 LCD TYPE SELECT LCD の選択 	LCD タイプの設定 SC1602 16 列タイプ SC2004 20 列タイプ

※予告なく、ソフトウェア機能は変更になる場合があります。

7. 基板パターン

(1) シルク

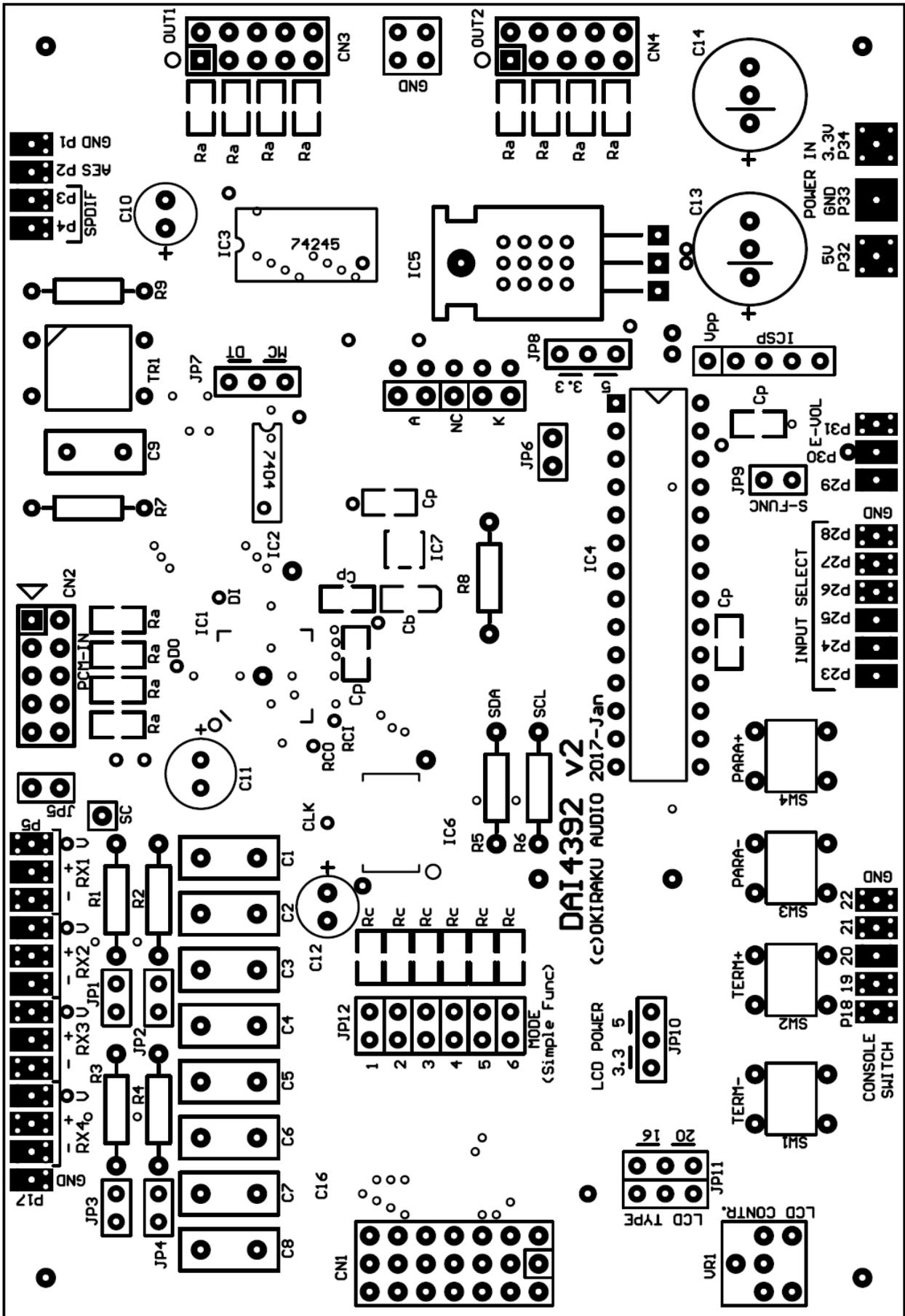


図 シルク

(2) 配線パターン (部品面)

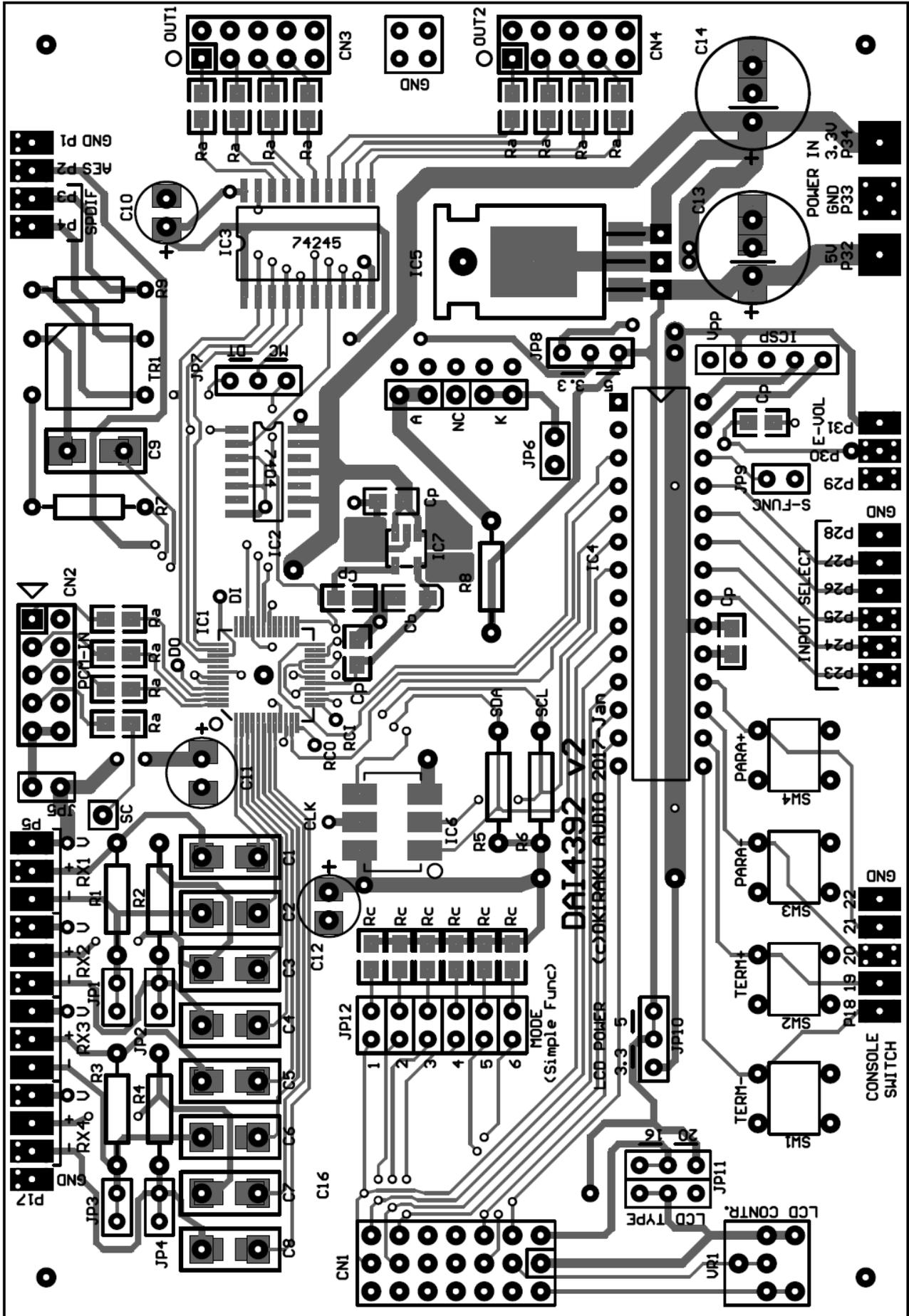


図 部品面パターン

(3) 配線パターン (半田面：部品面より透視)

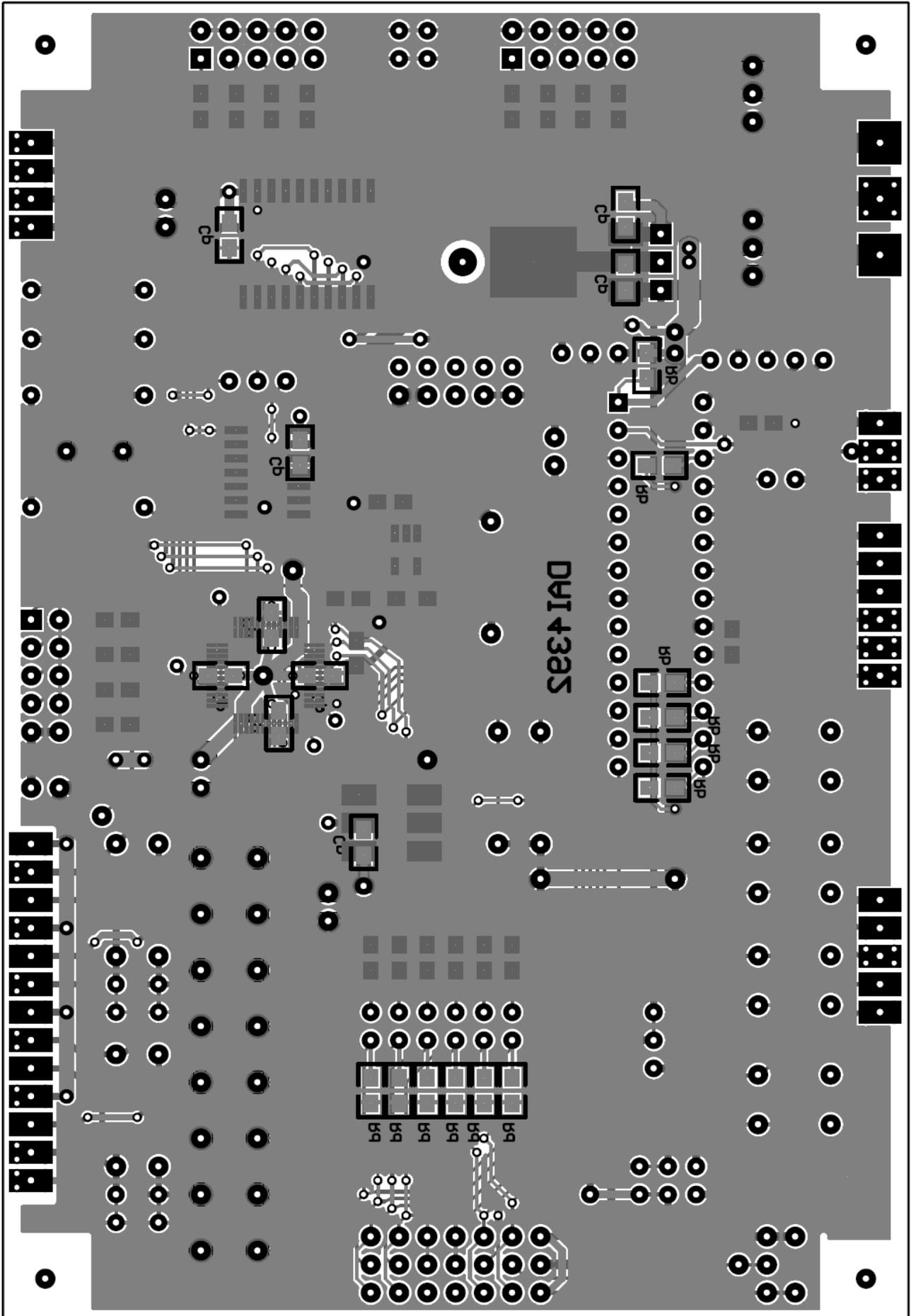
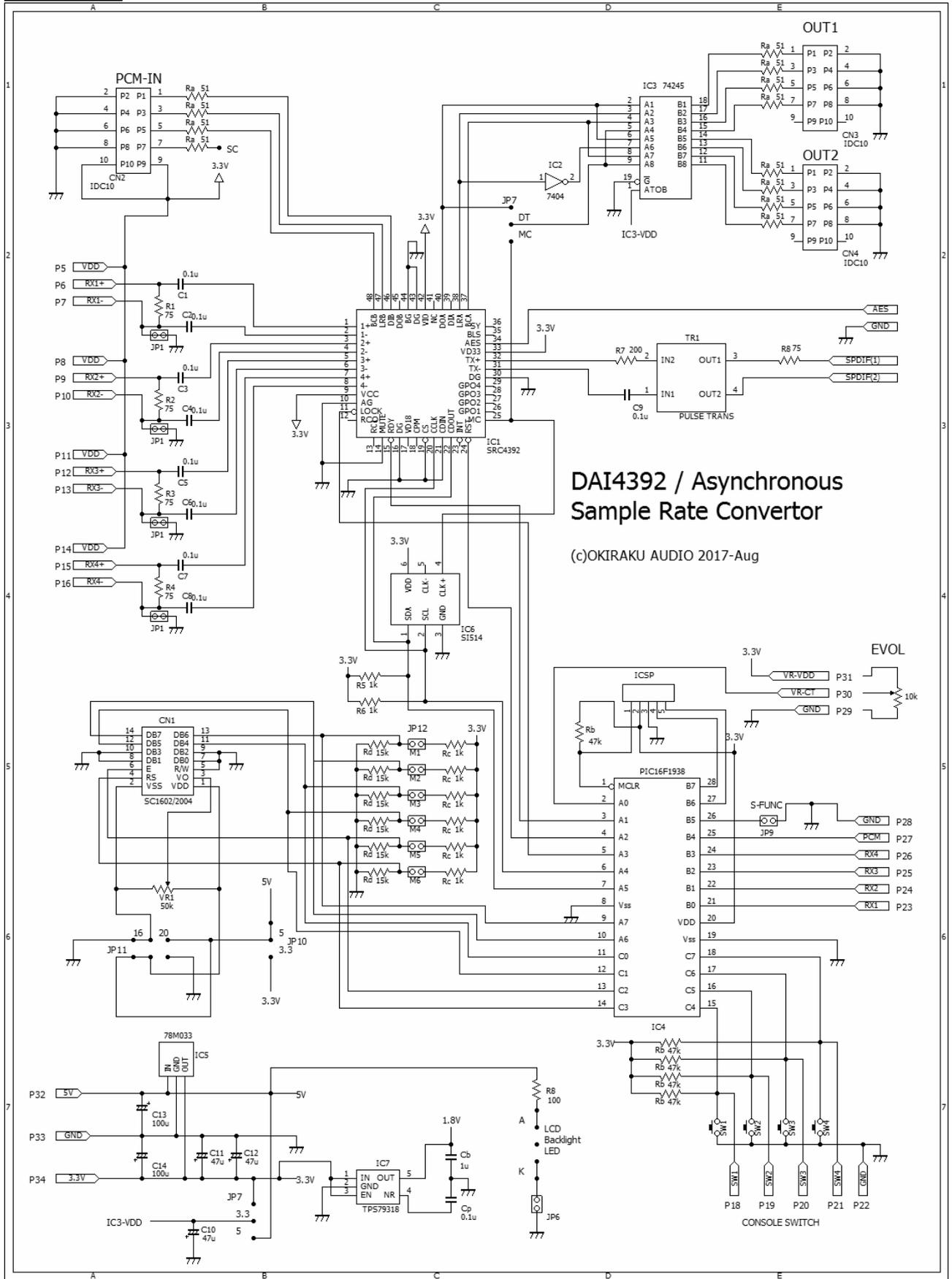


図 半田面パターン

8. 回路図

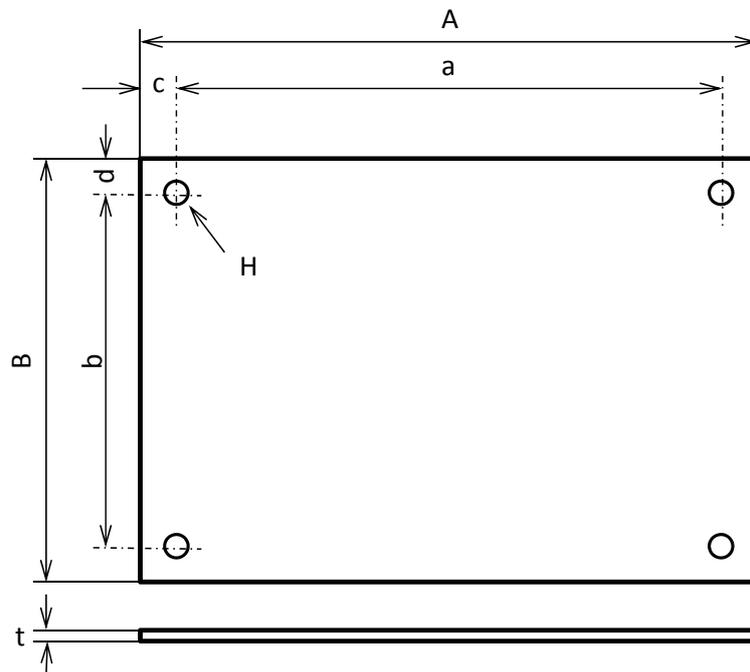


9. 基板寸法

本基板サイズは” STD “になります。

表 寸法 単位 mm/(mil) ※1mil=25.4/1000mm

	name	A	B	t	H	a	b	c, d
	STD-S	119.4 (4700)	43.2 (1700)	1.6	3.5 (138)	111.8 (4400)	35.6 (1400)	3.8 (150)
✓	STD	119.4 (4700)	81.3 (3200)	1.6	3.5 (138)	111.8 (4400)	73.7 (2900)	3.8 (150)
	STD-H	81.3 (3200)	59.7 (2350)	1.6	3.5 (138)	73.7 (2900)	52.1 (2050)	3.8 (150)
	WIDE	144.8 (5700)	101.6 (4000)	1.6	3.5 (138)	137.2 (5400)	94.0 (3700)	3.8 (150)
	None							



10. 編集履歴

Revision	DATE	CONTENT
R1	2017. 8. 16	初版
R2		

1 1. 付録情報(PIC-PIN DEFINITION)

```
#define I2C_SRC      0xe0      // SRC4392 I2C ADDRESS
#define I2C_SI      0xaa      // Si514 I2C ADDRESS
#define I2C_SDA     PIN_A5    // I2C SDA PORT
#define I2C_SCL     PIN_A4    // I2C SCL PORT

#define LCD_SC_RS   PIN_C3
#define LCD_SC_E    PIN_C2
#define LCD_SC_D4   PIN_C0
#define LCD_SC_D5   PIN_C1
#define LCD_SC_D6   PIN_A7
#define LCD_SC_D7   PIN_A6

#define SW1         PIN_C4    // P18
#define SW2         PIN_C5    // P19
#define SW3         PIN_C6    // P20
#define SW4         PIN_C7    // P21

#define FS192       PIN_C4    // P18
#define FS176       PIN_C5    // P19
#define FS96        PIN_C6    // P20
#define FS48        PIN_C7    // P21

#define SRC_RDY     PIN_A1
#define SRC_RST     PIN_A2
#define SRC_LOCK    PIN_A3

#define SELRX1      PIN_B0    // P23
#define SELRX2      PIN_B1    // P24
#define SELRX3      PIN_B2    // P25
#define SELRX4      PIN_B3    // P26
#define SELPCM      PIN_B4    // P27

#define JP_1        PIN_A7    // M1
#define JP_2        PIN_A6    // M2
#define JP_3        PIN_C0    // M3
#define JP_4        PIN_C1    // M4
#define JP_5        PIN_C2    // M5
#define JP_6        PIN_C3    // M6

#define JP_SFUNC    PIN_B5    // JP9
```