

DAC9018K2M Dual ES9018K2M DAC 基板 モノラル ES9018K2M オーディオ用 DAC 製作マニュアル

<注意>

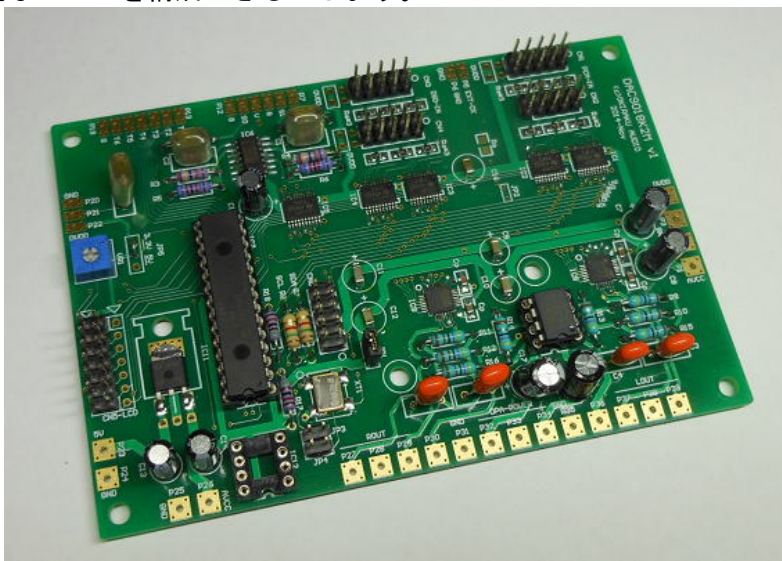
本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第3者に対して使用することはできません。

1. はじめに

本基板は ES9018K2M をモノラルモードとして 2 個使用したオーディオ用の DA 変換基板です。ES9018K2M は以前リリースした ES9018S に比べると DAC 回路の数が簡略化（8→2 回路）されていますが、ASRC 機能などが強化されたと思われる DAC です。本基板ではこの DAC を 2 個使用し、モノラルモードとして 2 回路をパラにした出力を標準構成としています。外付けの差動合成回路の使用も可能ですが、基板内にも差動合成回路も内蔵していますので、直接的にアンプに接続することができます。

本基板では多様な入力に対応できるようにしており、SPDIF が 2 系統、PCM が 2 系統さらに DSD も 2 系統に対応しています。

またシステムクロックについてはビットクロックを逡倍したクロックを加えることが可能なアドオンカードの搭載も可能な接続ピンも加えました。クロック周波数の選定による音の違いも楽しめるでしょう。動作モードとしては液晶を用いるフルファンクションモードと外部スイッチだけで使用可能なシンプルファンクションモードがあり、用途に合わせてモードを選択することも可能です。自作ならではの高性能・高性能な DAC を構成できるでしょう。



完成例 ※写真は V1 基板

2. 機能&仕様

表 主な仕様

機能	オーディオ用 D/A コンバータ基板
DAC 素子	ESS 社 ES9018K2M 2 個使用 モノラルモード
入力	・ SPDIF 入力×2 ・ PCM 入力×2 (I2S) ・ DSD 入力×2
出力	差動型出力 (2ch パラ出力)
必要電源	下記 3 方式から選択 ①5V 単一 (700mA 以上) ②3.3V 単一 (700mA) ③デジタル (5V or 3.3V)、アナログ (3.3V) 電源分離
特徴	・ DAC システムクロックを基板内蔵 XTAL の他に BCK の逡倍クロック使用可 (オプションアドオンカード) ・ 液晶を用いたフルファンクションモードと、外部スイッチだけで使用可能なシンプルファンクションモードを両備。
基板	F R 4、70um 銅箔厚、寸法は「9. 基板寸法」参照。

3. 基板端子、コネクタ端子機能等

(1) 基板端子

表 端子機能

No	機能	説明	
P1	AVCC	DAC アナログ電源 (3. 3V)	5 章参照
P2	GND	電源 GND	
P3	GND	電源 GND	
P4	DVDD	デジタル電源 (3. 3V)	5 章参照
P5	EXT-CK	外部クロック入力	
P6	GND	信号 GND	
P7	V	3. 3V 出力（光モジュール等を接続する場合に使用）	5 章参照
P8	S1	SPDIF1 入力 (同軸	
P9	GND	信号 GND	
P10	V	3. 3V 出力（光モジュール等を接続する場合に使用）	5 章参照
P11	S0	SPDIF0 入力 (同軸	
P12	GND	信号 GND	
P13	T1	フルファンクションモードとシンプルファンクションモードでは使用方法が異なります。詳しくは 6 章も参照ください。	6 章参照
P14	T2		
P15	T3		
P16	T4		
P17	T5		
P18	T6		
P19	GND		
P20	GND	VR 接続（電子ボリューム用）。使用しない場合は P21, P22 間をジャンパー接続のこと。接続方法については 6. (5) を参照します。	電子ボリューム 5 章参照
P21	VR (cent)		
P22	DVDD		
P23	5V	電源入力 (5V)	電源入力 5 章参照
P24	GND	電源 GND	
P25	GND	電源 GND	
P26	AVCC	3. 3V 電源	
P27	ROUT1	R-channel 出力 2	R-CH 出力 5 章参照
P28	GND	信号 GND	
P29	ROUT2	R-channel 出力 1	
P30	ROUT	R-channel 差動合成合成出力	
P31	GND	信号 GND	OP アンプ電源 5 章参照
P32	V+	OP アンプ用正電源	
P33	GND	電源 GND	
P34	V-	OP アンプ用負電源	
P35	GND	信号 GND	L-CH 出力 5 章参照
P36	LOUT	R-channel 差動合成合成出力	
P37	LOUT2	L-channel 出力 2	
P38	GND	信号 GND	
P39	LOUT1	L-channel 出力 1	

※基板端子の使用方法は 5 章および 6 章も参照してください。

(2) コネクタ機能

(a) CN1 (PCM1 入力)

CN1 は3線制御信号である PCM 信号 (I2S フォーマット) を入力するための 10P 端子になります。本コネクタを使用する場合は次表を参考にして接続してください。

表 CN1 の端子機能

PIN	機能	説明	PIN	機能	説明
1	DATA	データ	2	GND	GND: 信号リターン
3	WCK	ワードクロック	4	GND	GND: 信号リターン
5	BCK	ビットクロック	6	GND	GND: 信号リターン
7	N. C		8	GND	GND: 信号リターン
9	V(*1)	外部電源受供給端子	10	V(*1)	外部電源受供給端子

(*1) Pin9, 10 は隣接する DVDD と接続することにより基板内部のデジタル 3.3V 電源と接続されます。

(b) CN2 (PCM2 入力)

CN1 は3線制御信号である PCM 信号 (I2S フォーマット) を入力するための 8P 端子になります。とくに Raspberry Pi (Model B) との接続を意識したピン配置になっています。本コネクタを使用する場合は次表を参考にして接続してください。

表 CN2 の端子機能

PIN	機能	説明	PIN	機能	説明
1	N. C		2	N. C	
3	WCK	ワードクロック (LRCK)	4	BCK	ビットクロック
5	DATA	データ	6	N. C	
7	GND	GND: 信号リターン	8	GND	GND: 信号リターン

(c) CN3 (DSD1 入力), CN4 (DSD2 入力)

CN3, 4 は DSD 信号を入力するための端子になります。本コネクタを使用する場合は次表を参考にして接続してください。

表 CN3, 4 の端子機能

PIN	機能	説明	PIN	機能	説明
1	DATA-L	データ L-CH	2	GND	GND: 信号リターン
3	DATA-R	データ R-CH	4	GND	GND: 信号リターン
5	BCK	ビットクロック	6	GND	GND: 信号リターン
7	N. C		6	GND	GND: 信号リターン
9	V(*1)	外部電源受供給端子	10	V(*1)	外部電源受供給端子

(*1) Pin9, 10 は隣接する DVDD と接続することにより基板内部のデジタル 3.3V 電源と接続されます。

(d) CN5

CN5 は LCD を接続します。フルファンクションモードでは必須になりますが、シンプルファンクションモードでは必須ではありません (接続した場合、各種の表示はされます)。CN5 はリバースピン配置ができるように、奇数ピンがコネクタ両側の3列配置となっています。使用する LCD は 3.3V、5V のどちらでも使用可能です。LCD への供給電圧は JP5 で選択します。LCD は秋月電子の SC1602 シリーズが適合します。

表 CN5 の端子機能

PIN	機能	説明	PIN	機能	説明
1	Vee	供給する電圧を JP5 で選択。	2	GND	
3	VC	LCD コントランス用 (VR1 で調整)	4	RS	LCD RS
5	GND	GND	6	GND	
7	GND		8	GND	
9	GND		10	GND	
11	DB4	LCD データ D4	12	DB5	LCD データ D5
13	DB6	LCD データ D6	14	DB7	LCD データ D7

(d) CN6

CN6 はアドオンクロック基板との接続コネクタになります。下記の機能を有しています。

表 CN6 の端子機能

PIN	機能	I/O	説明
1	GND		電源 GND
2	GND		電源 GND
3	VDD		3.3V 電源
4	VDD		3.3V 電源
5	CNT	0	アドオンクロック基板制御 (H:動作 L:停止)
6	XTON	I	内蔵水晶の動作 (H:動作 L:停止)
7	MCLK	I/O	マスタークロック
8	SDA	I/O	I2C 通信用
9	BCK	0	BCK 出力 (アドオンクロック基板の周波数検出用)
10	SCL	0	I2C 通信用

(3) ジャンパー機能

(a) JP1

JP1 は基板内の DAC アナログ電源とデジタル電源の共有化をはかるためのジャンパーになります。デジタル電源と DAC アナログ電源を共通化する場合に接続、分離する場合は開放とします。具体的な設定方法は5章で説明します。

(b) JP2

外部クロック (P5:EXT-CLK) との接続ジャンパーになります。既に接続された状態になっています。このジャンパについては特段手を入れる必要はありません。

(c) JP3

本 DAC 基板の動作モードを選択します。

表 JP3 の設定

JP3	動作モード	内容
開放	フルファンクションモード	項目設定スイッチ、パラメータスイッチと LCD 表示器により、DAC 基板の細かい動作設定が可能。
短絡	シンプルファンクションモード	スイッチにより入力チャンネルを選択 (LCD は必須ではありません)

(d) JP4

基板内の水晶発振器の動作を設定します。通常は開放で使します。

表 JP4 の設定

JP4	内蔵水晶発振器	内容
開放	有効	内蔵水晶発振器で動作させます。通常はこちらを選択します。アドオンクロック基板を使用する場合の設定はこちらです。
短絡	無効	内蔵水晶発振器を停止させます。ECT-CLK (P5) からクロックを供給する場合に設定します。なお、この設定ではアドオンクロック基板は使用できません。

(e) JP5

CN5 の LCD への供給電圧を設定します。5V を選択する場合は、当然のことながら P23 (5V) からの 5V 電源の供給は必要です。

表 JP5 の設定

JP5	内容
3.3V	LCD 電源を 3.3V に設定します。
5V	LCD 電源を 5V に設定します。

4. 部品表

下表を参照にて部品を取り付けます。

表 部品表例

品名	番号	規格	仕様	個数	
抵抗	R1, 2	金属被膜 1/4W	75 Ω	2	SPDIF 信号用終端抵抗
	R3, 4	金属被膜 1/4W	240k Ω	2	
	R5, 6	金属被膜 1/4W	51k Ω	2	
	R7, 8	炭素被膜 1/4W	1.5k Ω	1	I2C プルアップ
	R9-16	金属被膜 1/4W	4.7k Ω	8	差動合成回路用 ※出力約 2V _{rm}
	R17, 18	炭素被膜 1/4W	47k Ω	2	
	Ra	チップ抵抗	51 Ω	12	ダンピング抵抗
半固定	VR1	1 回転サーメット	10~20k Ω	1	LCD コントラスト調整
コンデンサ	C1, 2	フィルムコンデンサ	0.01~0.1 μ F	2	
	C3-6	フィルムコンデンサ	100pF	4	LPF
	C7-16	電解コンデンサ	47 μ F/16V	10	
	C17, 18	電解コンデンサ	100 μ F/25V	2	
	C19	フィルムコンデンサ	0.1 μ F	1	
	Cp	チップコンデンサ	0.1 μ F	15	2012 サイズ
IC	IC1-5	ロジック (*)	74LVC245	5	28P TSSOP (0.65mm ピッチ)
	IC6	ロジック (*)	74HCU04	1	S0-14
	IC7	PIC マイコン	28p タイプ	1	
	IC8, 9	DAC	ES9018K2M	2	
	IC10	オペアンプ	OPA2134 など	1	2 回路
	IC11	電圧レギュレータ	3.3V (800mA 以上)	1	78N と同じピン配置
	IC12	EEPROM	-	-	拡張用
水晶	XT1	100MHz	FX0-HC735-100	1	SMD

ハッチング部は主要部品としてキット添付。

(*) ロジック IC は LVC、LX、HCV など動作周波数を満たすものを使用します。

5. 接続方法

(1) 電源との接続

本基板は 5V 単一電源、3.3V 単一電源、ディジタル-DAC アナログ分離など多彩な電源の接続が可能です。下表に接続方法を示します。

表 電源の接続例

No	接続	説明	基板端子からの電源の供給								ジャンパ	
			P1	P2	P3	P4	P23	P24	P25	P26	JP1	JP5
1	5V 単一電源動作	LCD に 5V 品を用いた場合等に適用。最も簡単な接続法の1つです。 IC11 の実装必要。	AVCC	GND	GND	DVCC	5V (A&D)	GND	GND	AVCC	短絡	5V
2	3.3V 単一電源動作	LCD に 3.3V 品を用いた場合等に適用。最も簡単な接続法の1つです。 IC11 の実装不要。3.3V 電源の供給箇所は3箇所可能です。	—	—	—	—	—	—	GND	3.3V (A&D)	短絡	3.3V
			—	—	GND	3.3V (A&D)	—	—	—	—		
			3.3V (A&D)	GND	—	—	—	—	—	—		
3	ディジタル - アナログ分離1	ディジタル部と DAC アナログ部の電源を分離します。なおディジタル部の電源(3.3V)は IC11 で生成しますので 5V で供給します。 IC11 の実装必要。	3.3V (A)	GND	—	—	5V (D)	GND	—	—	開放	3.3 or 5V
4	ディジタル - アナログ分離2	3.3V のみで動作。ディジタル部と DAC アナログ部の電源(3.3V)を分離します。 IC11 の実装不要。	3.3V (A)	GND	GND	3.3V (D)	—	—	—	—	開放	3.3V
			3.3V (A)	GND	—	—	—	—	GND	3.3V (D)		

「—」は無接続を示します。接続パターンが複数ある場合はハッチングが推奨接続。

(2) 入力との接続

(i) SPDIF 入力の接続

RCA コネクタ等を使用して下図のように接続します。CD プレイヤ等の同軸出力を接続します。

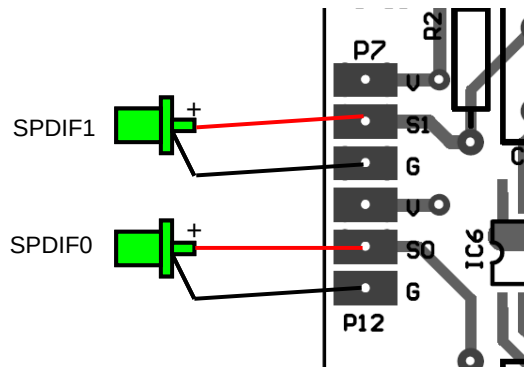


図 SPDIF 入力の接続

(ii) PCM 入力の接続

CN1 (10P)、CN2 (8P) を使用してフラットケーブル等で接続します。とくに CN2 については Raspberry Pi (MODEL B) と直接接続できるピン配置にしています、

(iii) DSD 入力の接続

CN3 (10P)、CN4 (10P) を使用してフラットケーブル等で接続します。

(3) アナログ出力の接続

(1) OP アンプ出力（差動合成出力）を用いる場合

この場合はアンプ等に直接接続できます。出力電圧はマニュアル記載の定数では約 2Vrms になります。なお、この出力を得るためにはオペアンプを動作させる必要がありますので、P32-P34 を使用して 15V の電源を供給します。

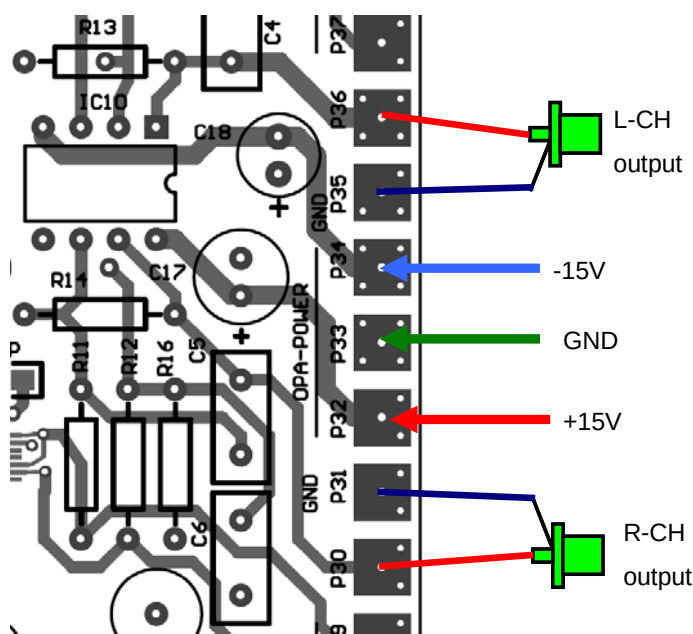


図 差動合成出力の接続

(2) 外部アンプに接続する場合。

ES9018K2M の外部出力仕様は下記の通りです。電圧出力としても、電流出力としても可能ですので、一般的な差動アンプを接続してもよいですし、また 1V アンプを介したのち差動合成する方法が考えられます。電流出力はほぼ PCM1794A の半分ですので、ディスクリ IV アンプ、Simple IV や Simple IV (DUAL OPA) などをそのまま使用可能で、IV 抵抗値を PCM1794A パラ時比較で約 2 倍の値とすればいいでしょう（およそ各アンプのマニュアル記載値の 2 倍です。音が大きくなりすぎて歪むようであれば IV 抵抗値を低く、また音が小さいようであれば大きく変更すればいいのですが、最初にお持ちのシステムに等価になるように再計算をお勧めします）。

外部アンプを接続する場合は、基板内の差動合成アンプは不要です。すでに実装している場合でも、出力の影響を避けるためにも抵抗 (R9-R12) は実装しないことを推奨します。

表 ES9018K2M の出力特性

項目		出力	備考
差動 (+ or -) 電圧出力レンジ	フルスケール	3.05 (0.924Vcc) (Vp-p)	
差動 (+ or -) 電圧出力オフセット	バイポーラゼロ出力	1.65 (Vcc/2) (V)	
差動 (+ or -) 電流出力レンジ	フルスケール	3.903 (mA _{p-p})	パラ出力 7.8mA _{p-p}
差動 (+ or -) 電流出力オフセット	バイポーラゼロ出力 (対仮想 GND)	2.112 - (1000Vg) / 806 (mA)	

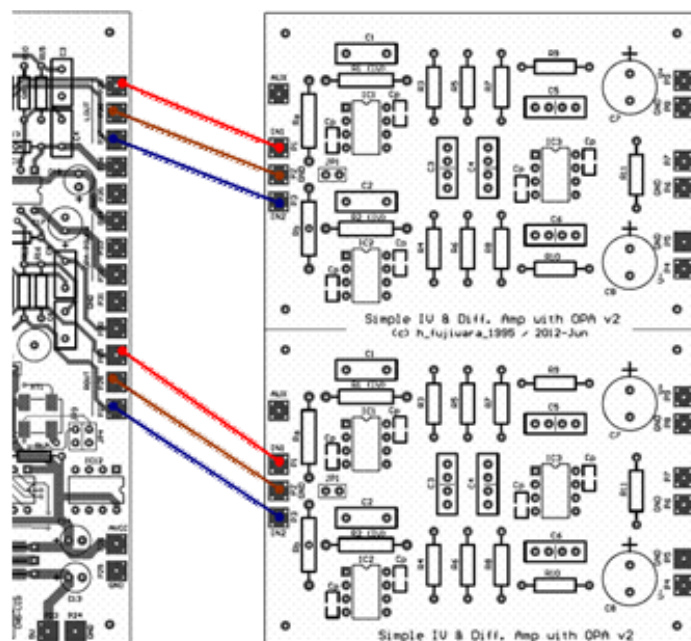


図 外部 IV アンプ (Simple IV & Diff. Amp) との接続例

参考に ESS 社のマニュアルにあるアナログ出力を下図に示します（バランス出力回路となっています）。

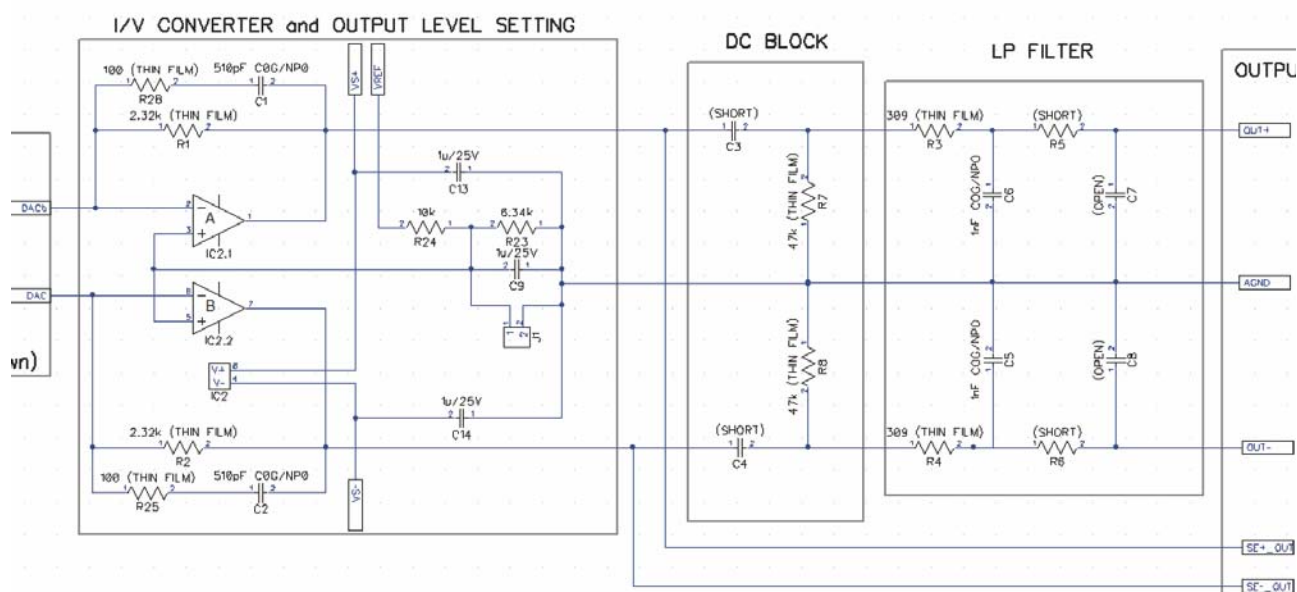


図 メーカー推奨回路 (ES9018K2M マニュアルより抜粋)

(5) 電子ボリュームの接続

本 DAC では電子ボリュームを使用することができます。使用する場合は 2~20kΩ (~100kΩ でも可) の B カーク (直線) のものを用いてください。VR は小型のもので十分で、音楽信号はながれませんから安心なので結構です。電子ボリューム機能を使用しない場合は P21, P22 を接続しておきます (音量最大値に固定)。下図を参照にして接続してください。

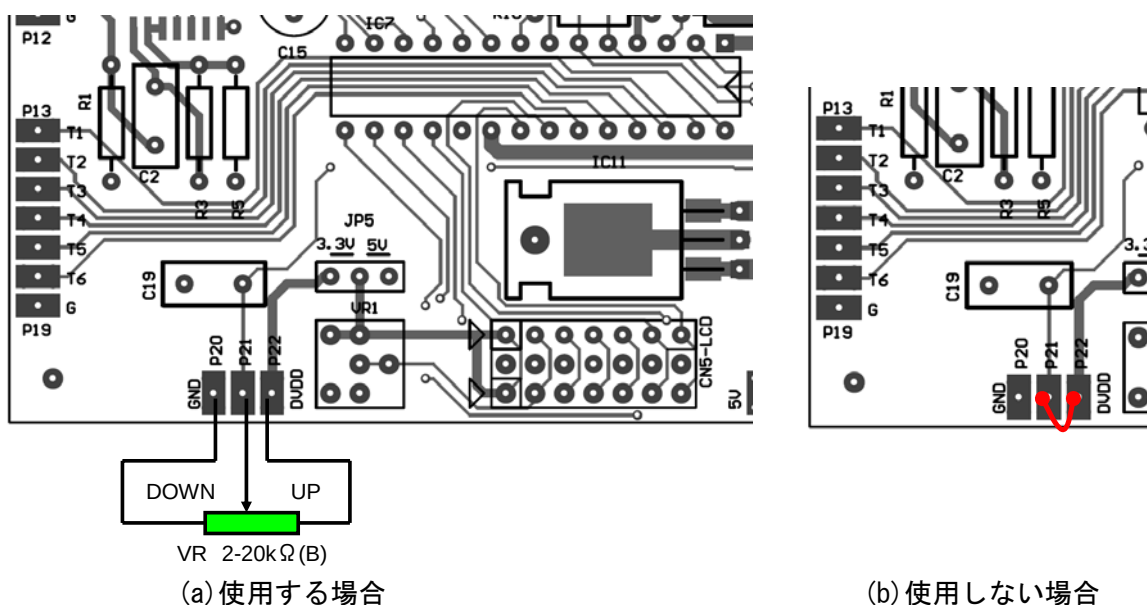


図 電子ボリュームの接続

6. 動作モードと接続

本基板の制御ソフトウェアは電源投入時の JP3 の状態をセンスして動作モードが分かります。JP3 が開放されている場合はフルファンクションモードとして動作します。JP3 が短絡されている場合はシンプルファンクションモードとして動作します。

フルファンクションモードでは項目設定スイッチ、パラメータスイッチに加えて LCD 表示器が必要になりますが、本 DAC 基板の細かい動作設定が可能です。

シンプルファンクションモードでは液晶表示器は必要ありません（あれば表示はされます）。外部のスイッチにより入力チャンネル等の設定が可能です。簡単に動作させるにはシンプルファンクションモードが適していますが、動作モードの細かい設定はできません。

動作モードは用途に合わせて設定すればよいでしょう。

(i) フルファンクションモード

基板端子 P15～P18 を用いて制御スイッチ（プッシュスイッチ）を取り付けます。スイッチの接続先はすべて GND（P19）になります。通常は4つのスイッチを取り付けることを想定していますが、最小限2個のスイッチでもかまいません（ただし、メニューやパラメータの変更値の後戻りができないため、設定に少し時間がかかる場合があります）。下図を参照にしてとりつけます。

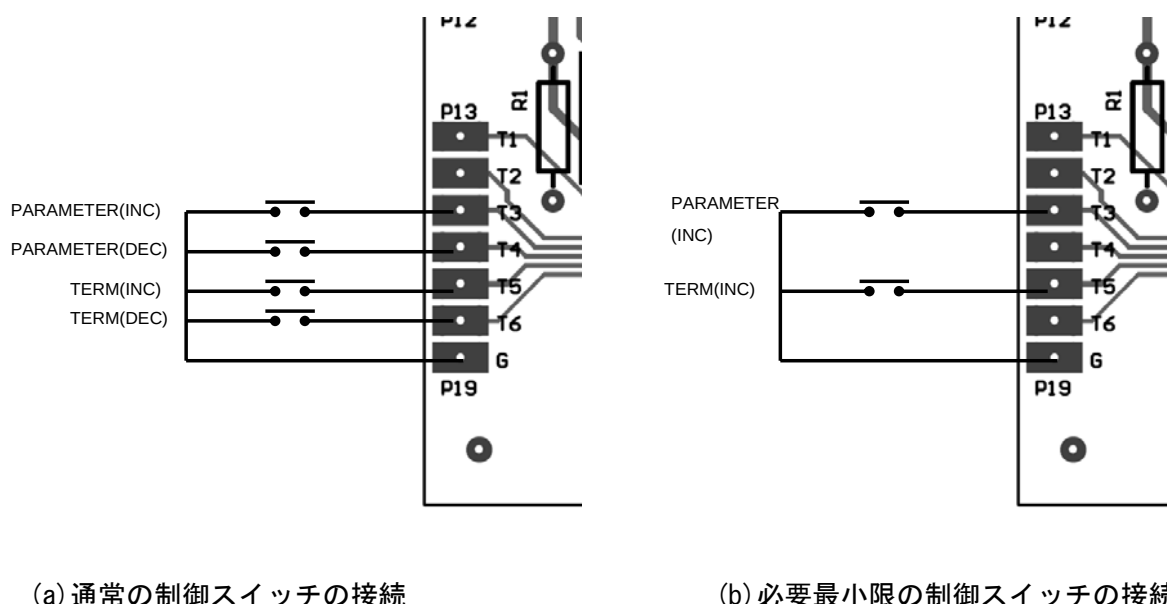


図 制御スイッチの取り付け

なお、制御スイッチのそれぞれの役割は下表のようになります。

表 制御スイッチの機能と説明（フルファンクションモード）

接続端子	機能	説明
P15	PARAMETER (INC)	設定項目でもパラメータを1つ変更（+1）
P16	PARAMETER (DEC)	設定項目でもパラメータを1つ変更（-1）
P17	MENU TERM (INC)	設定項目を変更（+1）
P18	MENU TERM (DEC)	設定項目を変更（-1）

(ii) シンプルファンクションモード

電源投入時に JP3 が接続されている場合はシンプルファンクションモードで動作します。このモードでは P13-P19 は入力の選択端子として使用します。P13-P18 を 1 箇所 GND に接続することで選択を行います。具体的な接続方法および、入力選択は 下図、下表を参照ください。

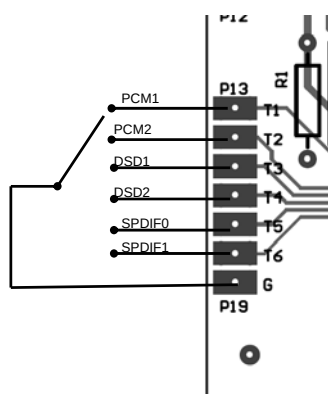


図 シンプルファンクションモードでの接続。

表 入力の選択（シンプルファンクモード）

		選択	備考
P13	T1	PCM1	CN1 入力 (I2S)
P14	T2	PCM2	CN2 入力 (I2S)
P15	T3	DSD1	CN3 入力
P16	T4	DSD2	CN4 入力
P17	T5	SPDIF0	SPDIF0 (P11)
P18	T6	SPDIF1	SPDIF1 (P8)
P19	GND	GND	

7. フルファンクションモードでの操作方法

(1) 操作方法

フルファンクションモードでは設定項目 (MENU TERM) およびパラメータ (PARAMETER) スイッチを用いて各種の動作モードを設定することが可能です。設定項目は全体で 15 個あります。電源投入時は必ず設定項目 TOP (FRONT PAGE) となりますので、設定項目スイッチにより設定したい項目を変更してください。下記に設定項目と変更可能なパラメータおよび、LCD 表示器の説明を行います。

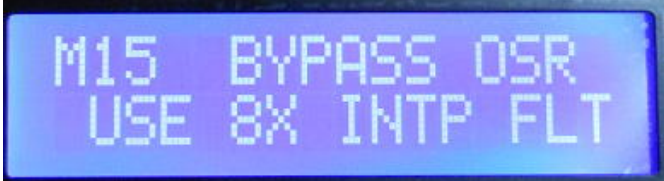
表 フルファンクションモードでの操作方法

設定項目	表示例および説明	変更可能パラメータ
TOP	Front Page  入力状態、電子ボリュームの減衰量 (dB)、入力周波数、内部 DPLL のロック状態を示します。 ※入力周波数は SPDIF 入力時は BCK/64 の値を示します (LRCK 信号の周波数と異なる場合があります)。PCM, DSD 入力時は BCK 周波数となります。	SPDIF0 SPDIF 1 PCM1 PCM2 DSD1 DSD2
1	Display DPLL Value of L channel  L-CH の DPLL 値を表示します。DPLL の値は次式となります $FSR = (DPLL \times FMCLK) / (2^{32})$ FSR: 入力周波数 FMCLK : 100MHz	なし
2	Display DPLL Value of R channel  R-CH の DPLL 値を表示します。DPLL の値は次式となります $FSR = (DPLL \times FMCLK) / (2^{32})$ FSR: 入力周波数 FMCLK : 100MHz	なし
3	DPLL BAND-WIDHT for I2S INPUT  I2S (PCM) 入力における DPLL のバンド幅を指定します。 OFF、1 : Lowest ~ 15 : Highest 既定値 : 5	OFF 1 ~ 15

(つづく)

4	DPLL BAND-WIDHT for SPDIF INPUT  DSD 入力における DPLL のバンド幅を指定します。 OFF、1 : Lowest ~ 15 : Highest 既定値 : 1 0	OFF 1 ~ 1 5
5	De-emphasis Bypass setting  De-emphasis filter の動作を指定します。 既定値 : DISABLED	DISABLED ENABLED
6	De-emphasis automatic setting for SPDIF input  SPDIF 入力時の De-emphasis フィルタの自動 ON/OFF を指定します。 既定値 : Not AUTOMATIC	Not AUTOMATIC AUTOMATIC
7	De-emphasis frequency setting  De-emphasis フィルタの周波数を指定します。既定値 : 32kHz	32kHz (def) 44. 1kHz 48kHz
8	Digital Filter setting  デジタルフィルタを選択します。 既定値 : FAST ROLLOFF	FASR ROLLOFF SLOW ROLLOFF MINIMUM PHASE
9	IIR Filter Band-width setting  IIR フィルタのバンド幅を指定します。	47. 44kHz 50kHz 60kHz 70kHz

(つづく)

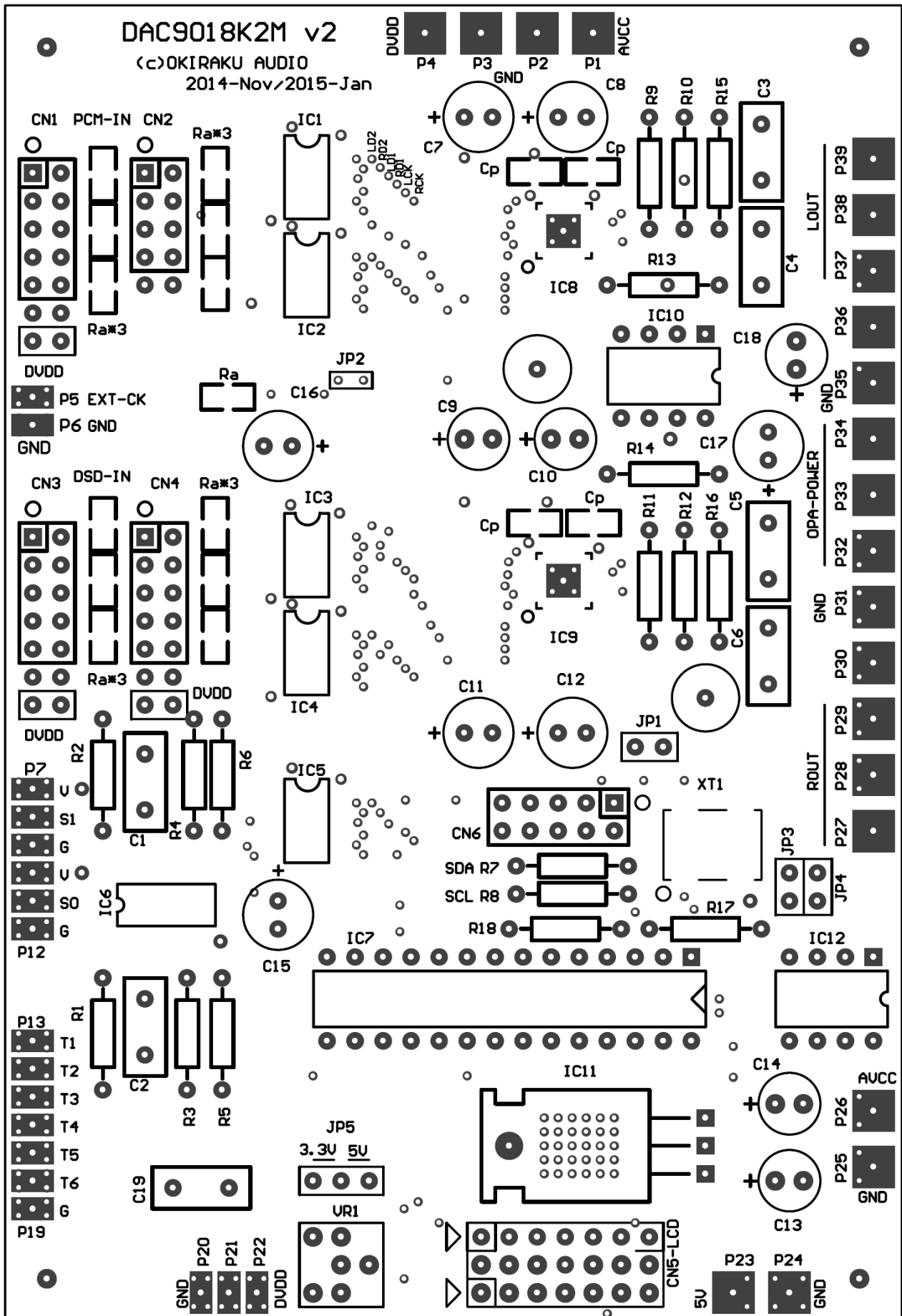
1 0	Sync Mode setting  SYNC MODE を設定します。 NORMAL OPERARION は DPLL、ASRC は通常動作。SYNC 128FSR はマスタークロックが 128FSR 時のシンクロモードになります。	NORMAL OPERATION SYNC 128FSR
1 1	Stop division setting  Set the number of FSR edges that must occur before DPLL and ASRC can lock on to the incoming signal 0:16384FSR EDGES 1:8192 2:5461 3:4096 4:3276 5 :2730 (default) 6:2340 7:2048 8:1820 9 :1638 10:1489 11:1365 12 :1260 13 :1170 14:1092 15:1024	0 ~ 1 5
1 2	Phase inverted  出力位相の非反転／反転を指定します。	NORMAL PHASE PHASE INVERTED
1 3	External Clock setting  ドータボードからのクロック供給の有無を指定。ACTIVE はドータボードからのクロック供給を受け入れます (PCM, DSD の場合のみ)。	ACTIVE NOT USE
1 4	Bypass IIR Filter  IIR フィルタの利用の有無を設定します。	USE IIR FILTER BYPASS IIR FLT
1 5	Bypass Over-sampling Filter  内蔵の 8 倍オーバサンプリングフィルターの利用の有無を設定	USE 8X INTP FLT BYPASS INTP FLT

(2) 初期化方法

PIC を初期化するには、操作スイッチを 2 個以上押しながら電源を投入します。立ち上げ時に LCD に「Initialize」が表示され、内部の EEPROM の内容を初期化します。

8. 基板パターン

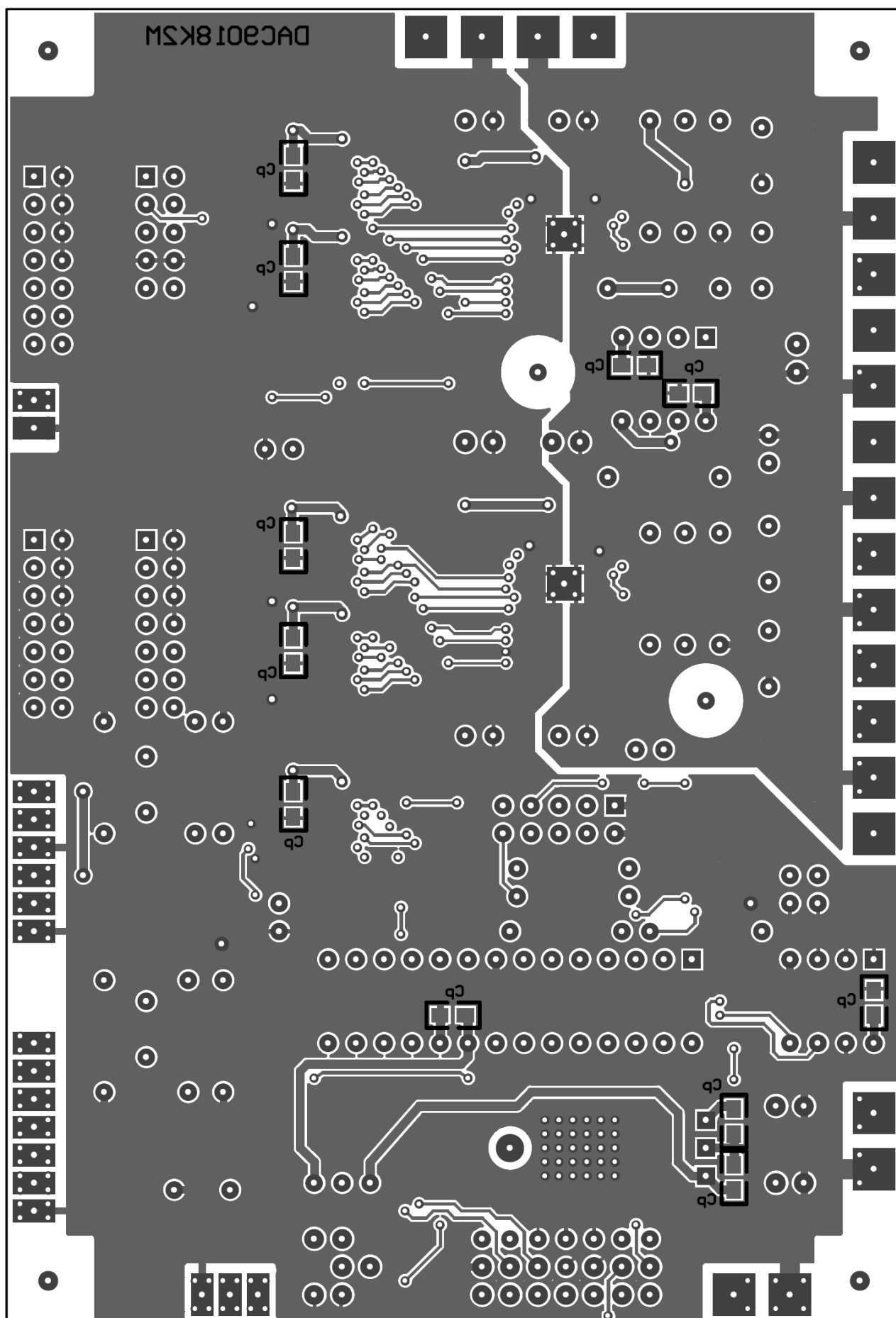
(a) 部品面シルク



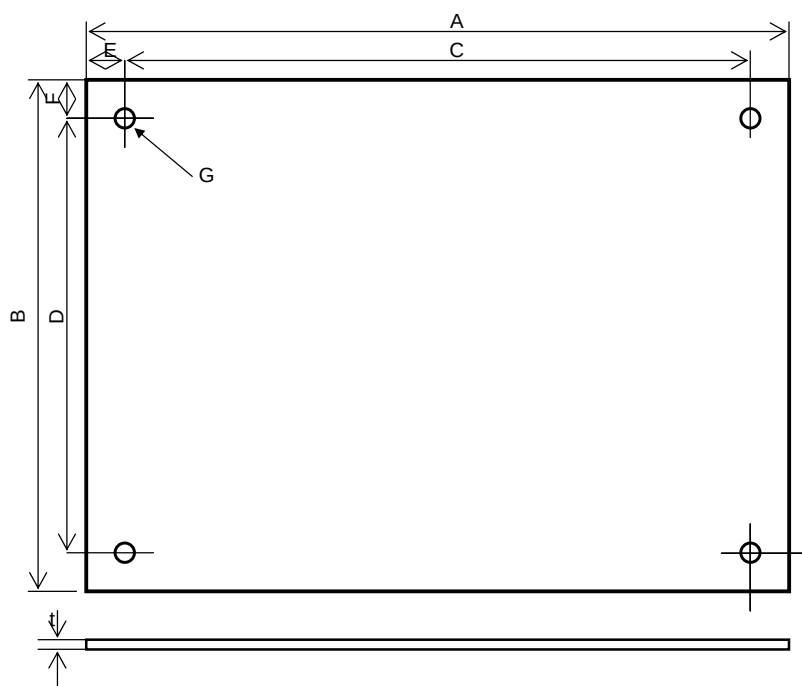
DAC9018K2M v2
(c)OKIRAKU AUDIO
2014-Nov/2015-Jan

Components and connectors shown include:
 - Connectors: CN1, PCM-IN, CN2, Ra*3, DVDD, P5 EXT-CK, P6 GND, GND, CN3, DSD-IN, CN4, Ra*3, DVDD, P7, S1, G, S2, G, S3, G, P12, P13, T1, T2, T3, T4, T5, T6, G, P19, GND, P20, P21, P22, DVDD, CN5-LCD, 5U, GND, P23, P24, GND.
 - ICs: IC1, IC2, IC3, IC4, IC5, IC6, IC7, IC8, IC9, IC10, IC11, IC12.
 - Resistors: R1, R2, R3, R4, R5, R6, R7, R8, R11, R12, R13, R14, R15, R16, R17, R18.
 - Capacitors: C1, C2, C3, C4, C5, C6, C7, C8, C9, C10, C11, C12, C13, C14, C15, C16, C17, C18.
 - Other: JP1, JP2, JP3, JP4, JP5, UR1, XT1, LOUT, ROUT, AVCC, GND, DVDD, P1, P2, P3, P4, P5, P6, P7, P8, P9, P10, P11, P12, P13, P14, P15, P16, P17, P18, P19, P20, P21, P22, P23, P24, P25, P26, P27, P28, P29, P30, P31, P32, P33, P34, P35, P36, P37, P38, P39.

(c) 半田面パターン+シルク（部品面からの透視になっています）

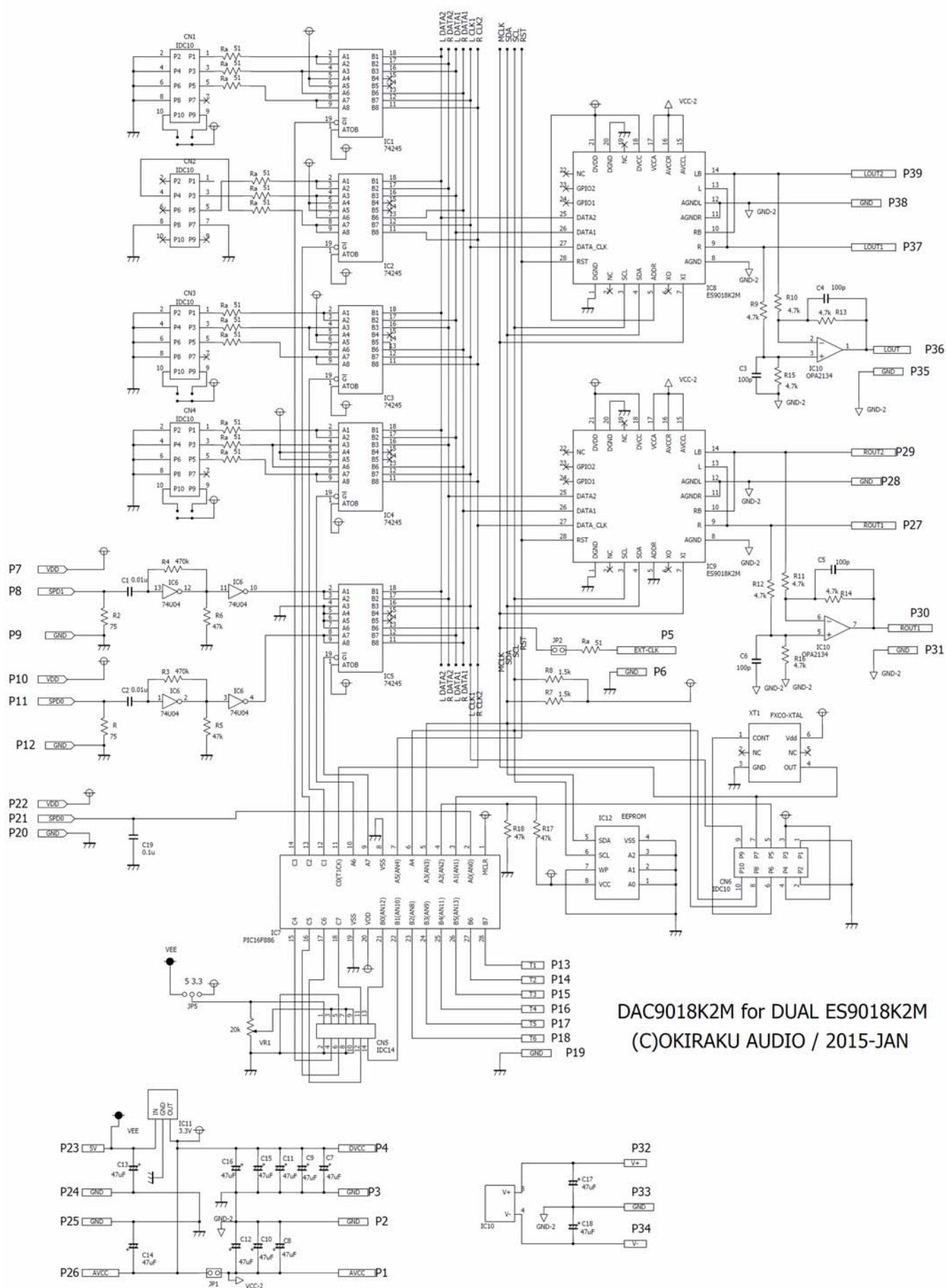


9. 基板寸法



Unit	A	B	C	D	E	F	G	t
mil	4700	3200	4400	2900	150	150	Φ138	62
mm	119.4	81.3	111.8	73.7	3.8	3.8	3.5	1.6

10. 回路図



1 1. 【重要】修正箇所

(1) アナログ部のパターン修正

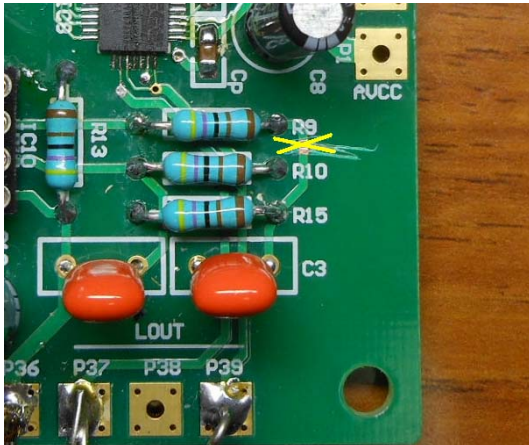
(i) 対象バージョン：V2 基板

(ii) 修正部分

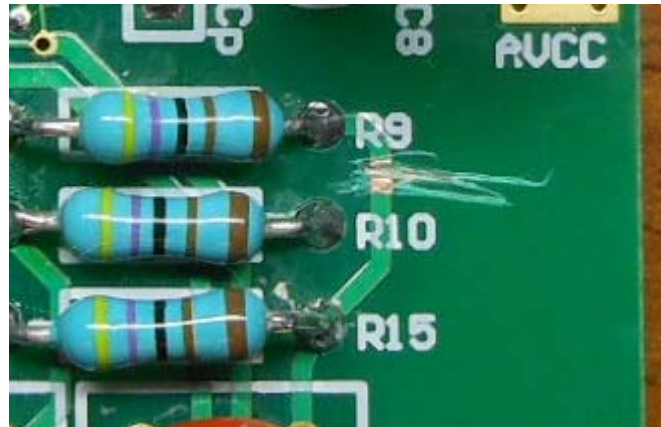
オペアンプによる差動合成の部分に修正箇所があります。なお外部の差動合成回路を使用する場合は修正不要です。

(iii) 修正方法（パターンカット 1 箇所、ジャンパー 1 箇所）

・パターンカット

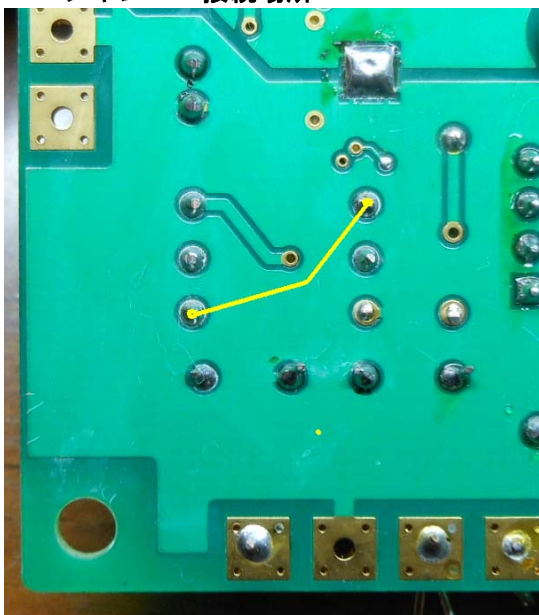


パターンカット箇所（黄色線の部分を切断）



切断した状態

・ジャンパー接続場所



ジャンパー箇所（黄色線の部分を接続）



ジャンパーした状態

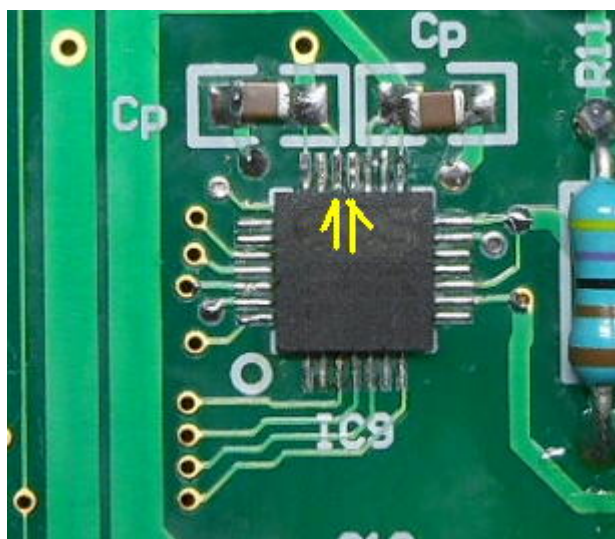
(2) IC9 の一部ジャンパ

(i) 対象バージョン：V2 基板

(ii) 修正部分

IC9 (ES9018K2M) の DVCC (Pin18) の未接続があります。動作上は問題ないようなのですが、本来接続必要な箇所ですので修正願います。

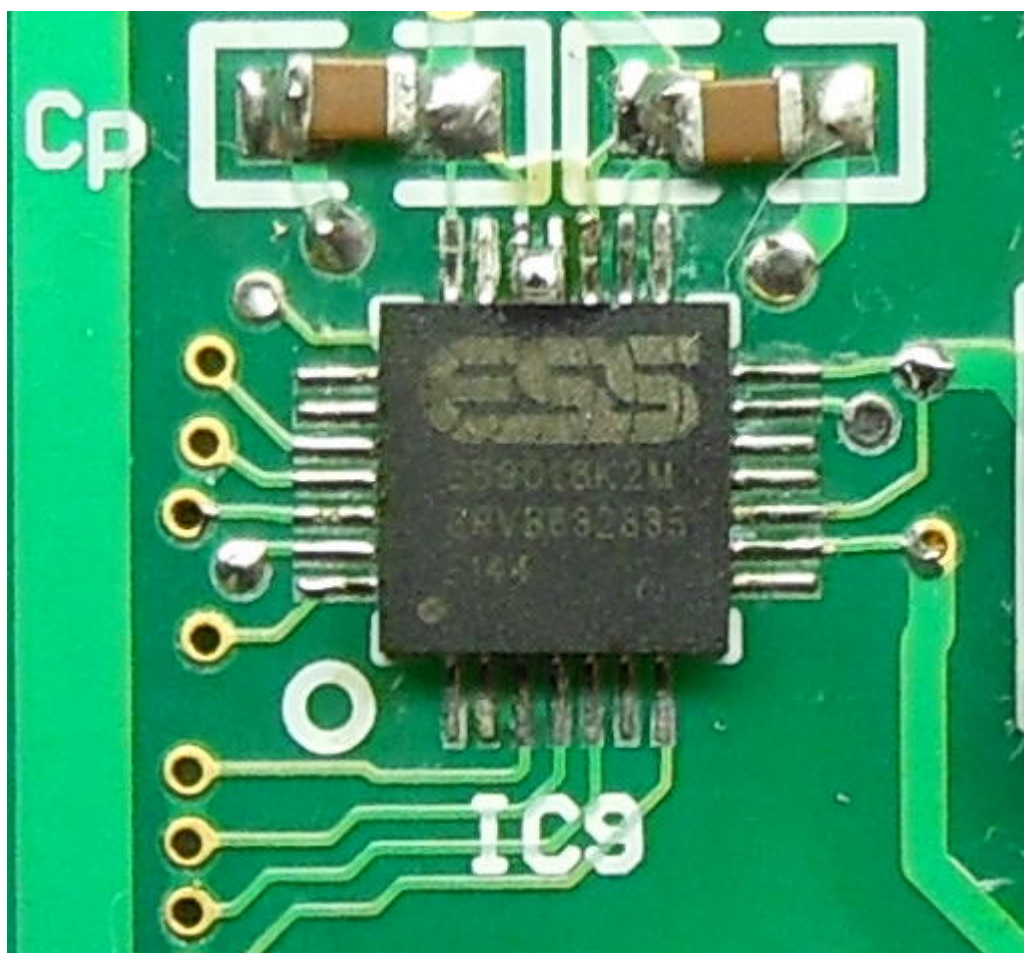
(iii) 修正方法：IC8 の PIN18 と PIN19 の半田ジャンパー接続。



修正箇所（黄色線で示したパッドを半田ジャンパーする）

上側のピンは左から PIN21, 20, 19, 18, 17, 16, 15 なので

左から3本目と4本目を半田ジャンパーします。右から数えると4本目と5本目になります。



修正例

1 2. 更新記録

R1	2015. 1. 24	初版
R1. 1	2015. 1. 25	部品表チップ抵抗の値修正、ハッチング部分修正
R1. 2	2015. 3. 1	修正箇所を追加
