

# DAC9801D Dual ES9018S DAC 基板

## モノラル ES9018S 使用オーディオ用 DAC デジタル部

### 製作マニュアル

#### <注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

#### 1. はじめに

本基板は ES9018S をモノラルモードとして 2 個使用したオーディオ用の DA 変換基板です。ES9018S は内部に 8 回路の DAC を有しており、本基板ではすべての 8 回路をパラにした出力を標準構成としています。本基板では多様な入力に対応できるようにしており、SPDIF、PCM(12S, RJ24/32Bits) さらに DSD まで対応しています。また DSD についてはビットクロック信号でずらした 8 個のデータを与えることで平滑化を可能にするシフト DSD 機能も有しています。また ES9018S では固定システムクロックでは PCM, DSD 入力時に LOWEST でロックが難しい問題がありますが、これについては BCK から逡倍のシステムクロックを供給する機能を付加することで解決しています。さらにこのクロック出力にはジッタクリーナを経由させていますので、超低ジッタのクロックをシステムクロックとして供給することが可能になります。

動作モードとしては液晶を用いるフルファンクションモードと外部スイッチだけで使用可能なシンプルファンクションモードがあり、用途に合わせてモードを選択することも可能です。自作ならではの高性能・高性能な DAC に仕上がったとおもいます。



完成例

#### 2. 機能&仕様

表 主な仕様

機能	オーディオ用 D/A コンバータ基板
DAC 素子	ESS 社 ES9018S モノラル使用
入力	<ul style="list-style-type: none"> <li>・ SPDIF 入力×4 (同軸 4)</li> <li>・ PCM 入力×1 (12S, RJ, LJ から選択)</li> <li>・ DSD 入力×1</li> <li>・ シフト DSD 入力×1</li> </ul>
出力	差動型電流出力(8ch パラ出力)
必要電源	下記 2 方式から選択 ①3.3V 単一(600mA 以上) ②3.3V+1.2V 電源 (デジタル、アナログの分離可)
特徴	<ul style="list-style-type: none"> <li>・ DSD 入力にシフト DSD 機能を追加</li> <li>・ DAC システムクロックを固定 XTAL の他に BCK の逡倍クロック使用可 (さらにジッタクリーナ経由により超低ジッタのシステムクロック供給)。</li> <li>・ ES9018S のすべてのバンド幅 (LOWEST-HIGH) でロック可能 (逡倍クロック使用時)</li> <li>・ 液晶を用いたフルファンクションモード (多彩なモード設定が可能) と、外部スイッチだけで使用可能なシンプルファンクションモードを両備。</li> </ul>
基板	FR4、寸法 101×145mm (メモリーバッファ基板と同一サイズ)

### 3. 基本構成

#### (1) ハードウェア

本 DAC の回路構成を下図に示します。

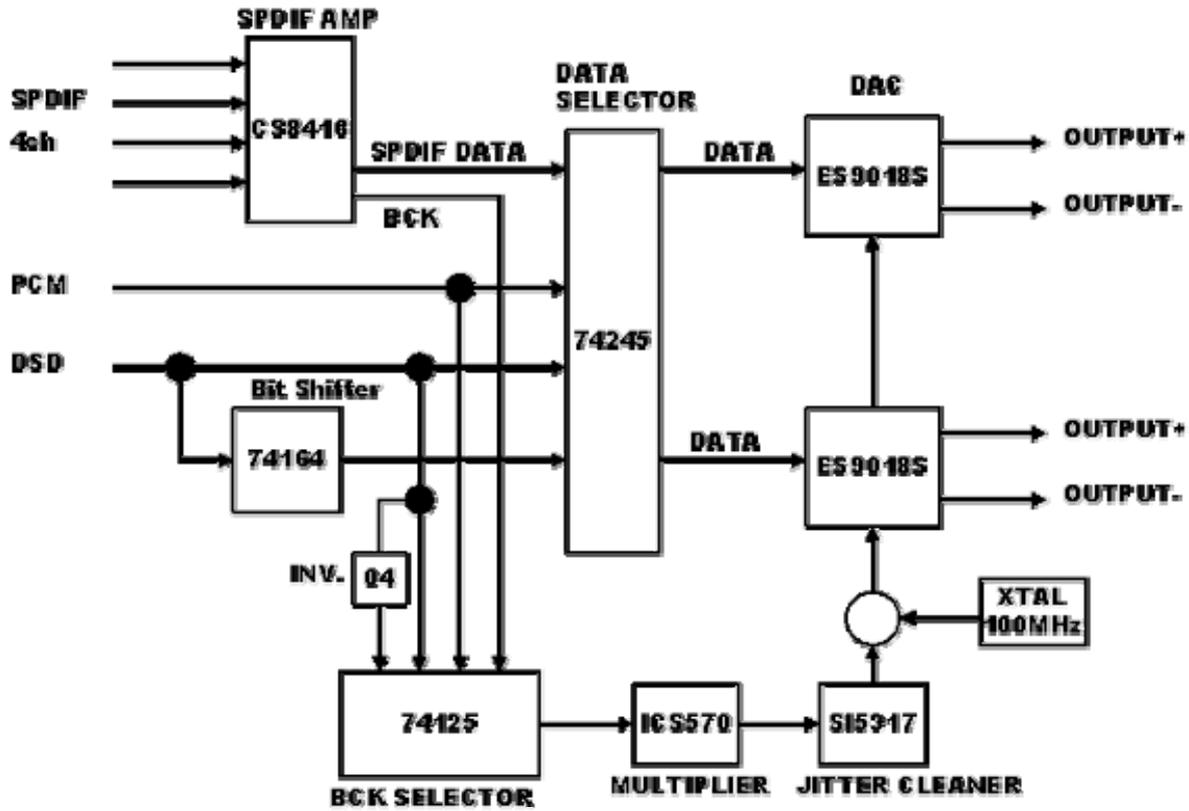


図 DACのブロック構成図

入力は SPDIF (4ch)、PCM、DSD の 3 系統からなります。SPDIF は一旦 CS8416 で受けます。ただし CS8416 でデコードした信号で活用するのは BCK のみで、ES9018 には SPDIF 信号をそのまま受け渡します。これは SPDIF でも BCK の逡倍のシステムクロックがつかえるようにするためです。

SPDIF、PCM、DSD のデータについてはデータセレクタの 74245 を介して ES9018S に送られます。DSD 信号についてはシフトパラ信号をつくるため、シフトレジスタの 74164 を通してデータセレクターに送られます。BCK からシステムクロックを生成するために逡倍器の ICS570 とジッタクリーナの SI5317 を用いています。この逡倍クロックを使用するか、あるいは 100MHz の水晶をつかうかはソフトウェアで切り替えられるようになっています。

#### (2) ソフトウェア

ソフトウェアは電源投入時の基板端子 P11 の状態をセンスして動作モードが分かります。P11 が開放されている場合はフルファンクションモードとして動作します。P11 が GND 接続されている場合はシンプルファンクションモードとして動作します。

フルファンクションモードでは項目設定スイッチ、パラメータスイッチに加えて LCD 表示器が必要になりますが、本 DAC 基板の細かい動作設定が可能。

シンプルファンクションモードでは液晶表示器は必要ありません（あれば表示はされます）。外部のスイッチにより入力チャンネル等の設定が可能です。簡単に動作させるにはシンプルファンクションモードが適していますが、動作モードの細かい設定はできません。

動作モードは用途に合わせて設定すればよいでしょう。

#### 4. 基板端子、コネクタ端子機能

##### (1) 基板端子

表 端子機能

No	機能	説明	
P1	CH. 1-IN	SPDIF 入力(同軸) CH. 1	信号入力
P2	CH. 1-GND	信号 GND	
P3	CH. 2-IN	SPDIF 入力(同軸) CH. 2	
P4	CH. 2-GND	信号 GND	
P5	CH. 3-IN	SPDIF 入力(同軸) CH. 3	
P6	CH. 3-GND	信号 GND	
P7	CH. 4-IN	SPDIF 入力(同軸) CH. 4	
P8	CH. 4-GND	信号 GND	
P9	Vdd	3. 3V 出力 (光モジュール等を接続する場合に使用)	動作モード設定 および各種設定 スイッチ
P10	GND	P11 を開放にて立ち上げるとフルファンクションモード、GND 接続した場合はシンプルファンクションモードで動作します。P12~14 はシンプルファンクションモード動作時のみ使用しません。詳細は 6. (6) も参照ください。	
P11	動作モード		
P12	MODE 設定 1		
P13	MODE 設定 2		
P14	MODE 設定 3	フルファンクションモードとシンプルファンクションモードでは使用方法が異なります。詳しくは 6. (6) も参照ください。	
P15	SW 設定 1		
P16	SW 設定 2		
P17	SW 設定 3		
P18	SW 設定 4		
P19	GND		
P20	VR(-)	VR 接続 (電子ボリューム用)。使用しない場合は P16, P17 間をジャンパー接続のこと。接続方法については 6. (5) を参照します。	電子ボリューム
P21	VR(cent)		
P22	VR(+)		
P23	LCD-VDD	液晶の電源供給端子になります。3. 3V 動作の液晶を用いる場合は P23-P25 を接続します。5V 動作の液晶を用いる場合は P23 に 5V を供給します。接続方法については 6. (2) を参照します。	電子ボリューム
P24	GND		
P25	3. 3V		
P26	L-A	DAC1-8(+) 出力 左チャンネル正出力	電圧 or 電流出力 (差動出力)
P27	GND	GND	
P28	L-B	DAC1-8(-) 出力 左チャンネル負出力	電源入力
P29	GND	電源 GND	
P30	A1. 2	アナログ用 1. 2V 入力 (左 ch)	
P31	GND	電源 GND	
P32	AVCC	アナログ用 3. 3V 入力 (左 ch)	
P33	GND	電源 GND	
P34	DVCC	デジタル用 3. 3V 入力	
P35	GND	電源 GND	
P36	AVCC	アナログ用 3. 3V 入力 (右 ch)	
P37	GND	電源 GND	
P38	A1. 2	アナログ用 1. 2V 入力 (右 ch)	電圧 or 電流出力 (差動出力)
P39	GND	電源 GND	
P40	L-A	DAC1-8(+) 出力 右チャンネル正出力	
P41	GND	GND	
P42	L-B	DAC1-8(-) 出力 右チャンネル負出力	

## (2) コネクタ機能

### (a) CN1

CN1 は 3 線制御信号である PCM 信号 (I2S フォーマット等) を入力するための端子になります。本コネクタを使用する場合は次表を参考にして接続してください。信号線のフォーマットは I2S、Right Justified、Left Justified が入力可能です。

表 CN1 接続表

Pin	機能	説明
1	DATA	シリアルデータ入力 (データ長は MODE-S6 で設定)
2	GND	GND
3	LRCK	LR クロック (ワードクロック)
4	GND	GND
5	BCK	Bit Clock (ビットクロック)
6	GND	GND
7	N. C	
8	GND	GND
9	(Vdd)	基板外から、あるいは基板から VDD (3.3V) を供給する端子です (ランドの VP1 に接続)。通常は使用しません。
10	(Vdd)	

### (b) CN2

CN2 は DSD 信号を入力するための端子になります。本コネクタを使用する場合は次表を参考にして接続してください。

表 CN2 接続表

Pin	機能	説明
1	DATA-L	データ入力 (左チャンネル)
2	GND	GND
3	DATA-R	データ入力 (右チャンネル)
4	GND	GND
5	BCK	Bit Clock (ビットクロック)
6	GND	GND
7	N. C	
8	GND	GND
9	(Vdd)	基板外から、あるいは基板から VDD (3.3V) を供給する端子です (ランドの VP2 に接続)。通常は使用しません。
10	(Vdd)	

### (c) CN3

CN3 は LCD を接続します。フルファンクションモードでは必須になりますが、シンプルファンクションモードでは不要です (表示はされず)。CN3 はリバースピン配置ができるように、奇数ピンがコネクタ両側の 3 列配置となっています。

表 CN2 接続表

Pin	機能	説明
1	Vee	P23 へ接続
2	GND	GND
3	VC	LCD コントラスタ用 (VR1 で調整)
4	RS	LCD RS
5	GND	
6	E	LCD CLOCK E
7	GND	GND
8	GND	GND
9	GND	GND
10	GND	GND
11	D4	LCD データ D4
12	D5	LCD データ D5
13	D6	LCD データ D6
14	D7	LCD データ D7

## 5. 部品表

下表を参照にて部品を取り付けます。

表 部品表例

品名	番号	規格	仕様	個数	
抵抗	R1-3	金属被膜 1/4W	75Ω	3	SPDIF 信号用終端抵抗
	R4	金属被膜 1/4W	47kΩ	1	
	R5	金属被膜 1/4W	3kΩ	1	
	R6	金属被膜 1/4W	75Ω	1	SPDIF 信号用終端抵抗
	R7-12	金属被膜 1/4W	22Ω	6	ダンピング抵抗
	R13, 14	金属被膜 1/4W	1kΩ	2	I2C プルアップ
	R15, 16	金属被膜 1/4W	330Ω	2	ダミーロード用
	R17	金属被膜 1/4W	47kΩ	1	プルアップ用
	R18-20	金属被膜 1/4W	150Ω	3	
	Ra	チップ抵抗	47kΩ	4	プルアップ用(2012)
半固定	VR1	1 回転サメット	10~20kΩ	1	LCD コントラスト調整
コンデンサ	C1-5	フィルムコンデンサ	0.01~0.1uF	5	
	C6	フィルムコンデンサ	1000pF	1	PLL フィルタ用
	C7	フィルムコンデンサ	0.022uF	1	PLL フィルタ用
	C8, 9	セラミックコンデンサ	18~22pF	2	
	C10-18	電解コンデンサ	220uF/16V 程度	9	容量は適当(100uF 以上)
	C19, 20	フィルムコンデンサ	0.01~0.1uF	2	
	C21	電解コンデンサ	47uF/16V 程度	1	容量は適当(47uF 以上)
	Cp	チップコンデンサ	0.1uF	60	2012 サイズ
IC	IC1	DAI	CS8416	1	28P SSOP(0.65mm ピッチ)
	IC2	ロジック(*)	74125	1	S0-14
	IC3	ロジック(*)	74164	1	S0-14
	IC4	ロジック(*)	74125	1	S0-14
	IC5	ロジック(*)	7404	1	S0-14
	IC6	ロジック(*)	74125	1	S0-14
	IC7	ロジック(*)	74393	1	S0-14
	IC8	拡張 I/O	TCA9539(*2), PCA9539	1	24P TSSOP(0.65mm ピッチ)
	IC9	マイコン	PIC16F886	1	プログラム済み
	IC10	ロジック(*)	74164	1	S0-14
	IC11-18	ロジック(*)	74245	8	S0-20
	IC19	ジッタクリーナ	SI5317D	1	QFP
	IC20, 21	DAC	ES9018S	2	QFP
	IC22	クロック逡倍器	ICS570	1	S0-8
	IC23-26	電圧レギュレータ 1.2V	ZLD0117-1.2	4	外部 1.2V 有の場合は不要
	IC27	拡張 I/O	PCA9539(*2) あるいは TCA9539	1	24P SSOP(0.65mm ピッチ)
	水晶	XT1	100MHz	FX0-HC735-100	1
XT2		114.285MHz	CW646CT	1	SMD
XT3		10MHz	HC-49/S	1	

ハッチング部は主要部品としてキット添付。

(\*)ロジック IC は LVC, LX, HCV など動作周波数を満たすものを使用します。

(\*2) TCA9539 の刻印は“PW539”

## 6. 接続方法

### (1) 電源との接続

本基板はオンボードのレギュレータを使用することで 3.3V の単一電源で動作するように設計しています。デジタルおよびアナログ部の電源は共用としてもよいですが、デジタルとアナログ部を個別供給することも可能ですので、下記を参考にして接続します。

(a) 3.3V 電源のみで動作させる場合

(i) デジタル、アナログ部共用電源とする場合

下図のように接続します。3.3V 電源は ES9018 を電圧出力で用いた場合でも 500mA 以上の電流を消費しますから、容量に余裕のある電源を接続してください。

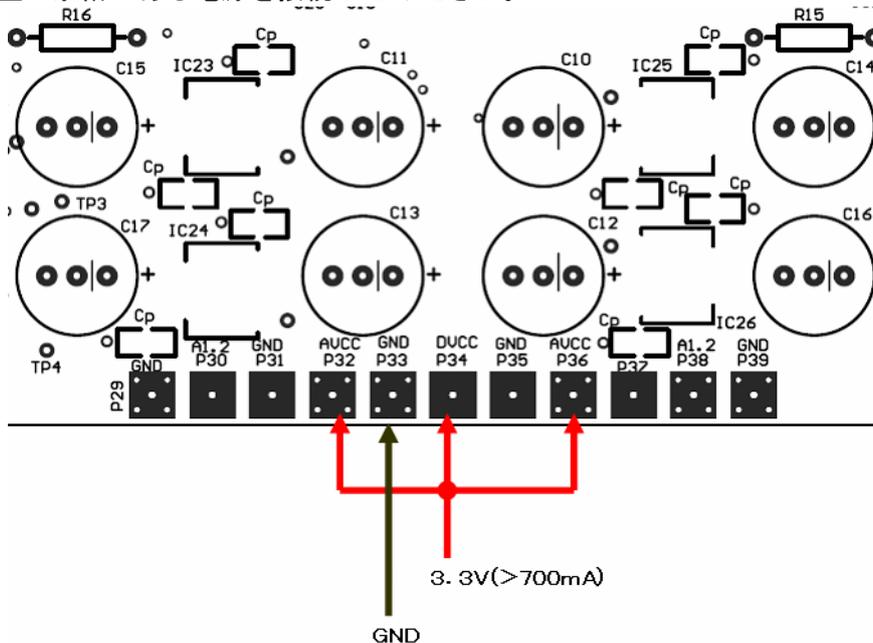


図 デジタル、アナログ部共用電源とする場合 (3.3V のみ使用)  
※電流容量は 192kHz 動作時には 800mA 以上必要

(ii) デジタル、アナログ部個別電源とする場合

下図のように接続します。基板内部で 1.2V 電圧を生成するため、IC24, IC26 は実装必要になります。

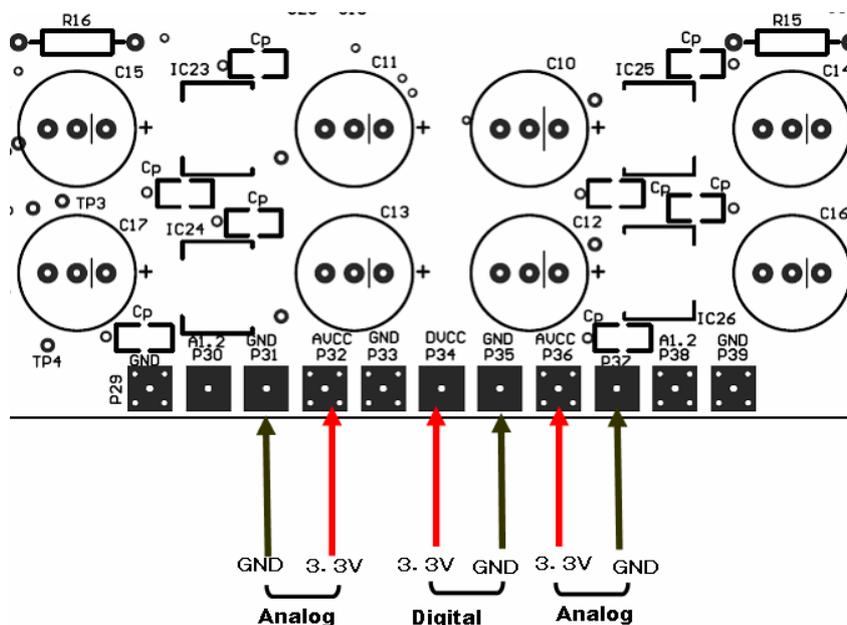


図 デジタルとアナログ部を個別給電とする場合 (3.3V のみ使用)

(b) 完全独立給電とする場合 (3.3V、1.2V 使用)

下図を参照にて電源を接続します。基板上の電圧レギュレータは一部使用しません。IC24, IC26 は実装しないください。

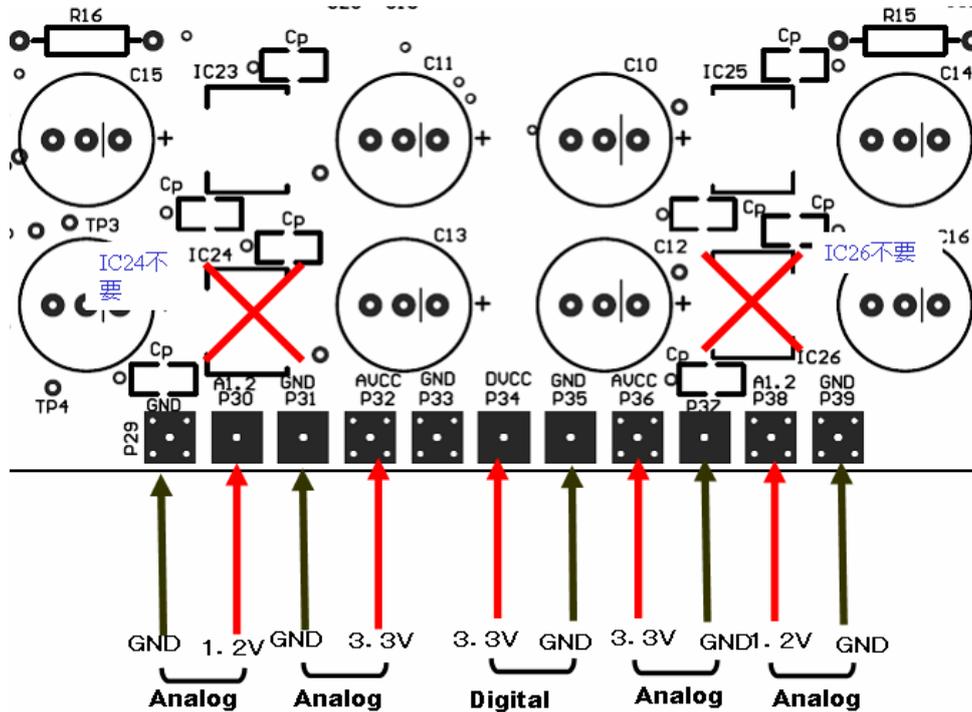
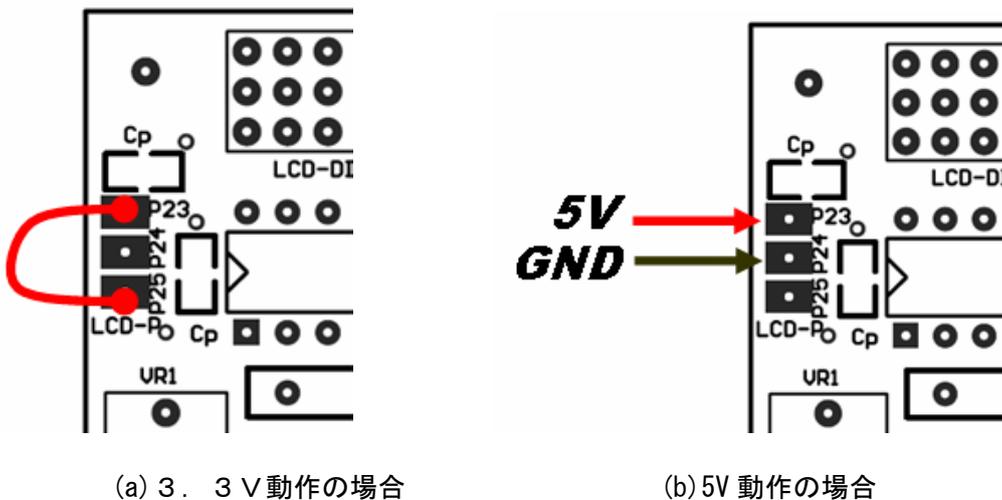


図 デジタルとアナログ部を個別給電とする場合 (3.3V, 1.2V 必要)

## (2) 液晶表示器への電源供給

フルファンクションモードで動作させる場合、あるいはシンプルファンクションモードで液晶表示器を用いる場合は液晶表示器用の電源を接続します。液晶表示器の動作電圧によって接続の方法が異なります。3.3V動作の液晶表示器を用いる場合、基板内部のデジタル用の3.3V電源を流用可能ですから、基板端子のP23, P25を接続することで対応します。5V動作の液晶表示器を用いる場合は、別途5Vの電源を準備して供給します。下図を参照して接続してください。なお、液晶表示器を用いない場合は下記の接続は不要です。



(a) 3.3V動作の場合

(b) 5V動作の場合

図 液晶表示器用の電源の接続

### (3) デジタル入力との接続

#### (i) SPDIF 入力の接続

RCA コネクタを使用して下図のように接続します。

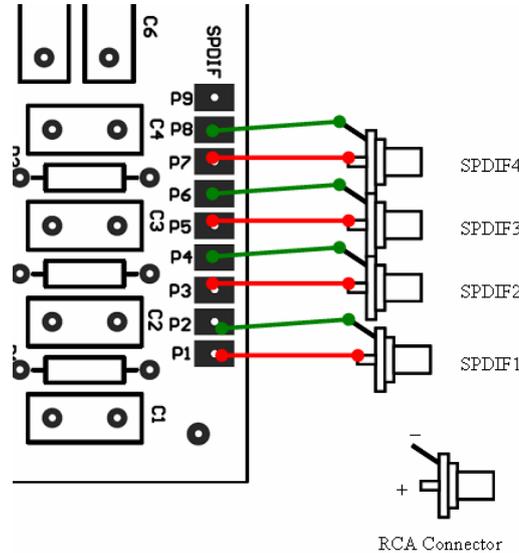


図 SPDIF 入力の接続

#### (ii) PCM 入力の接続

CN1 を使用してフラットケーブル等で接続します。

#### (iii) DSD 入力の接続

CN2 を使用してフラットケーブル等で接続します。

### (4) オーディオ出力用アンプ (I/V変換回路) との接続

#### (i) 概説

本DACの出力は電圧出力および電流出力のどちらでも使用可能です(ES9018は負荷抵抗に応じて対応)。一般には音質を考慮して電流出力で使いますので、外部にIVアンプが必要になります。差動出力となっていますので基本的には下図のように2回路のI/V回路とその出力を差動合成する差動アンプを加えて回路になります。IV抵抗値であるR1,R4(IV抵抗)については $2V_{rms}$ を得るためには $100\Omega$ 前後の値にするのがよいとおもいます。また下図でR1,R4以外の抵抗値はすべて $1k\Omega$ 程度の同じ値とするのがよいでしょう。なお、下図はVCMでは $1/2V_{cc}$ すなわち $1.65V$ に接続することを想定していますが、GND接続でも問題ありません。

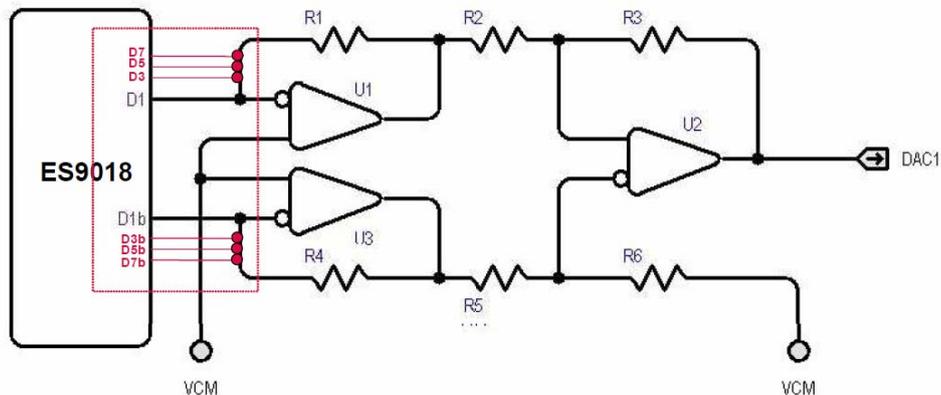


図 一般的なI/V変換回路+差動増幅(DAC9018Sから流用)

(ii) 具体的な接続例 (SimpleIV(Dual OPA 版) との接続)。

下図を参考にてして取り付けます。なお、IV 抵抗 (R1~R4) については 330Ω 程度に変更します。また MUTE 回路信号を接続する場合は DAC 基板の AUX 端子の P2 から接続します。

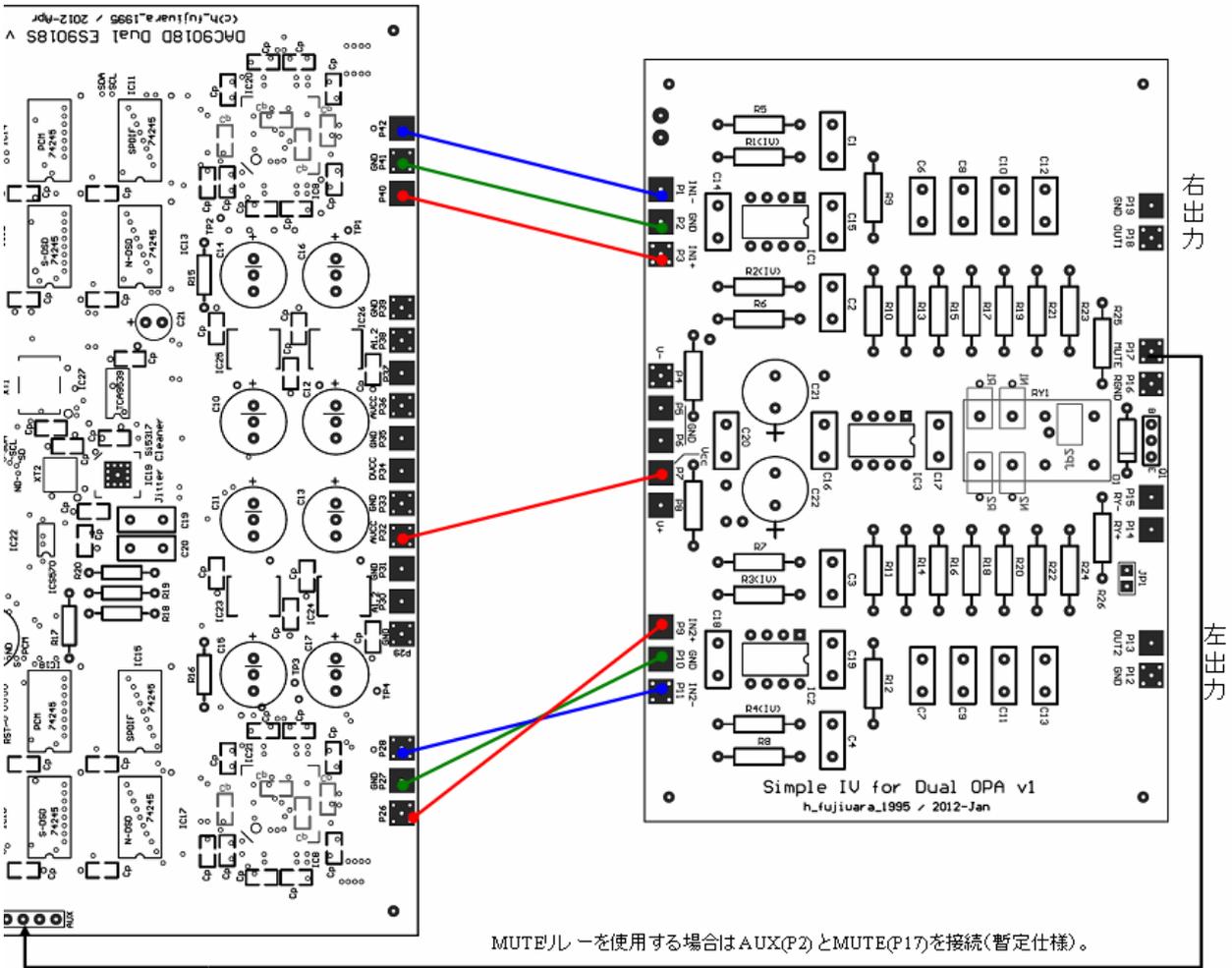


図 本基板と SimpleIV(Dual OPA 版) との接続例 (電源関係の配線は省略)

(iii) メーカー推奨回路

次図はメーカーの推奨回路となっています。IV 抵抗値は 680Ω となっていますが、一般的な出力としては高すぎますので 100Ω 前後とするのがよいでしょう。

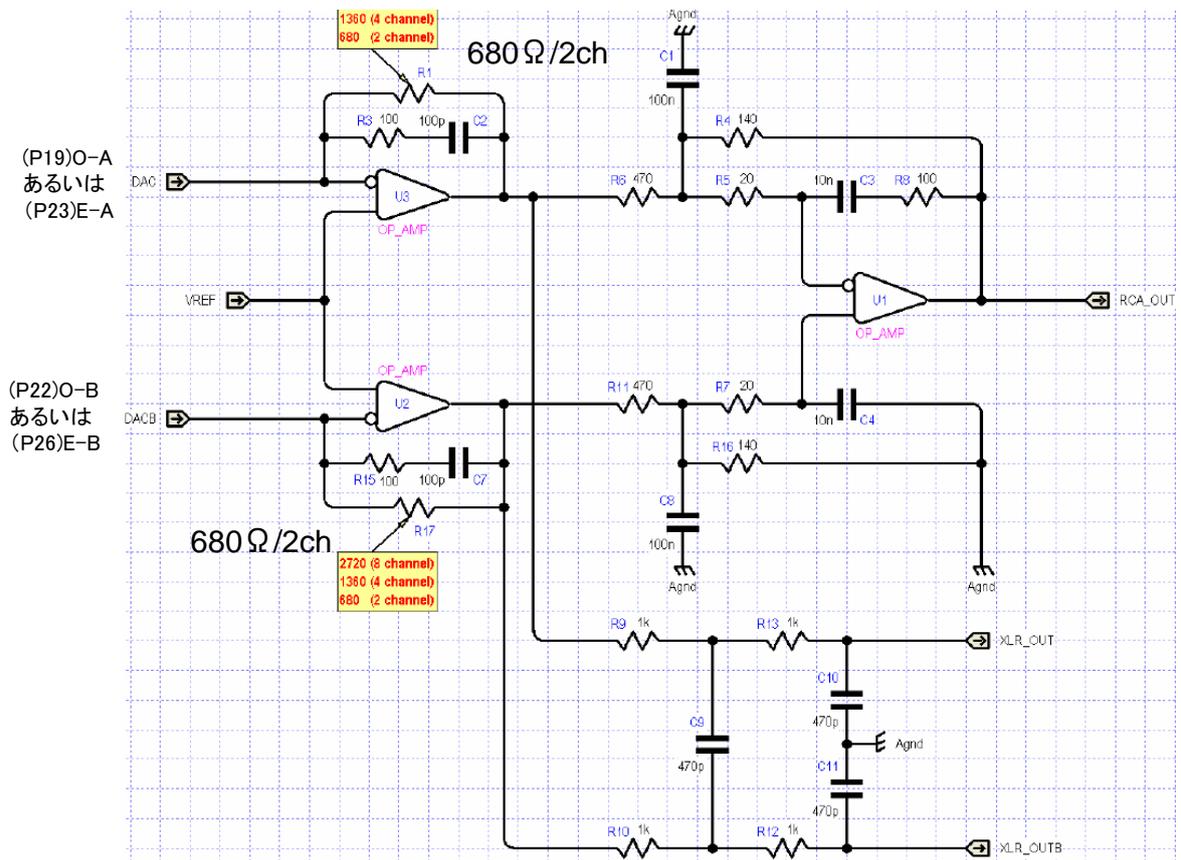


図 メーカー推奨回路 (DAC9018S マニュアルより抜粋)

(iv) その他基板との接続

IV変換回路としては下記が使用可能でしょう。回路定数はとくに変更は不要ですが、IV抵抗値は上述していますが100Ω程度で設定すればよいとおもいます。

<使用可能 IV アンプ差動合成基板>

- ・ POWER-IV (ハイパワーIV変換差動合成基板)
- ・ ディスクリ IV変換差動合成基板
- ・ A7型バッファ付き差動合成基板
- ・ Simple IV & Diff. Amp.

### (5) 電子ボリュームの接続

本 DAC では電子ボリュームを使用することができます。使用する場合は5~100kΩのBカーブ（直線）のものを用いてください。VRは小型のもので十分で、音楽信号はながれませんから安価なもので結構です。電子ボリューム機能を使用しない場合はP21, P22 を接続しておきます（音量最大値に固定）。下図を参照にして接続してください。

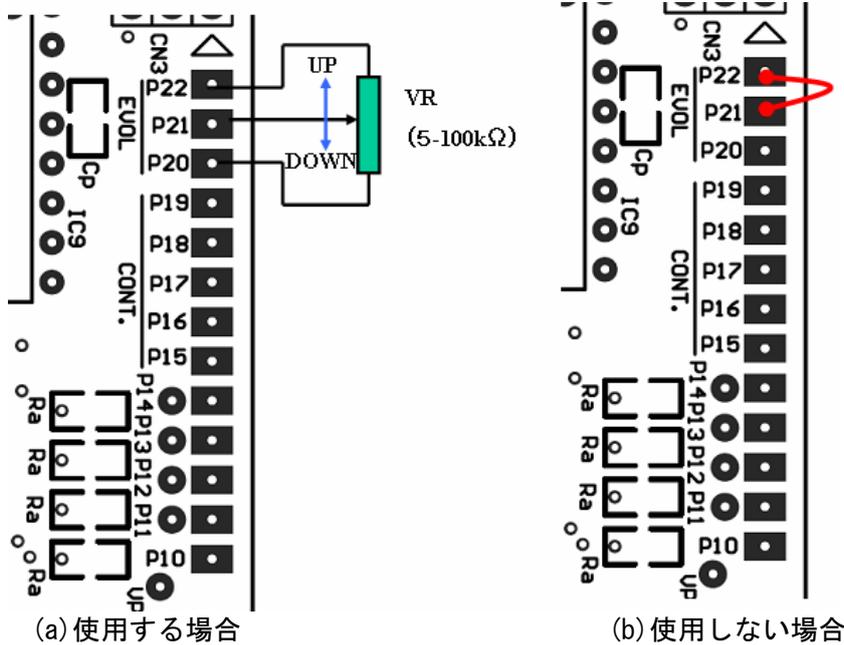


図 電子ボリュームの接続

### (6) 制御スイッチの接続

制御スイッチとは、入力の切り替えや、DAC の動作状態を変更するために使用するスイッチのことです。これらのスイッチについては動作モード（フルファンクション、シンプルファンクション）で必要とするものが異なります。

#### (i) フルファンクションモード

基板端子 P15~P18 を用いて制御スイッチ（プッシュスイッチ）を取り付けます。スイッチの接続先はすべて GND (P19) になります。通常は4つのスイッチを取り付けることを想定していますが、最小限2個のスイッチでもかまいません（ただし、メニューやパラメータの変更値の後戻りができないため、設定に少し時間がかかる場合があります）。下図を参照にしてとりつけます。なお、フルファンクションモードで使用する場合は P11~P14 についてはすべて開放（未使用）としてください。

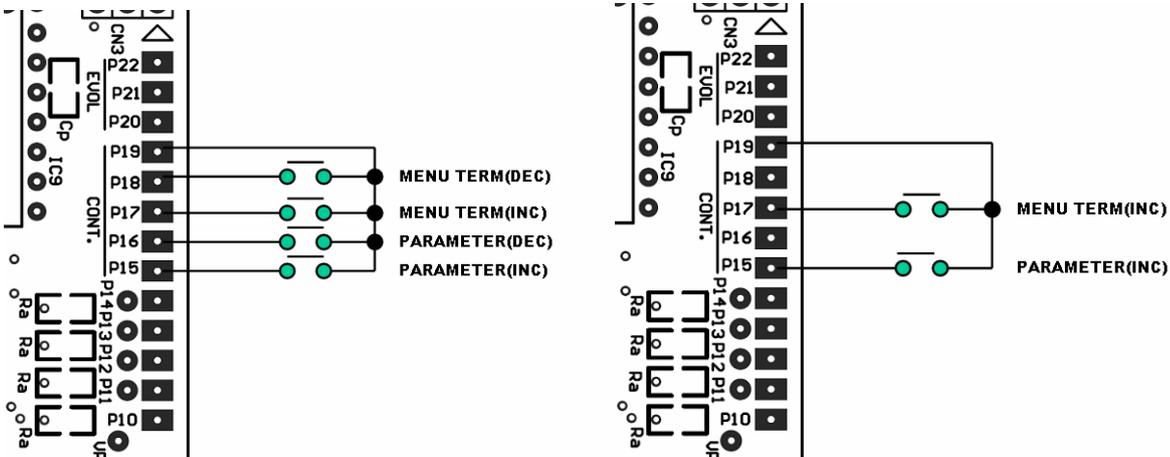


図 制御スイッチの取り付け

なお、制御スイッチのそれぞれの役割は下表のようになります。

表 制御スイッチの機能と説明（フルファンクションモード）

接続端子	機能	説明
P15	PARAMETER (INC)	設定項目でもパラメータを1つ変更 (+1)
P16	PARAMETER (DEC)	設定項目でもパラメータを1つ変更 (-1)
P17	MENU TERM (INC)	設定項目を変更 (+1)
P18	MENU TERM (DEC)	設定項目を変更 (-1)

(ii) シンプルファンクションモード

電源投入時に P11 が GND に接続されている場合はシンプルファンクションモードで動作します。なお基板端子 P11 から P14 を GND に接続する場合は P10 (GND) あるいは P19 (GND) に接続しますが、接続が簡単なように基板の内側に別途 GND のランドを設定していますので、ジャンパーポストなどを実装すると便利と思います。

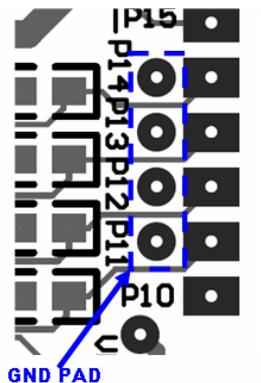


図 P11~14 の基板の内側は GND-PAD になっています。

シンプルファンクションモードでは、P11~18 の設定はそれぞれ下表の機能になります。通常 P12~14 ならびに P18 は開放とすればよいでしょう。

	機能/接続	説明
P11	GND	シンプルファンクションモードで動作
P12	ES9018-DPLL バンド幅選択	開放: LOWEST GND: BEST
P13	通倍クロックの使用設定	開放: 使用する GND: 使用しない (100MHz 水晶のみ使用)
P14	ジッタクリーナバンド幅	開放: LOWEST GND: HIGH
P15	入力選択 1	組み合わせは下表に示します。
P16	入力選択 2	
P17	入力選択 3	
P18	デジタルフィルター選択	開放: Fast rolloff GND: Slow rolloff

表 入力選択 1~3 と選択される入力

入力選択 3 P17	入力選択 2 P16	入力選択 1 P15	選択される入力
H	H	H	SPDIF1
H	H	L	SPDIF2
H	L	H	SPDIF3
H	L	L	SPDIF4
L	H	H	PCM (I2S フォーマット)
L	H	L	PCM (右詰め 24Bit フォーマット)
L	L	H	DSD フォーマット
L	L	L	DSD フォーマット (シフトパラ)

(\*) H: 開放、L: GND 接続

具体的な接続例を下図に示しますので参考にしてください。

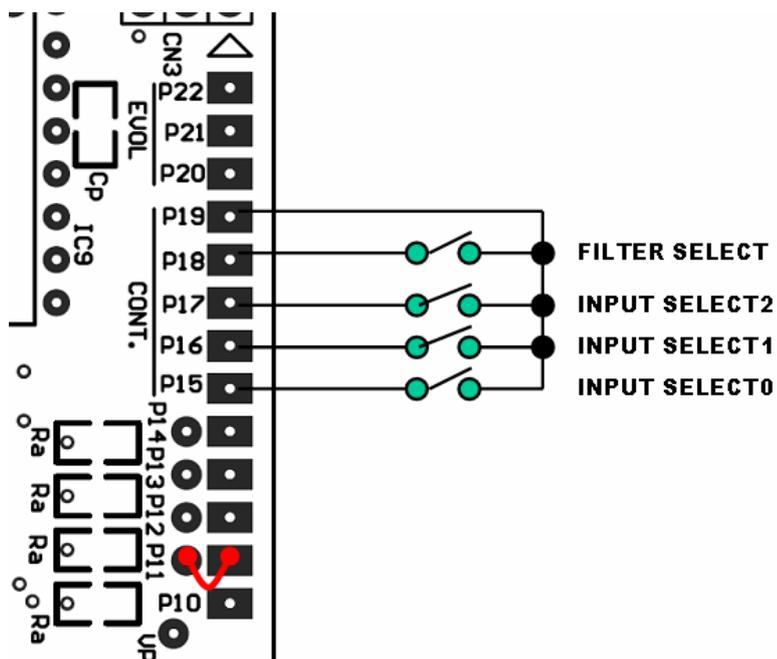


図 シンプルファンクションモードでの接続例 (P12~P14 は開放のまま)

## 7. フルファンクションモードでの操作方法

フルファンクションモードでは設定項目 (MENU TERM) およびパラメータ (PARAMETER) スイッチを用いて各種の動作モードを設定することが可能です。設定項目は全体で 14 個あります。電源投入時は必ず設定項目 0 (FRONT PAGE) となりますので、設定項目スイッチにより設定したい項目を変更してください。下記に設定項目と変更可能なパラメータおよび、LCD 表示器の説明を行います。

表 フルファンクションモードでの操作法

設定項目	表示例および説明	変更可能パラメータ
0	<p>FRONT PAGE</p>  <p>電源投入後はこの画面となります。</p> <p>① 入力チャンネルを示します (これが設定可能パラメータになります)</p> <p>② 電子ボリュームの値を示します。最大値の場合は No ATT になりますが、それ以外は -127.5dB ~ -0.5dB で 0.5dB 単位で変化します。</p> <p>③ 入力信号の周波数を示します。規定値以外の周波数の場合は UnKnown となりますが、規定値周波数 (16、22.05、~384kHz) の場合は、その周波数が表示されます。</p> <p>④ DAC の DPLL (ES9018) ならびに DSPLL (S15317) の状態を示します。            LOCK-ALL : DPLL, DSPLL ともにロック            DAC-UNL : DPLL がアンロック            JC-UNL : DSPLL がアンロック            LOCK-ON : 上記以外</p>	SPDIF1 SPDIF2 SPDIF3 SPDIF4 PCM-IN DSD-IN S-DSD SPDIF1P SPDIF2P SPDIF3P SPDIF4P <p>※ SPDIFnP は SPDIF 選択が有効ですが実際の入力 は PCM (CN2) になります。</p>
1	<p>左 DPLL (ES9018S) NUMBER</p>  <p>① 左チャンネル ES9018 の DPLL (32bit 長) を 16 進表示します。</p> <p>② ES9018 のロックおよび MUTE 状態を示します。ロック時は L、アンロック時は U。非 MUTE 時は * で、MUTE 時は M となります。2 つあるのはそれぞれ左右の ES9018S の状態を示します。</p> <p>③ S15317 (ジッタクリーナ) の状態を示します。ロックしている場合は L。アンロックは U。入力信号が有効な場合は S、信号が無効な場合は - と表示されます。</p> <p>②③は他の設定項目でも多く出現しますので、以下での説明は省略します。</p>	なし
2	<p>左 DPLL (ES9018S) NUMBER</p>  <p>右チャンネル ES9018 の DPLL (32bit 長) を 16 進表示します。</p>	なし

(つづき)

3	<p>ES9018 DPLL バンド幅</p>  <p>ES9018 の DPLL バンド幅を設定します。LOWEST に設定するともっと安定した動作状態になりますが、ロックしない場合があります。その場合は設定項目 4 の設定で ALL ON などにしてください。</p>	Best No Lowest Low Med-Low Medium Med-High High Highest
4	<p>MULTIPLIER SYSTEM CLOCK 設定</p>  <p>通倍器の使用の有無を設定します。ALL OFF にすれば 100MHz の水晶発信器のみをつかいます。SPDIF への適用あるいは PCM, DSD への適用、あるいはすべてへ通倍クロックをすべて適用するかを選択することができます。通常は ALL ON にすればいいでしょう。</p>	ALL OFF SPDIF PCM, DSD ALL ON
5	<p>JITTER CLEANER BANDWIDTH</p>  <p>ジッタクリーナ (Si5317) の DSPLL のバンド幅を設定します。LOWEST に近くなると、ロックするまでの時間が長くなります。そのため、入力切り替え時にしばらく音がとぎれる場合があります。</p>	LOWEST LOW MID MID-HIGH HIGH
6	<p>DIGITAL FILTER SELECT</p>  <p>デジタルフィルタ応答を切り替えます。</p>	Fast Roll-off Sharp Roll-off
7	<p>SERIAL BIT LENGTH IN PCM INPUT</p>  <p>シリアルデータ入力 (PCM) 時のデータ長を指定します。とくに右詰フォーマットを選択した場合にはビット長が合わないと音がでませんから、ご注意ください。</p>	16 20 24 32 (BITS)

(つづき)

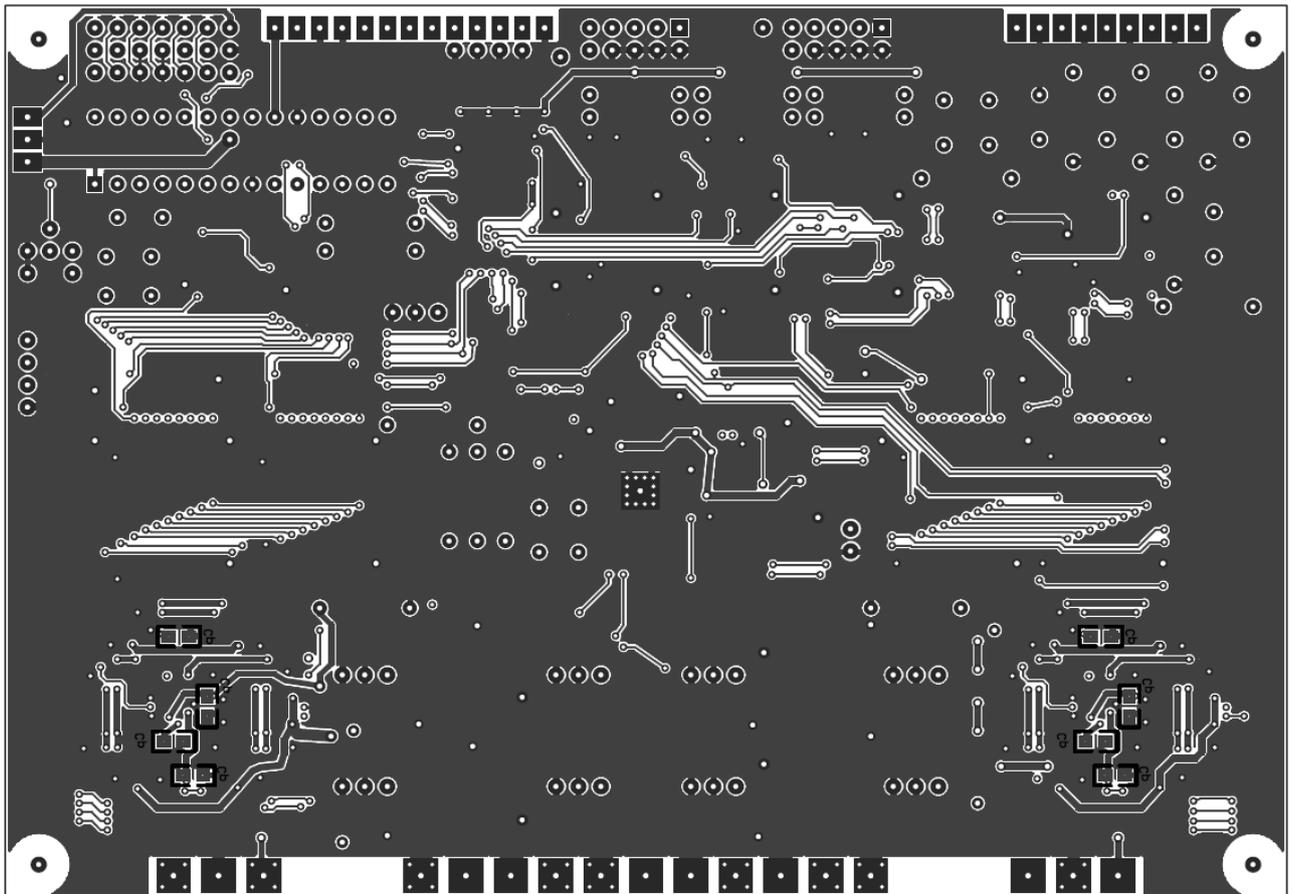
8	<p>SERIAL FORMAT IN PCM INPUT</p>  <p>PCM 入力時のデータフォーマットです。とくに右詰フォーマットを選択した場合にはビット長が合わないと音がでませんから、ご注意ください。</p>	I2S Right Justified Left Justified
9	<p>OUTPUT POLARITY SETTING</p>  <p>出力の極性を設定します。In-phase にすると正相、Anti-Phase にすると逆相になります。</p>	In-Phase Anti-Phase
10	<p>OUTPUT PHASE SETTING</p>  <p>差動出力の極性を設定します。Anti-Phase にすると差動出力。 In-Phase にすると同相出力になります。同相出力にすると16パラのシングルエンド DAC として使うことも可能です。通常は差動アンプに接続さると思えますので Anti-Phase で使用します (In-Phase だと音が出ないか極端に小さくなってしまいます)。</p>	In-Phase Anti-Phase
11	<p>IIR FILTER BANDWIDTH</p>  <p>IIR フィルターのバンド幅設定です。</p>	Normal 50k 60k 70k
12	<p>OVER SAMPLING FILTER BYPASS SETTING</p>  <p>Over Sampling Filter の設定です。通常は USE とします。</p>	Use Direct from I2S

(つづき)

1 3	<p>2nd Stage FIR filter/ 28 or 27 coefficients in length</p>  <p>FIR フィルターの 2nd ステージを変更するようですが、どのように活用されるのかわかりません。</p>	28 Coeff. (既定) 27 Coeff.
1 4	<p>ES9018 JITTER REDUCTION</p>  <p>ES9018 のジッタリダクションの有無を設定します。通常は USE(使用) に設定します。</p>	USE JR BYPASS
1 5	<p>ES9018 QUANTIZER</p>  <p>ES9018 の量子化ビット数を設定します。通常は 6bits に設定します。</p>	6 Bits(def.) 7 Bits 8 Bits 9 Bits



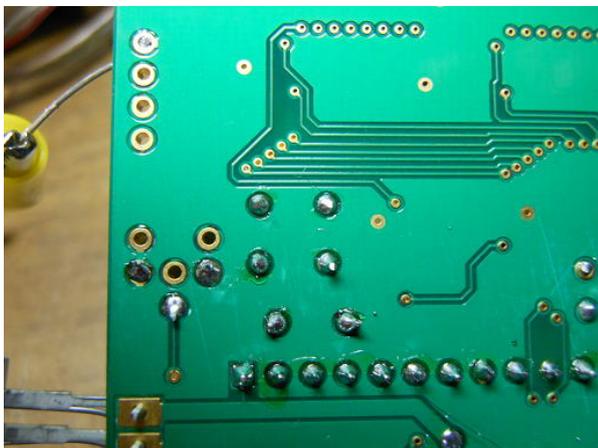
(c) 半田面パターン+シルク (部品面からの透視になっています)



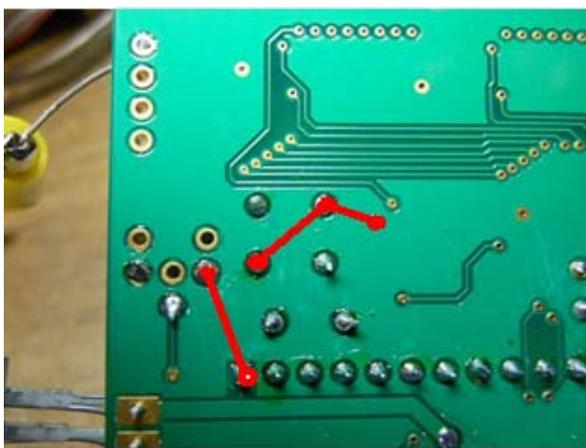
## 9. 要修正箇所（重要）

### (1) 必須修正

DAC9018D\_v1 基板では基板裏面でジャンパーが必要です。修正が必要な箇所は VR1 の周辺の裏面になります。下図を参照して修正願います。



修正前の半田面の様子



ジャンパーする部分（赤線を接続）

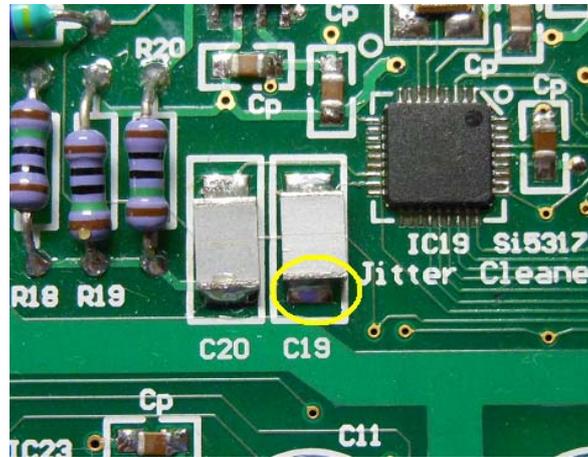


修正例

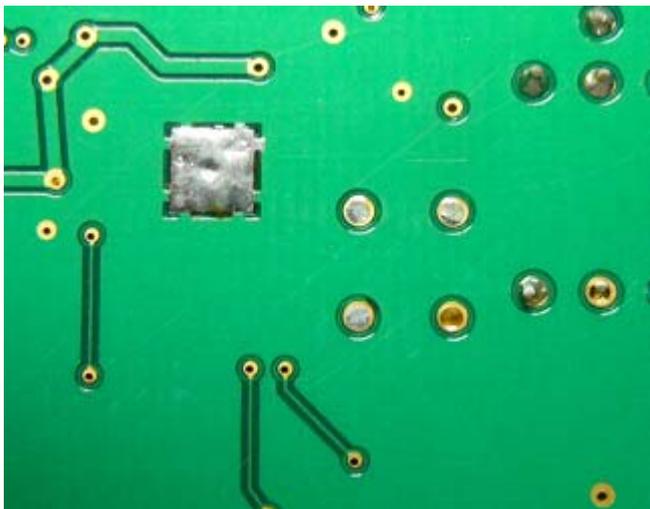
(2) 推奨修正箇所 (V1, V2 基板)

DAC9018D v1, v2 基板で一部の部品の GND 接続が抜けているところがありました。動作上は問題ないようですが、修正をお勧めします。

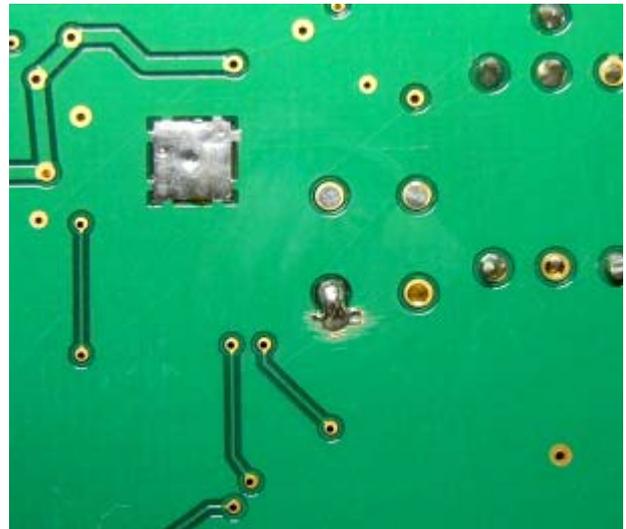
(i) C19 の片側の GND 接地漏れ



黄色○の箇所が GND 接続なし。

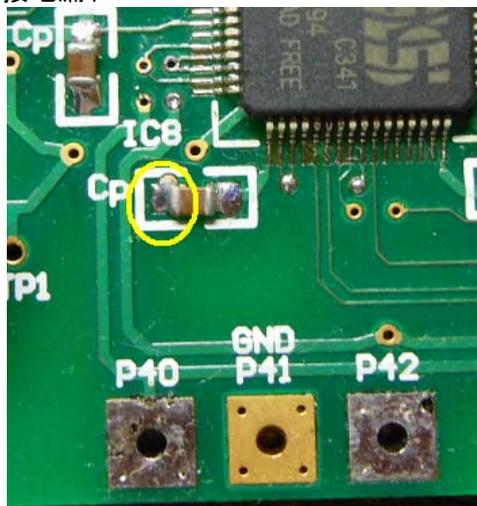


修正前

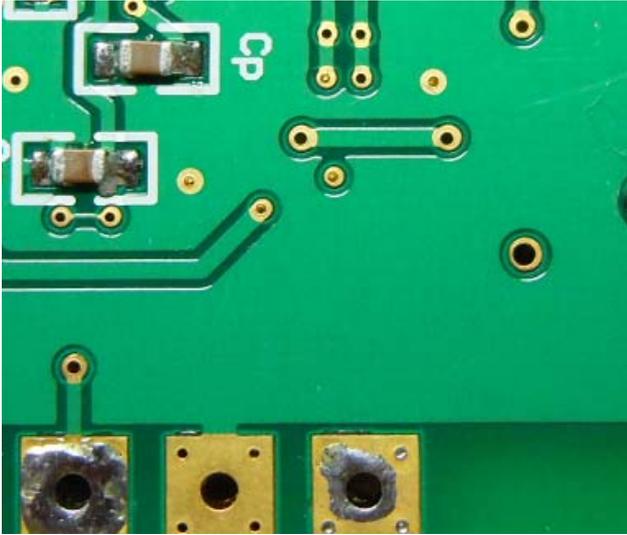


修正例 (レジスト削って半田ブリッジ)

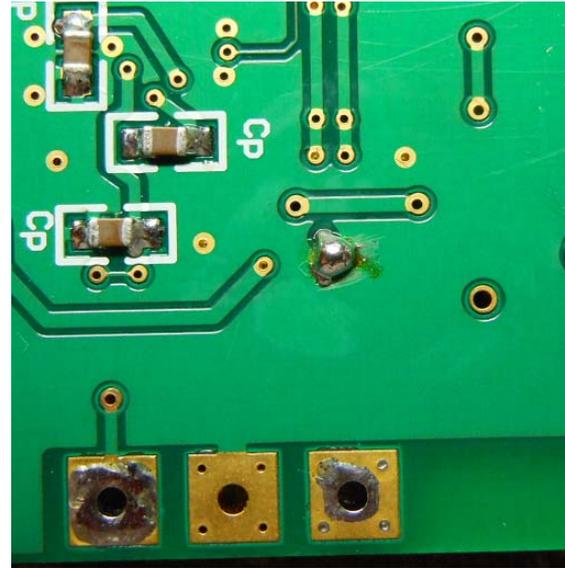
(ii) IC20 周囲のパスコンの GND 接地漏れ



黄色○の箇所が GND 接続なし。



修正前



修正例（レジスト削って半田ブリッジ）

## 10. MUTE リレーの接続方法（暫定仕様）

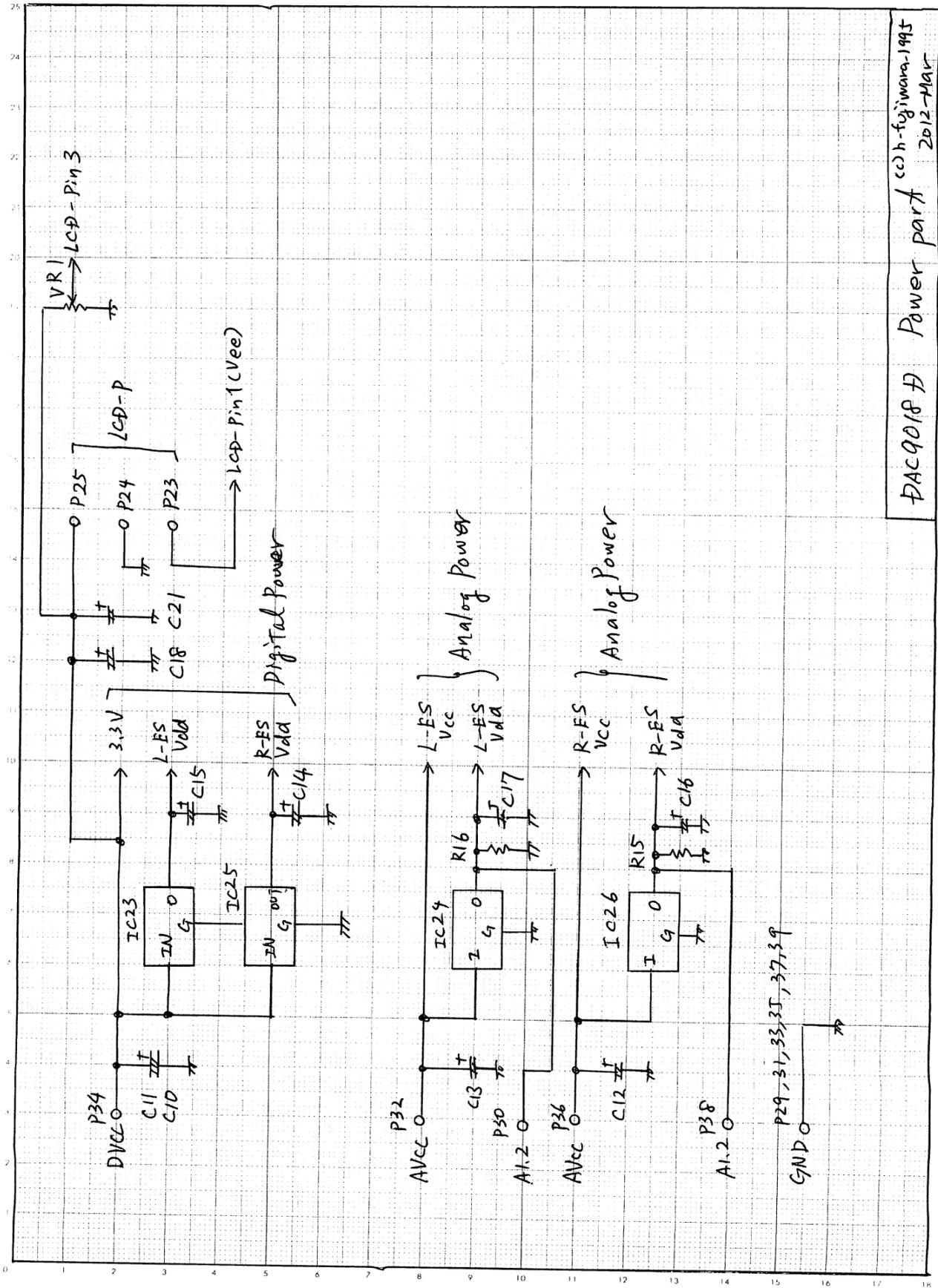
本基板では AUX 端子に MUTE リレー用制御信号、電子ボリューム用の LED セグメント出力信号が得られるようになっています。MUTE 信号は電源投入後の約 3 秒後にロジックレベルや L→H になりますので、MUTE リレーの制御に適しています。シンプル IV (DUAL OPA 版) のリレー制御などに使用することができます。

表 AUX 端子機能（○が1ピン）

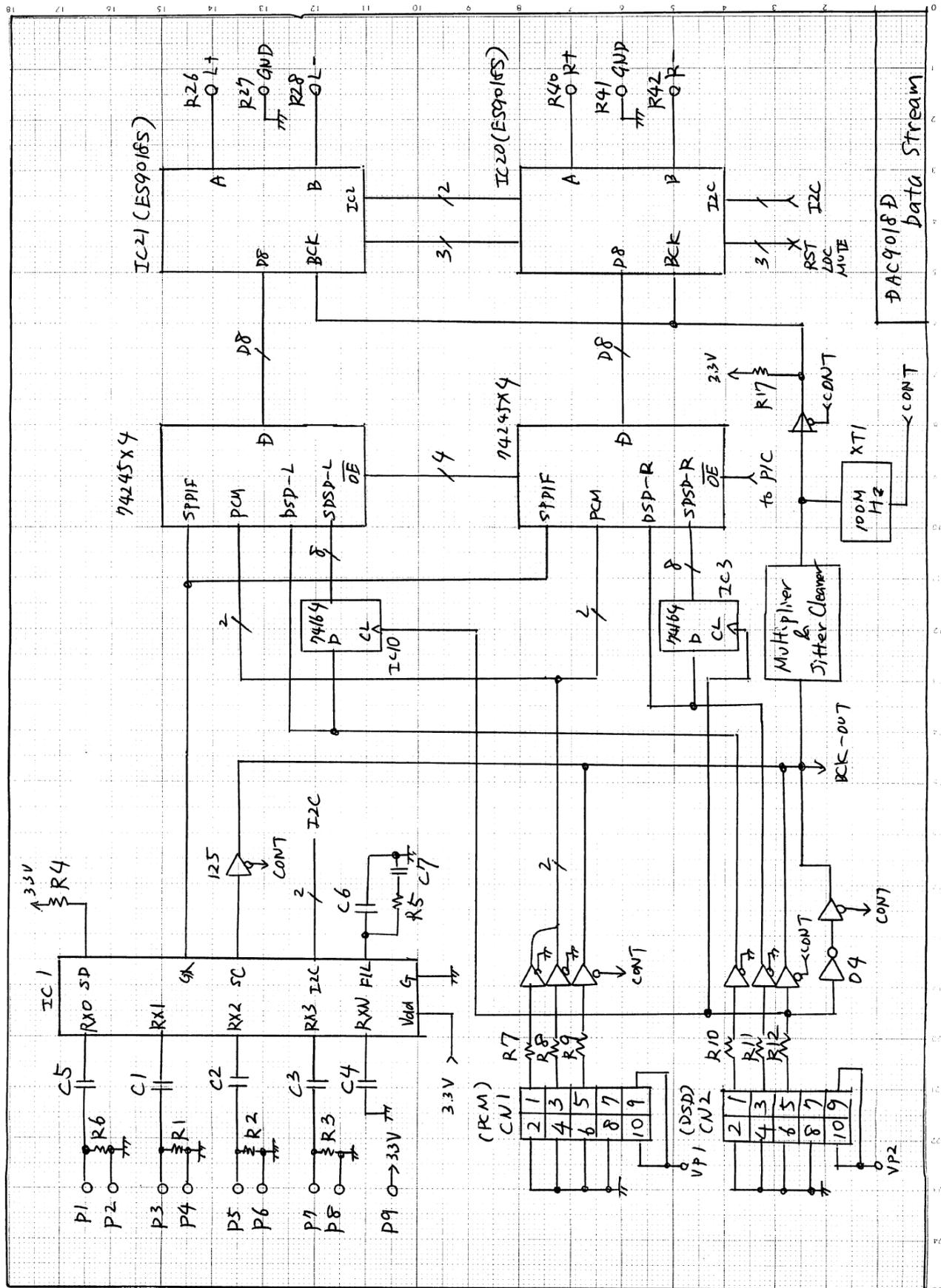
P1	LED 表示用シリアル出力	
P2	MUTE 信号	
P3	予約	
P4	GND	

# 1.1. 回路図

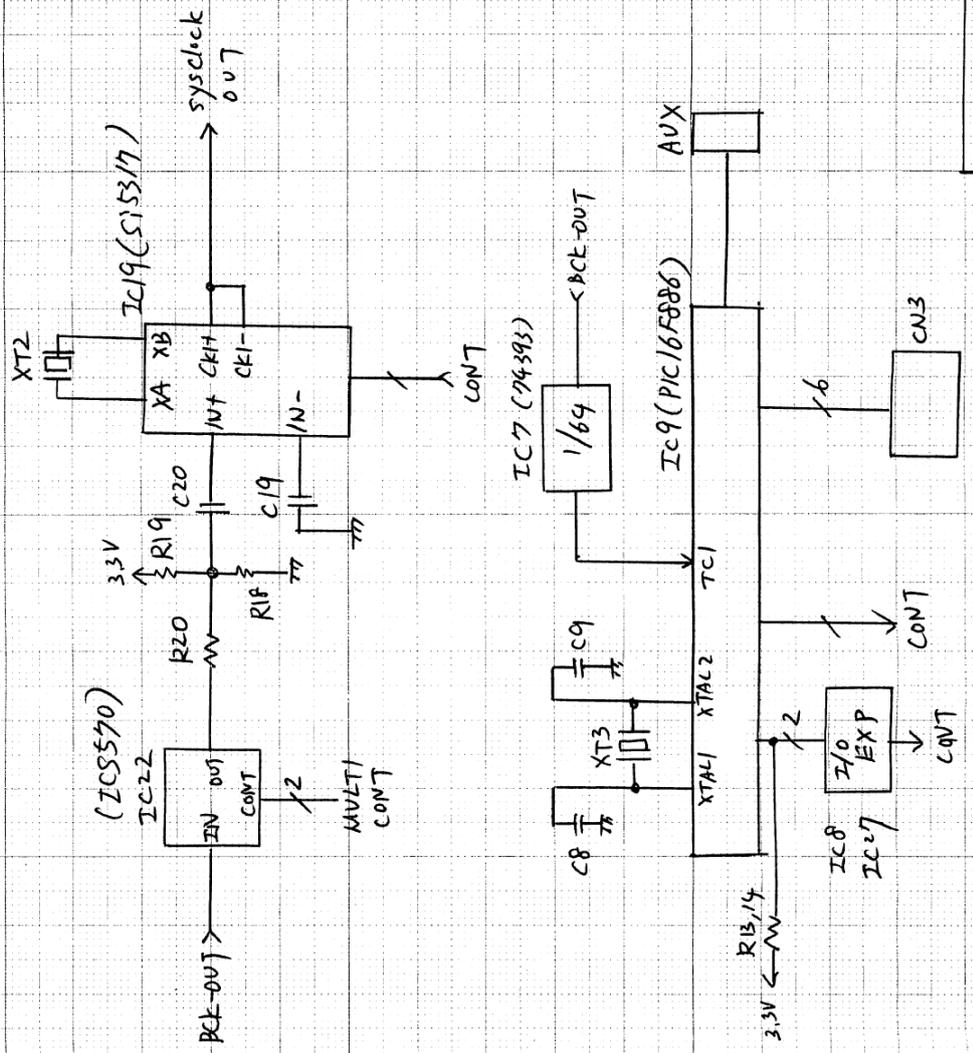
(基本的には不要と判断して、データバスの詳細は割愛しています)



DAC9018 D Power part cch-fujimura-1995 2012-Mar



# Multiplexer & Jitter Cleaner Part



DAC9018 D Jitter Cleaner (c) h-fujimura PPT  
P/C Controller 2012-Mar

## 12. 編集履歴

- 2012. 5. 3 R1 5. 15 R2 R3 6. 17. 2012
- 2012. 11. 13 R2 部品表誤記修正
- 2013. 4. 18 R3 PIC 初期化方法を記載

### 13. 付録

#### (1) 既定周波数と動作の有無

No	既定周波数 (kHz)	BCK 周波数 (MHz)	通倍クロック 周波数(MHz)	SPDIF 動作	PCM(I2S) 動作	DSD 動作
1	16.00	1.0240	32.768	×	○	—
2	22.05	1.4112	45.1584	×	○	—
15	24.00	1.5360	49.152	×	○	—
3	32.00	2.0480	65.536	○	○	—
4	44.10	2.8224	90.3168	○	○	○(DSD64)
5	48.00	3.0720	98.304	○	○	—
6	64.00	4.0960	81.92	○	○	—
7	88.20	5.6448	90.3168	○	○	○(DSD128)
8	96.00	6.1440	98.304	○	○	—
9	128.00	8.1920	98.304	○	○	—
10	176.40	11.2896	90.3168	○	○	-(DSD256)
11	192.00	12.2880	98.304	○	○	—
12	256.00	16.3840	98.304	—	—	—
13	352.80	22.5792	90.3168	—	—	-(DSD512)
14	384.00	24.5760	98.304	—	—	—

○：動作確認 ×：動作せず —：未確認

#### (2) I/O アドレス定義

##### PICマイコンのI/O定義

A0(AN0)	I	P21-EVOL	B0	O	LCD-D6	C0	I	BCK(1/64)
A1	IO	AUX1	B1	O	LCD-D7	C1	IO	SCL(I2C)
A2	IO	AUX2	B2	O	LCD-D4	C2	IO	SDA(I2C)
A3	IO	AUX3	B3	O	LCD-D5	C3	O	ES9018S RESET
A4	O	LCD-E	B4	I	P18 (SW3) TERM-	C4	O	CS8416/IO-RST
A5	O	LCD-RS	B5	I	P17 (SW2) TERM+	C5		N.C
A6		XTAL	B6	I	P16 (SW1) PARAMETER-	C6	I	ES9018S LEFT LOCK
A7		XTAL	B7	I	P15 (SW0) PARAMETER+	C7	I	ES9018S LEFT MUTE

##### IOエクスパンダ0のIO定義(adrs=0xea)

P00	O	BCK-ON	P10	O	SELECT DATA CONVENTIONAL DSD
P01		NC	P11	O	SELECT DATA SPDIF
P02		NC	P12	O	SELECT DATA SHIFT-PARA DSD
P03		NC	P13	O	SELECT DATA PCM
P04	I	P11 (MODE0)	P14	O	SELECT BCK CONVENTIONAL DSD
P05	I	P12 (MODE1)	P15	O	SELECT BCK SHIFT-PARA DSD
P06	I	P13 (MODE2)	P16	O	SELECT BCK SPDIF
P07	I	P14 (MODE3)	P17	O	SELECT BCK PCM

IOエキスパンダ 1 のIO定義(ジッタクリーナ周辺)(adrs=0xe8)

P00	IO	SI5317 FRQSEL3	P10	I	ES9018S RIGHT MUTE
P01	IO	SI5317 FRQSEL2	P11	I	ES9018S RIGHT LOCK
P02	IO	SI5317 FRQSEL1	P12	IO	ICS570 #6
P03	IO	SI5317 FRQSEL0	P13	IO	ICS570 #1
P04	IO	SI5317 BW1	P14	O	XTAL CONTROL
P05	IO	SI5317 BW0	P15	IO	SI5317 SFOUT0(H:CMOS,M:disable)
P06	I	SI5317 LOL(LOSS OF LOCK)	P16	O	SI5317 RESET
P07		NC	P17	I	SI5317 LOS(LOSS OF SIGNAL)

DEVICE ADRS

ES9018 RIGHT CHANNLE 0x90

ES9018 RIGHT CHANNLE 0x92

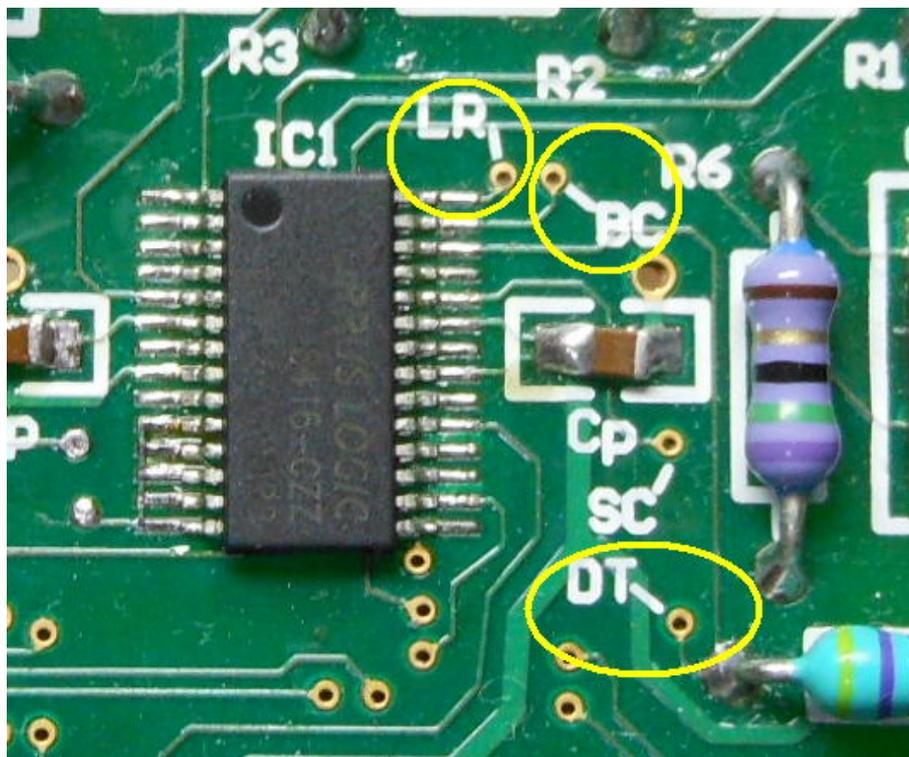
CS8416 0x20

(2) 電源容量について

必要な電源容量は動作周波数 (FS) によって異なりますが、192kHz 動作時にはデジタル部 600mA、アナログ部 200mA 以上が必要です。したがってデジタルとアナログ部を共用電源とする場合は 800mA 以上の電流が流せる電源を準備ください。余裕をみれば 1A 以上必要です。

(3) D A I 周辺の出力端子について

DAI (IC1) 周辺には DATA (DT)、LRCK (LR)、BCK (BC) の取り出しランドを配置しています。下図を参照してください。



## 14. P I Cの初期化方法について

パラメータの設定がわからなくなった場合や、最初に電源を入れたときに動作が不安定だった場合は P I Cの初期化を試みてください。P 1 5に接続されているスイッチを押しながら電源を入れると、” INITIAL PARAMETER”と表示されて P I Cが初期化されます。

(2013.4.18 記載)