

DAC4493PA / Dual mono AK4493 DAC and Power Amplifier

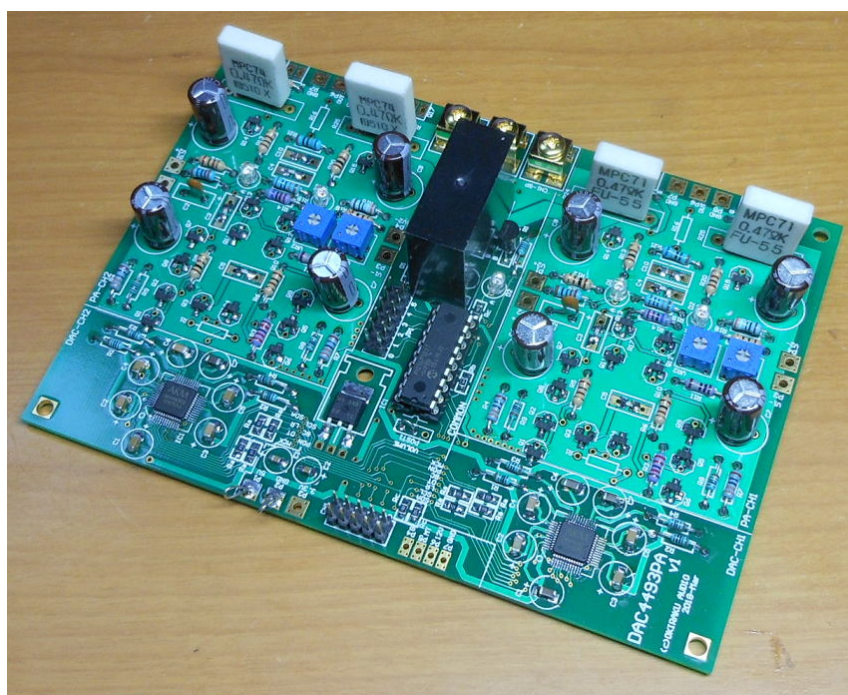
AK4493 DAC + 電流帰還型パワーアンプ基板 製作マニュアル

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第3者に対して使用することはできません。

1. はじめに

本基板は旭化成のDACであるAK4493をモノラル構成で使用し、さらに電流帰還型のパワーアンプを一体化させた基板になります。DAI (Digital Audio Interface)を接続するだけのコンパクトな構成でスピーカをならすことを目的としています。直接スピーカに接続することからMUTEリレー回路も内蔵しています。もともとはデジタルチャンネルデバイダに接続して使用することを想定して設計しましたが、汎用のパワーアンプやヘッドホンアンプとしても適用可能と思います。シンプルにDACとアンプを構成するのに便利でしょう。



完成例

2. 仕様(Specification)

表 主な仕様(Specification)

機能 Function	オーディオ用DACおよびパワーアンプ基板 DAC and Power Amplifier Unit
素子 Device	DAC : 旭化成 AK4493
仕様&特徴 Spec. and features.	・DAC素子を2個使用しDUAL MONOで使用 ・外付けボリューム機能有り ・PCM入力(～384kHz)。入力フォーマットはI2S、RJ24を選択。 ・MUTEリレー回路内蔵
必要電源 POWER	・パワーアンプ部 正負約20V(用途に合わせて電圧と回路定数は選択) ・DAC部/ 5V 0.2A以上 ・MUTE回路部/ 12V 0.05A以上
基板仕様	・FR4、厚さ1.6mm、銅箔厚70μm、金メッキ、サイズは巻末

3. 構成ブロック

本基板での基本的な構成は下図のとおりです。DAC 部の出力がパワーアンプ部に接続されており、それらが基板の両端に CH1 と CH2 の 2 チャンネル分配置してあります。そして、中央部に DAC 制御および MUTE 制御を行うコントロール部があります。

注意点として、それぞれのブロックで部品番号を共有化させていますので、同じ部品番号が複数個あることになります。したがって、部品表等では部品番号を表示するときは併せてブロックも示しています。

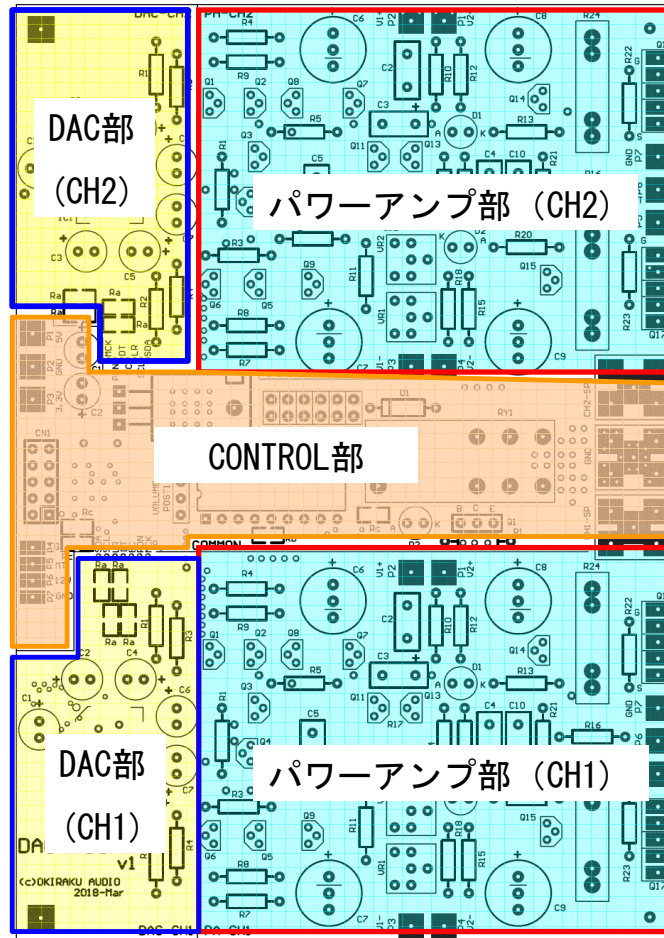


図 基板のブロック構成

4. 各種端子・コネクタ等機能

(1) 基板端子機能

本基板における基板端子の機能をそれぞれのブロック別に表示します。

表 CONTROL 部

No	機能	内容	
P1	5V	DAC アナログ電源 (5V)	電源入力 5V と 3.3V を独立給電することも可能。この場合、電圧レギュレータ IC1 は実装不可。
P2	GND	電源 GND	
P3	3.3V	ディジタル電源 (3.3V) 入出力	
P4	GND	信号 GND	MUTE 制御信号入力
P5	MT	MUTE 制御入力	
P6	12V	リレー駆動用 12V 電源入力	リレー電源入力
P7	GND	電源 GND	
CH1-SP (ネジ端子)		CH1-アンプ出力 (リレー通過)	スピーカ出力 (MUTE リレー制御有り)
GND (ネジ端子)		GND	
CH2-SP (ネジ端子)		CH1-アンプ出力 (リレー通過)	

表 パワーアンプ部 (CH1, CH2 共通)

No	機能	内容	
P1	V2+	電力増幅段電源 (正) 入力	パワーアンプ用電源入力
P2	V1+	電圧増幅段電源 (正) 入力	
P3	V1-	電圧増幅段電源 (負) 入力	
P4	V2-	電力増幅段電源 (負) 入力	
P5	GND	GND	共通 GND
P6	OUT	アンプ出力	スピーカ出力
P7	GND	GND	共通 GND

(2) コネクタ機能

(i) CN1 (CONTROL 部)

CN1 は DAI 等からの PCM 信号を入力するためのコネクタになります。入力フォーマットは I2S あるいは RJ24 であり、JP1-5 にて設定します。

Table CN1 (for PCM INPUT)

Pin	Name	Content		Pin	Name	Content
1	DATA	DATA		2	GND	GND
3	LRCK	LR CLOCK (WORD CLOCK)		4	GND	GND
5	BCK	Bit Clock		6	GND	GND
7	MCK	Master Clock		8	GND	GND
9	N. C			10	N. C	

(3) LED 表示 (CONTROL 部)

本基板上の LED の表示機能を下記に表示します。

表 LEF DISPLAY

Parts No	CONTENT 内容
D2	点灯 : MUTE リレーが ON (MUTE 解除) した場合 点滅 : AK4493 との I2C 通信不良発生 (主に AK4493 の半田付けの不良が原因) などのエラー発生。 消灯 : MUTE リレーが OFF (MUTE 中)

(4) ジャンパー端子 (JP1) (CONTROL 部)

本基板にはひとつのジャンパー端子 (JP1) があり、フィルターモードならびに MUTE 機能、入力フォーマットの設定を行います。

(i) フィルタ機能設定

JP1 の枝番 0-2 は DAC 内部のデジタルフィルタの特性を設定します。

表 JP1-0~2 の設定 (Digital Filter Setting)

JP1	機能 (Function)	CONTENT	OPEN (開放時)	SHORT (短絡時)
0	SD	SHORT DELAY SETTING	SD=0 Traditional filter	SD=1 Short delay filter
1	SLOW	SLOW ROLL OFF SETTING	SLOW=0 Slow roll-off filter disable	SLOW=1 Slow roll-off filter
2	SUPER SLOW	SUPER SLOW SETTING	SSLOW=0 Super Slow Roll Off disable	SSLOW=1 Super Slow Roll Off enable

(ii) MUTE 制御

JP1 の枝番 3, 4 は MUTE 制御を設定します。設定により MUTE MODE 0-3 を選択します。一般的な使用においては MUTE MODE 0 でよいでしょう。

表 JP1-3, 4 の設定 (Mute Control)

JP1-4	JP1-3	MUTE MODE	MUTE CONTROL
0 (OPEN)	0 (OPEN)	MUTE MODE 0	電源投入約 5 秒後に MUTE リレーを ON します。
0 (OPEN)	1 (SHORT)	MUTE MODE 1	電源投入約 5 秒後以降に、P5 (MT) の入力状態が論理ロジックで H レベルになれば MUTE リレーを ON します。L レベルになれば MUTE リレーを OFF します。なおロジック電圧は 3.3V です、入力電圧は 3.3V を超えないように注意してください。
1 (SHORT)	0 (OPEN)	MUTE MODE 2	電源投入約 5 秒後以降に、P5 (MT) の入力状態が論理ロジックで L レベルになれば MUTE リレーを ON します。H レベルになれば MUTE リレーを OFF します。なおロジック電圧は 3.3V です、入力電圧は 3.3V を超えないように注意してください。
1 (SHORT)	1 (SHORT)	MUTE MODE 3	予約 (RESERVED)

(iii) 入力フォーマット

JP1 の枝番 5 は入力フォーマットを選択します。

JP1	機能 (Function)	CONTENT	OPEN (開放時)	SHORT (短絡時)
5	FMT	PCM FORMAT SELECT	I2S (Philips format)	Right Justified 24Bit

5. 部品表

(1) 部品表例

部品表例を示します。それぞれのブロック毎に部品表を記します。

表 部品表例 (CONTROL 部)

品名	番号	規格	仕様	個数	備考
抵抗 Resister	R1	炭素皮膜 1/4W	1k Ω	1	
	Rb	チップ抵抗	47k Ω	2	2012, 1608 サイズ
	Rc	チップ抵抗	1k Ω	3	2012, 1608 サイズ
コンデンサ Capacitor	C1, 2	電解コンデンサ	100 μ F/16V	2	
	Cp	チップセラミック	0.1 μ F	4	2012, 1608 サイズ
ダイオード	D1	小信号用	1N4127 など	1	汎用品で可
	D2	赤色	ϕ 3mm 品	1	白、青などの Vf の高いものは使えません。
トランジスタ	Q1b	小信号 NPN	2SC1815 など	1	汎用品で可
IC	IC1	電圧レギュレータ	48M033 など	1	78N00 と同じピン配置。 SMD も実装可能。
	IC2	PIC	18pin	1	プログラム済み
リレー	RY1	12V パワーリレー	942H-2C-12DS	1	秋月で購入可 通販コード : P-01213

※ハッチング部がキットに付属。

表 部品表例 (DAC 部 CH1, CH2 共通)

品名	番号	規格	仕様	CH 別個数 (総数)	備考
抵抗 Resister	R1-3	金属皮膜 1/4W	1k Ω	4 (8)	
	Ra	チップ抵抗	51 Ω	4 (8)	2012, 1608 サイズ
コンデンサ Capacitor	C1-7	電解コンデンサ	10 μ F/16V	7 (14)	
	Cp	チップセラミック	0.1 μ F	8 (16)	2012, 1608 サイズ
IC	IC1	DAC	AK4493	1 (2)	

※ハッチング部がキットに付属。

表 部品表例 (パワーアンプ部 CH1, CH2 共通)

品名	番号	規格	仕様	個数	
抵抗	R1	金属被膜 (1/4W)	2.7k Ω	1	
	R2	欠番			
	R3	金属被膜 (1/4W)	20k Ω	1	
	R4	金属被膜 (1/4W)	330 Ω	1	
	R5, 6	金属被膜 (1/4W)	100 Ω	2	
	R7	金属被膜 (1/4W)	330 Ω	1	
	R8, 9	金属被膜 (1/4W)	1k Ω	2	
	R10	金属被膜 (1/4W)	220 Ω	1	
	R11	金属被膜 (1/4W)	180 Ω	1	
	R12, 13	金属被膜 (1/4W)	100 Ω	2	
	R14	金属被膜 (1/4W)	5.6k Ω	1	
	R15	金属被膜 (1/4W)	390 Ω	1	
	R16	金属被膜 (1/4W)	2.7k Ω	1	
	R17	欠番			
	R18	金属被膜 (1/4W)	100 Ω	1	
	R19	金属被膜 (1/4W)	47k Ω	1	
	R20	金属被膜 (1/4W)	100 Ω	1	
	R21	金属被膜 (1/4W)	680 Ω	1	
	R22, 23	金属被膜 (1/4W)	100 Ω	2	
	R24, 25	酸化金属皮膜 (3W)	0.47 Ω	2	

表 部品表例（パワーアンプ部 CH1, CH2 共通） つづき

品名	番号	規格	仕様	個数	
可変抵抗	VR1	1 回転サーメット	100 Ω	1	オフセット調整用
	VR2	1 回転サーメット	200 Ω	1	バイアス電流調整用
コンデンサ	C1, 2	欠番			
	C3, 4, 5	セラミック or フィルムコンデンサ	100pF	3	
	C6-9	電解コンデンサ	390uF/35V	4	
	C10	フィルムコンデンサ	0.1uF	1	
ダイオード	D1, 2	LED（赤）	Φ3or Φ5mm	2	
トランジスタ	Q1, 2, 3, 7, 9, 11, 15	小電力 PNP	2SA1015 など	7	
	Q4, 5, 6, 8, 10, 12, 13, 14	小電力 NPN	2SC1815 など	8	
	Q16	MOSFET (N)	IRFP140 など	1	パワー-MOSFET
	Q17	MOSFET (P)	IRFP9140 など	1	パワー-MOSFET

(2) アンプのゲインの設定方法

本基板での DAC 部の出力とアンプ部の等価回路は下図のようになり、アンプゲインは DAC 部の抵抗 R1~4 ならびにパワーアンプ部の抵抗 R1, R16 で設定します。

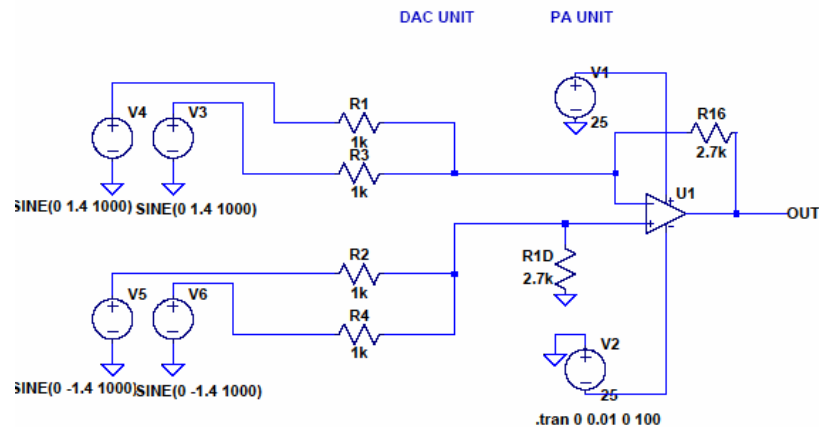


図 DAC およびパワーアンプ部の等価回路利

上図の場合について、DAC 部の合成抵抗 R1~4 は 1kΩ であり、アンプ部の抵抗 R1=R16=R=2.7(kΩ) なのでゲイン G は $(2.7k\Omega / (1k\Omega / 2)) * 2 = 10.8$ となります。言い換えれば DAC 部の合成抵抗を 1kΩ に固定すればアンプ部のゲインは R1, R16 の抵抗値を R(kΩ) とすれば 4R となります。DAC (AK4493) の出力は 2.8Vpp (片振幅 1.4V) ですので、このゲインの場合アンプの最大振幅は $10.8 \times 1.4 = 15.12V$ (片振幅) となります。

本基板のパワーアンプ部の終段には MOSFET を用いているので電圧降下は 4V 程度あり、またドライバ段のバイポーラトランジスタの電圧降下 0.6V を含めると電源電圧から 5V を差し引いた電圧が最大振幅値になります。いいかえれば、用いる電源電圧の 5V 低い振幅値になるようにおおよそのゲインを設定すればいいことになります。

下表はゲイン設定の一例を示します。

表 ゲイン設定例

電源電圧例	最大振幅	設計ゲイン値	R1, R16 定数 (パワーアンプ部)	備考
17V	約 12V	8.6	2.2kΩ	R1~4 (DAC 部) は 1kΩ。
20V	約 15V	10.7	2.7kΩ	
22V	約 17V	12.1	3.3kΩ	
25V	約 20V	14.28	3.6kΩ	

なお蛇足ながら電源電圧は使用するトランジスタの耐圧を考慮して選択する必要があります。とくに、電圧増幅段に使用されるトランジスタは正負電源電圧の範囲で動きますので、入力電圧の倍以上の耐電圧が要求されます（例えば電源電圧が 20V ならトランジスタの耐圧は 40V 以上）。

6. 接続方法

(1) 主要接続

本基板に DAC 用の 5V 電源とパワーアンプ用電源 (20V)、リレー用の電源 12V を供給する接続例を下図に示します。例ではパワーアンプの電圧増幅段と電力増幅段を共通して供給していますが、分離して供給してもかまいません。その場合は電力増幅段に比べて、電圧増幅段の電圧を約 5V 程度高めに設定すると、もっとも効率よく電力増幅段を駆動することができます。なお、電圧増幅段に供給する電源は極力定電圧電源としてください (電源にリップルが生じているとノイズの原因になります)。リレー用の 12V 電源は非安定でかまいません。なお、12V リレー用の電源については、主電源が OFF になった場合にリレーが速やかに OFF できるように平滑回路のコンデンサの容量値はできるだけ小さくすべきです。

また下図では MUTE 制御信号を入力していないので、MUTE MODE 0 とします (JP1 の枝番 3, 4 はともに OPEN)。

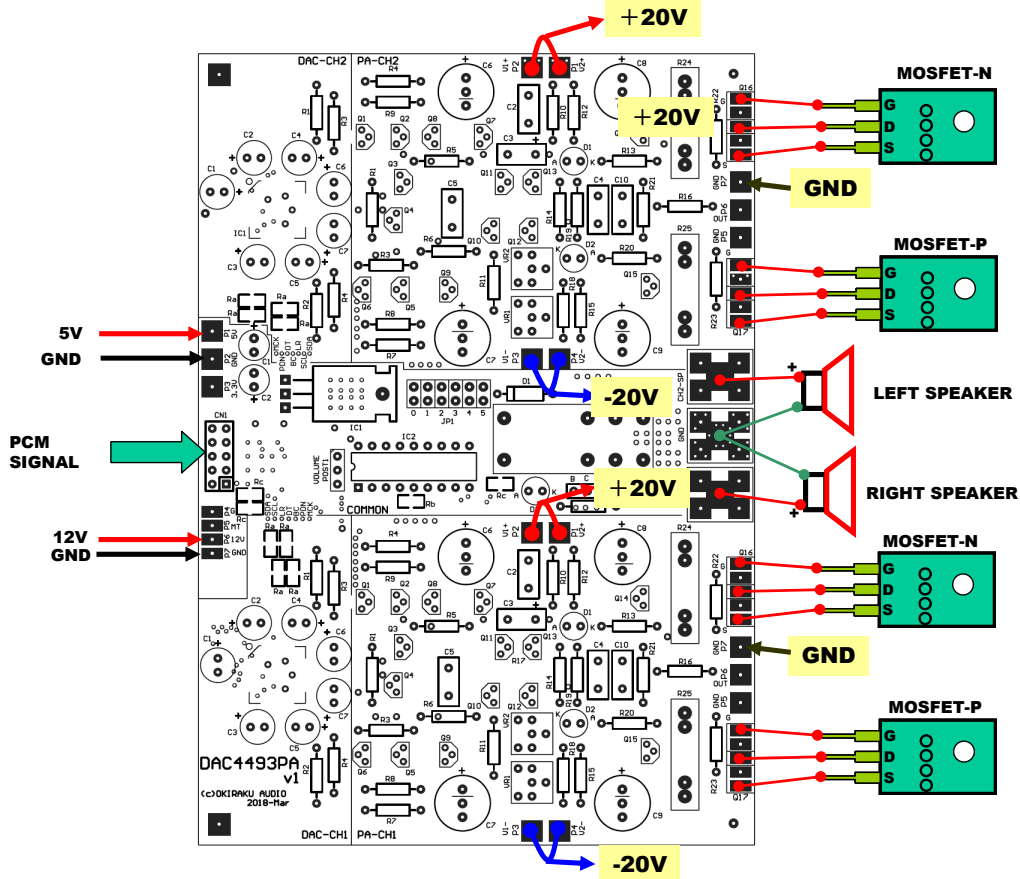
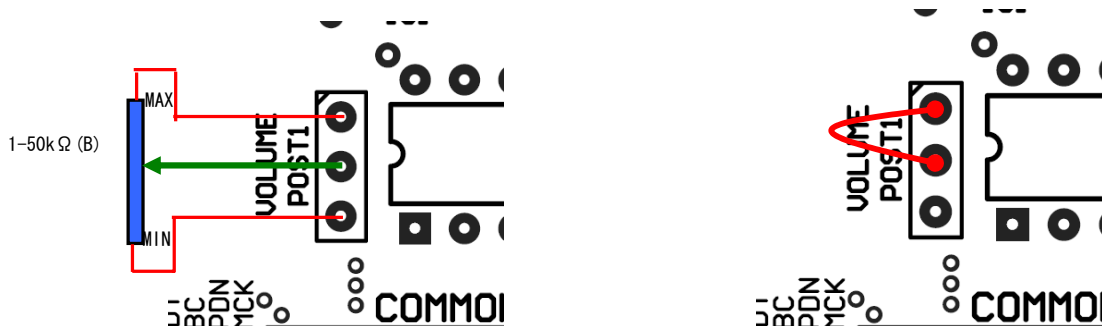


図 主要接続

(2) 電子ボリュームの接続

本基板では電子ボリューム機能を使用しています。可変抵抗として 10~50k Ω (B カーブ) のものを使用します。なお、電子ボリュームを使用しない (出力 MAX で使用) する場合は 1-2 ピンを接続しておきます。下図を参照してください。



(a) 電子ボリュームを使用する場合

(b) 電子ボリュームを使用しない場合

図 電子ボリュームの接続方法

7. パワーアンプ部の調整方法

パワーアンプ部には2つの VR（半固定抵抗）があり、VR1 が出力オフセット、VR2 がバイアス電流調整用になります。下記手順にて調整してください。

(1) 電源投入前の初期設定

VR1 は中点位置、VR2 は最小（左側一杯）の位置にします。

(2) オフセットの調整

電源投入し、DAC 部に信号が供給されていることを確認したのち、パワーアンプ部の出力電圧がゼロになるように VR1 を調整します。10～20mV 以下に収まれば十分でしょう。

(3) バイアス電流の調整

次に、エミッタ抵抗（R24 あるいは R25）の両端の電圧を観測し、VR2 にてバイアス電流を調整します。バイアス電流値はエミッタ抵抗の両端電圧から換算します。いま、エミッタ抵抗値を 0.47Ω として、目標バイアス電流値を 20mA とすれば $0.47 \times 20 = 9.4\text{mV}$ が目標の電圧値になります。これは厳密にあわせる必要はまったくなく、近辺の値になれば OK です。

(4) バイアス電流を調整するとオフセット電圧が変化する場合がありますので、(2) (3) を繰り返して所定の値になるように繰り返し調整します。

8. 基板パターン

(1) シルク

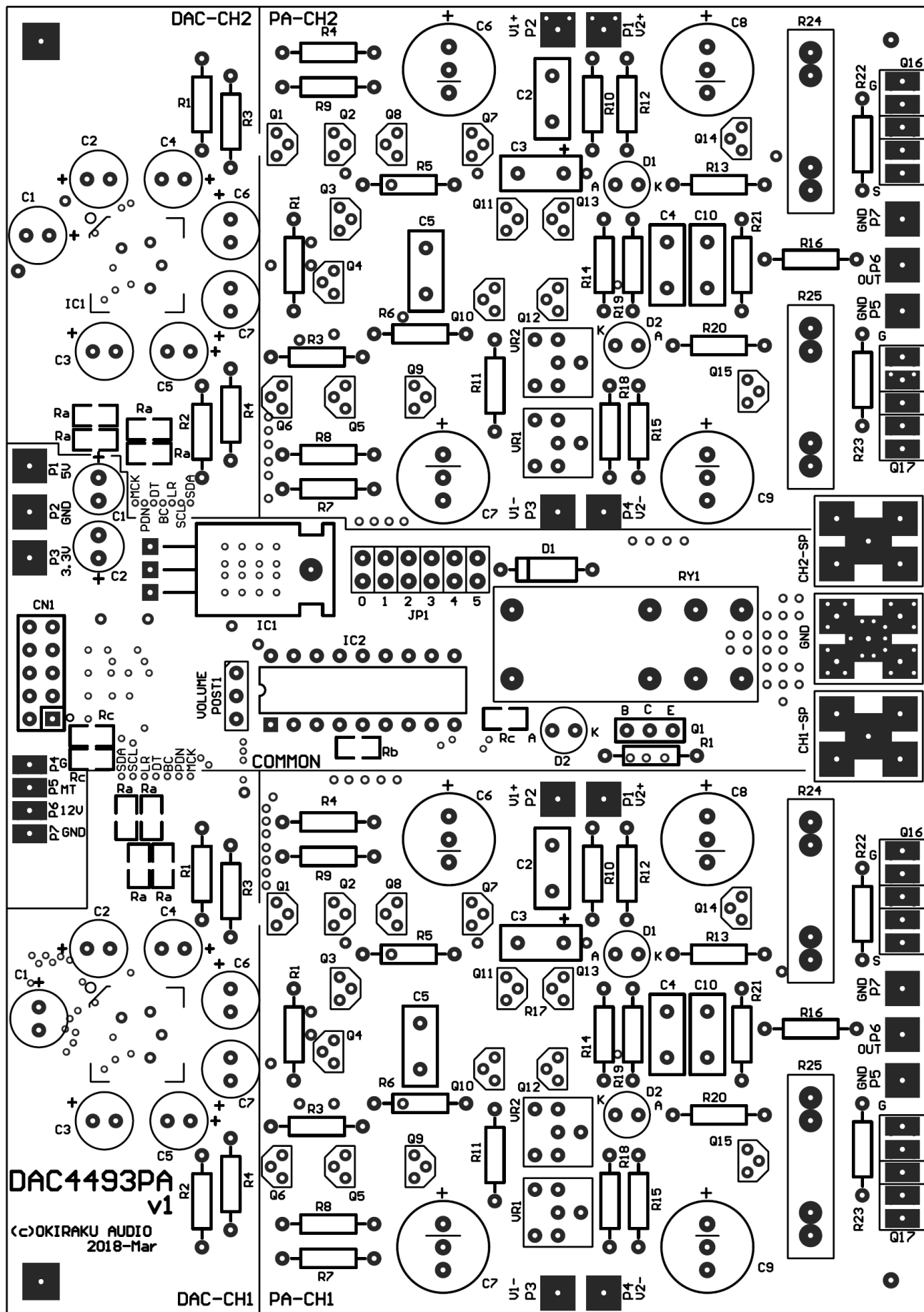
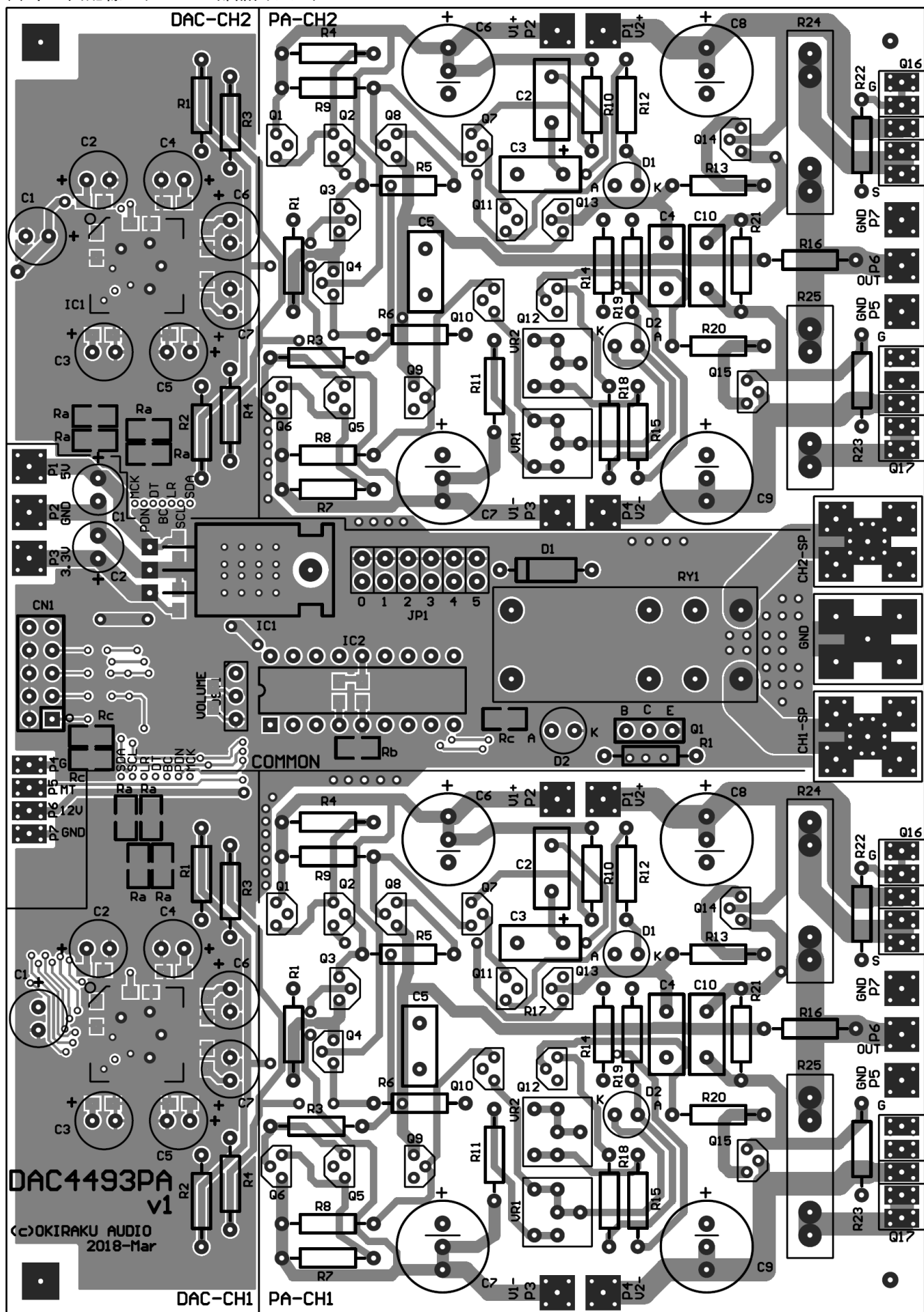


図 シルク

(2) 半田面配線パターン+部品面シルク



(3) 部品面配線パターン+部品面シルク

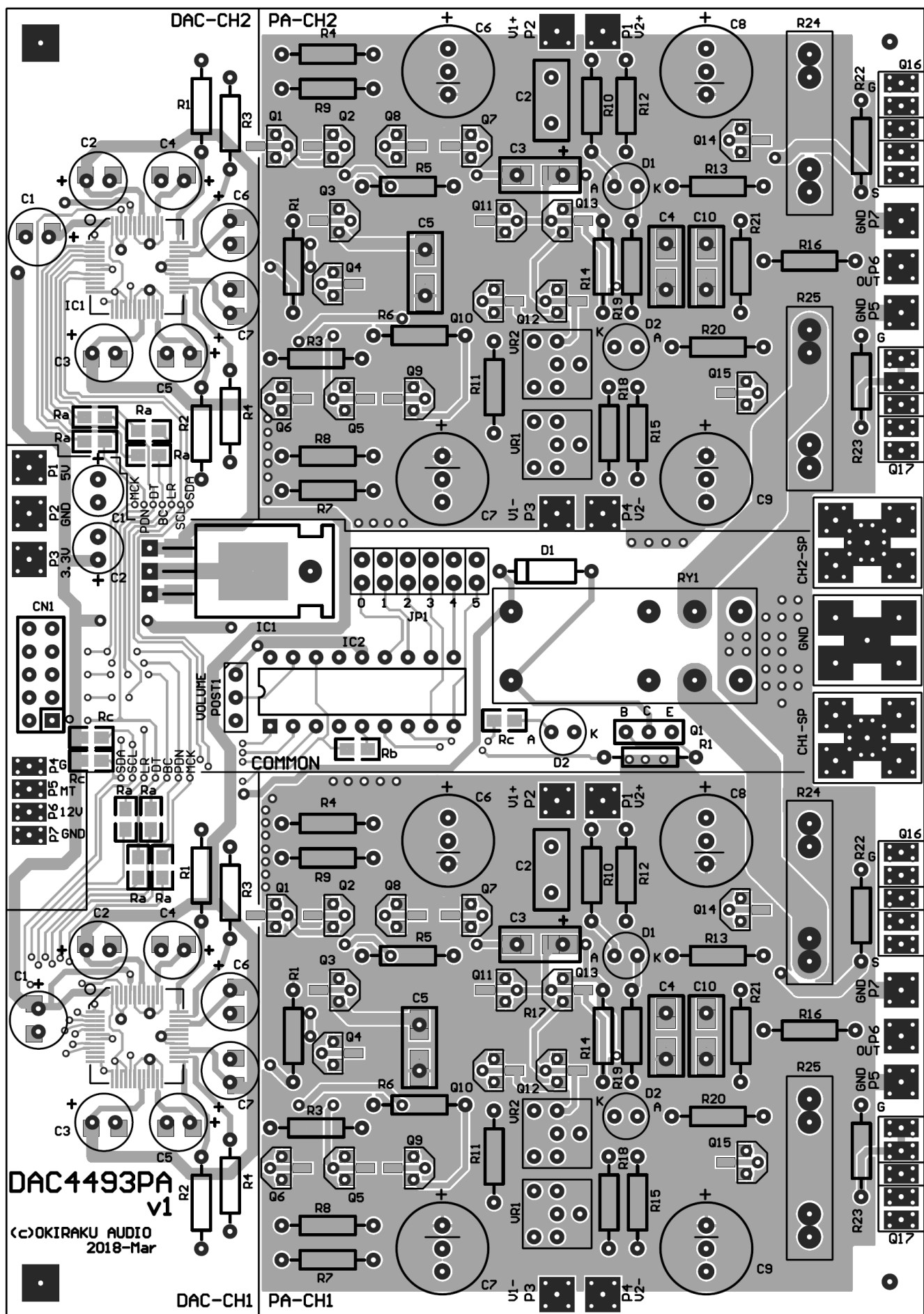


図 半田面配線パターン+部品面シルク

(4) 半田面配線パターン+半田面シルク

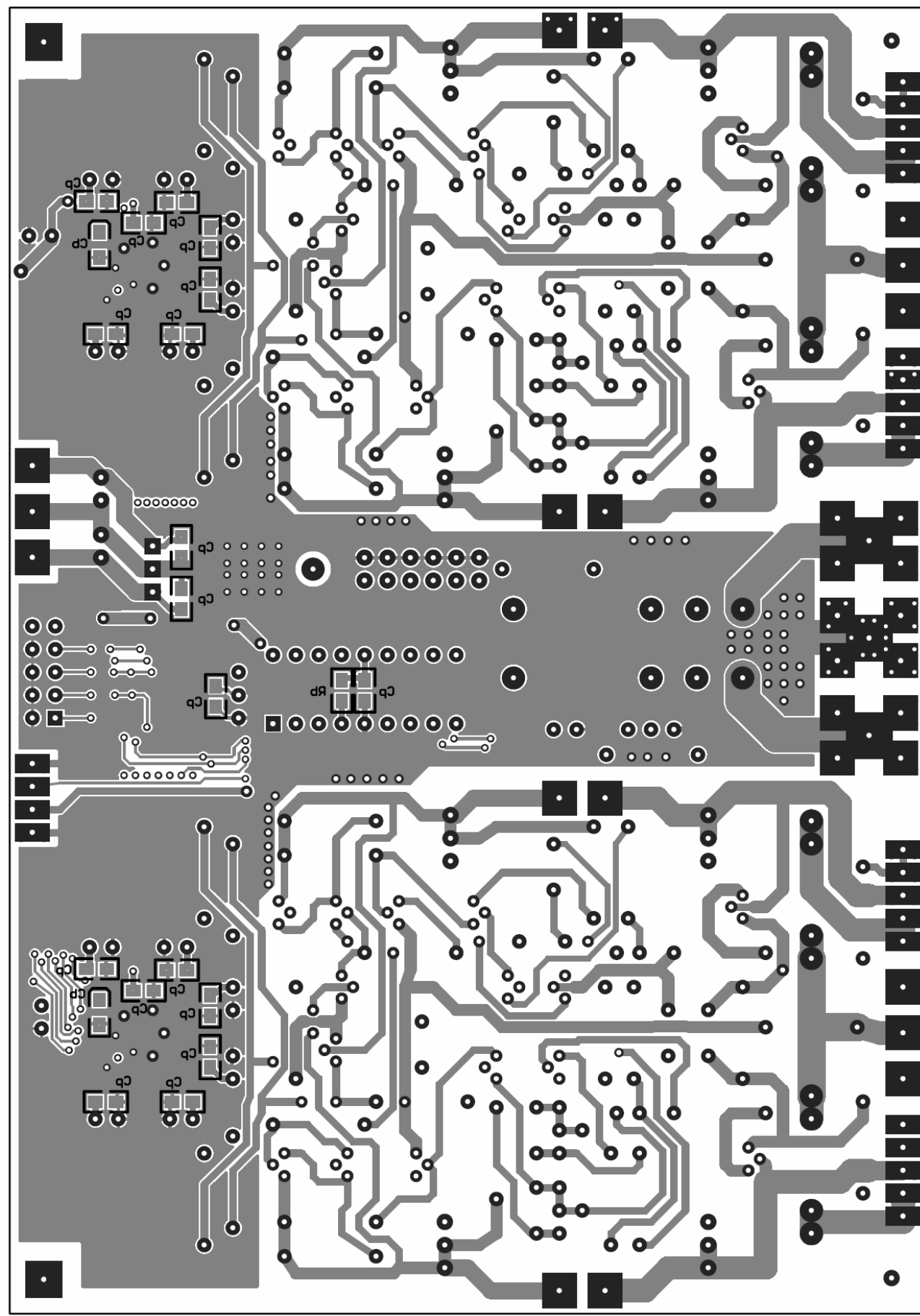
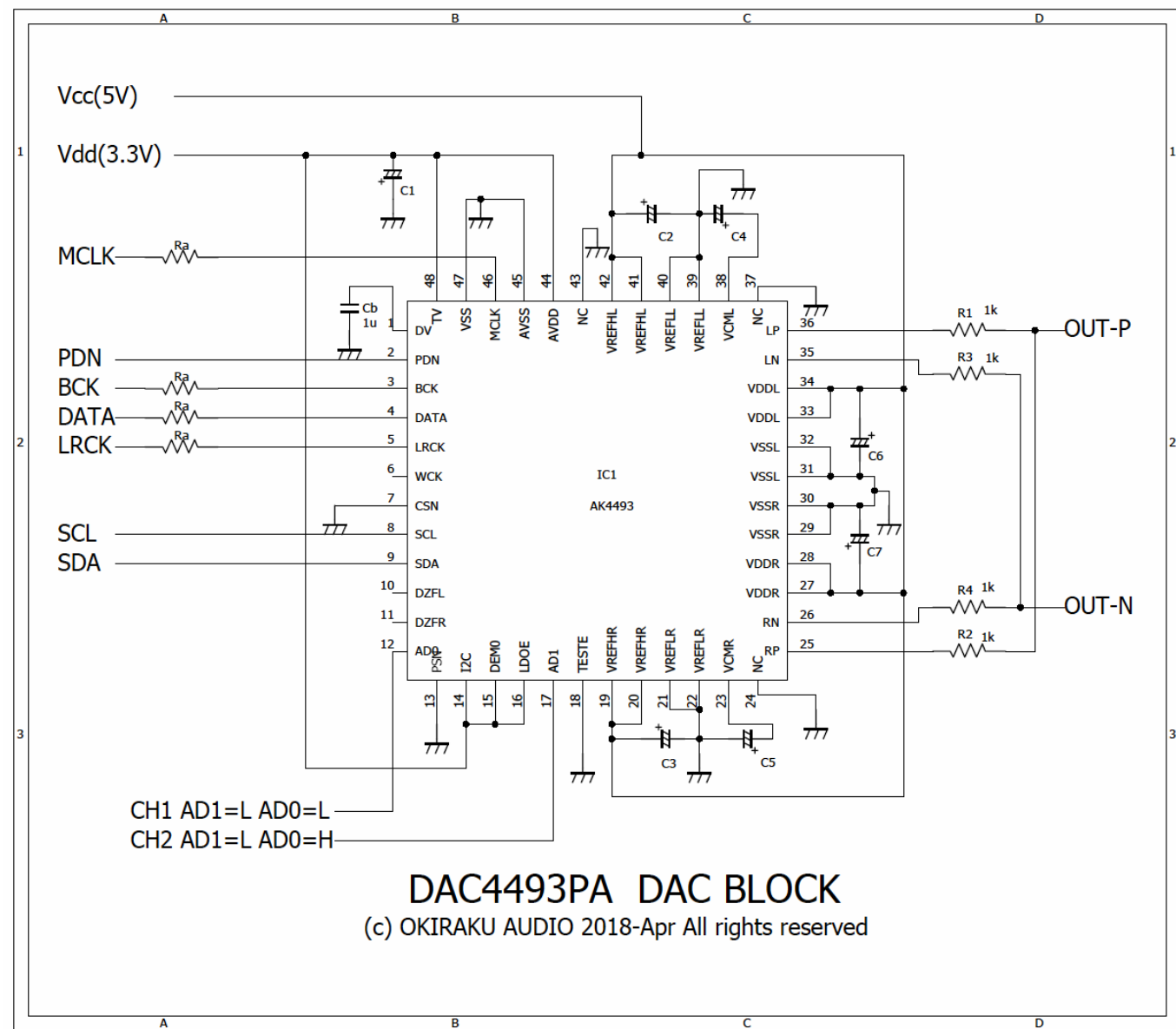


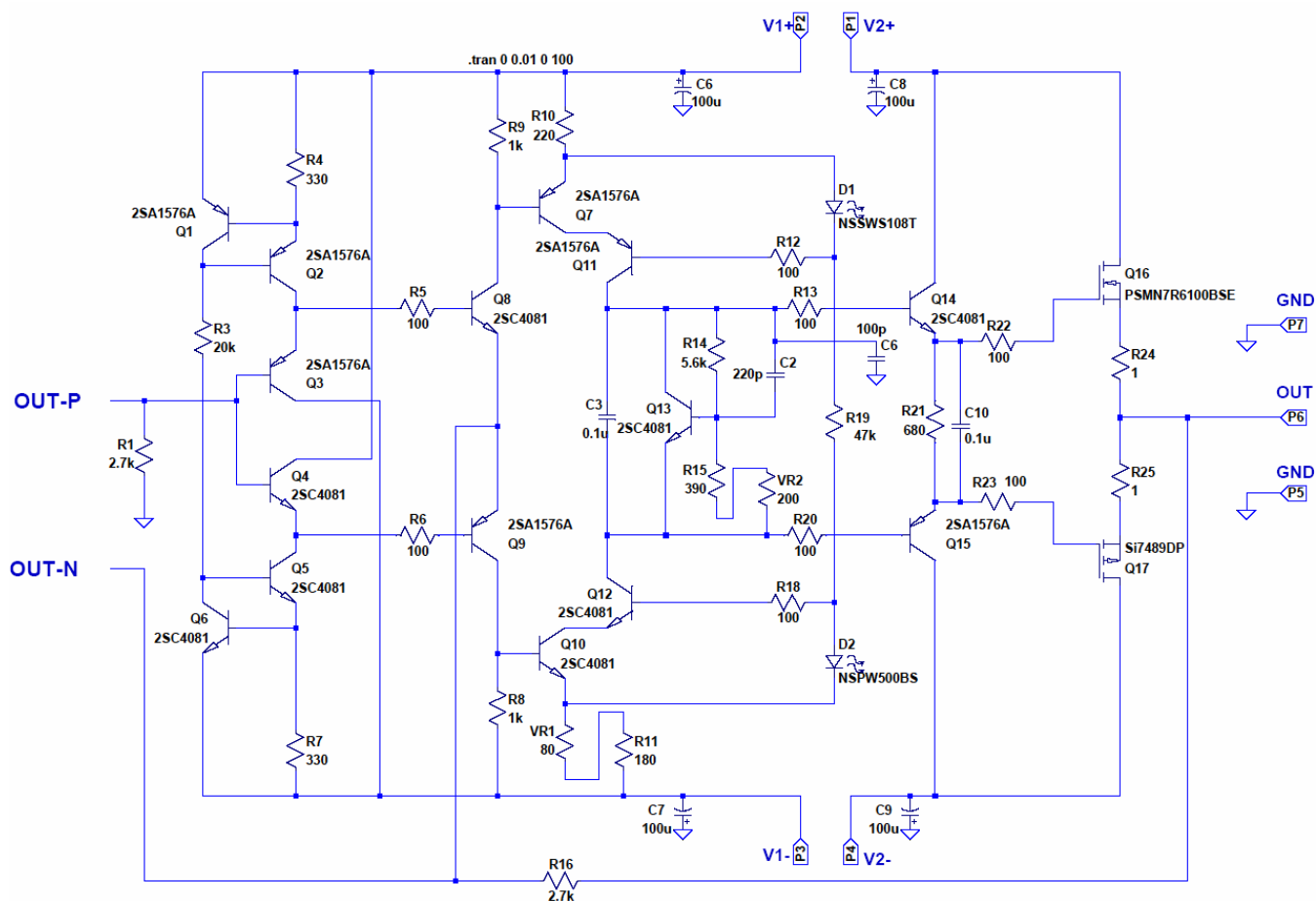
図 半田面配線パターン+半田面シルク

(1) CONTROL 部

(2) DAC 部



(3) パワーアンプ部

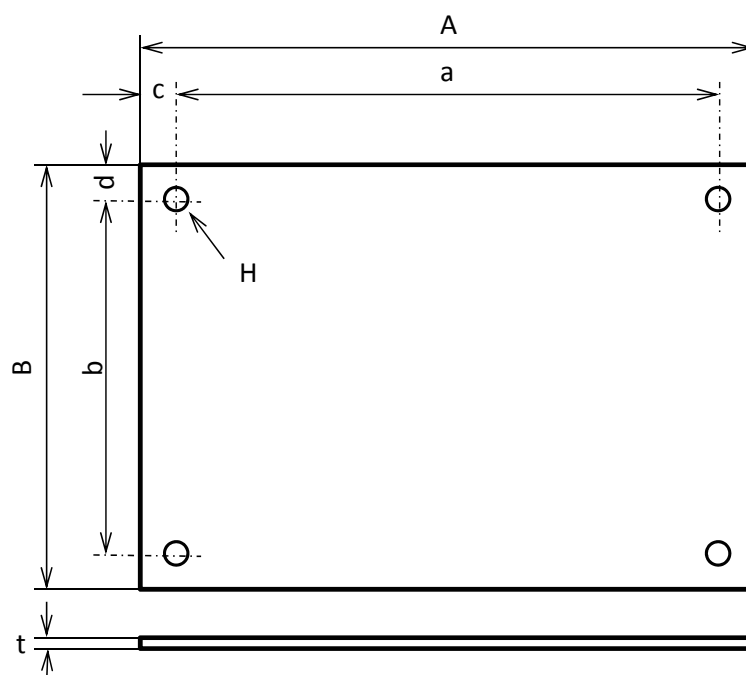


10. 基板寸法

本基板サイズは” WIDE “になります。

表 寸法 単位 mm/(mil) ※1mil=25.4/1000mm

	name	A	B	t	H	a	b	c, d
	STD-S	119.4 (4700)	43.2 (1700)	1.6	3.5 (138)	111.8 (4400)	35.6 (1400)	3.8 (150)
	STD	119.4 (4700)	81.3 (3200)	1.6	3.5 (138)	111.8 (4400)	73.7 (2900)	3.8 (150)
	STD-H	81.3 (3200)	59.7 (2350)	1.6	3.5 (138)	73.7 (2900)	52.1 (2050)	3.8 (150)
✓	WIDE	144.8 (5700)	101.6 (4000)	1.6	3.5 (138)	137.2 (5400)	94.0 (3700)	3.8 (150)
	None							



11. 編集履歴

Revision	DATE	CONTENT
R1	2018. 4. 28	初版