

DAC4490-5 AUDIO D/A Convertor for QUAD AK4490

AK4490 使用 オーディオ用 DAC 基板

製作マニュアル

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

本基板は旭化成エレクトロニクスの AK4490 を使用した D/A コンバータです。AK4490 は 32bit の分解能で、入力は DSD および PCM に対応し、電子ボリュームも使用可能な高性能・高機能な DAC 素子です。本基板ではこの素子を最大で 4 個使用し、多彩な動作モードを実現しています。たとえば、1 個のみ実装してステレオで使用する最もシンプルな使い方から、4 個使用してすべてモノラルの片チャンネルで動作（実質 8 パラ出力）させることが可能です（この場合はステレオ出力とするには 2 枚の基板が必要になります）。

また AK4490 の特徴としては多彩なフィルター設定が可能になっており、本基板ではすべての設定に対応できるようにしています。

好みの DAC 数やフィルターの設定で、オリジナルな D/A コンバータを作り上げるのに適していると思います。

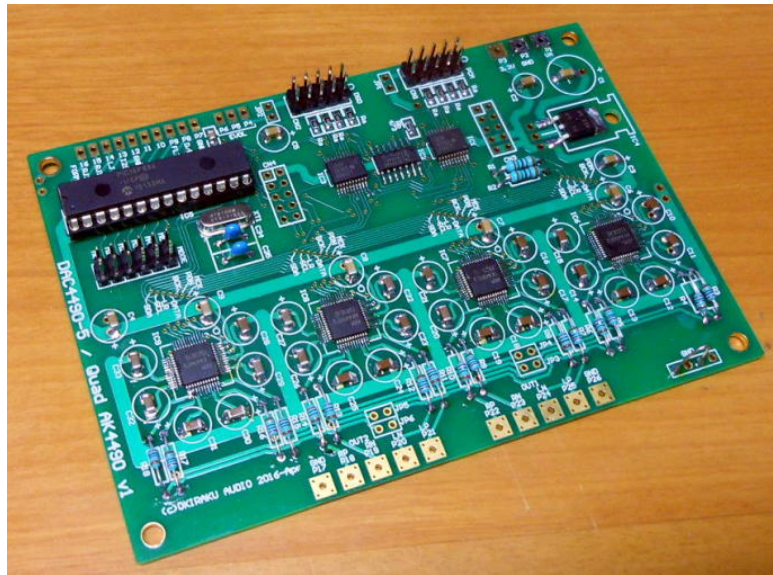


Figure 1 完成例

2. 仕様&構成 (Specification and Outline)

(1) 主な仕様 (Specification)

Table 1 主な仕様 (Specification)

機能 Function	オーディオ用 D/A コンバータ AUDIO D/A Convertor
DAC 素子 device	旭化成エレクトロニクス株式会社 AK4490 Asahi Kasei Microdevices Corporation AK4490 (32Bit DAC)
必要電源 Power	標準 5.0V。デジタル、アナログ分離する場合は 5V、3.3V の独立給電可能。 (typ. 5.0V)
特徴 Feature	最大で DAC 素子を 4 個搭載可能。動作モードは 1 DAC でのステレオ使用から 4 DAC でのモノラル使用まで多彩な動作モードを提供。
基板 PCB	FR4、サイズは巻末に記載 (Refer 9. BOARD SIZE)

(2)機能ブロック (outline)

本基板では最大4個のDAC素子を実装可能です。DAC素子は2個ずつの2グループに分けられます。通常はこのグループ間のアナログ出力は分離されていますが、接続するためのジャンパーも設けてあります。すなわち、グループ1、2を分離した状態で使用する場合、それぞれDAC素子を2個パラにし各ブロックをそれぞれ左右のチャンネルに振り分けたモノラル使用とすることができます。また、ブロック1、2間のジャンパー接続することで、DAC素子を4個パラにしたモノラル使用とすることができます。この場合は1枚の基板で片チャンネル分のみの実装になりますのでステレオ構成には2枚必要になります。このように、本基板では、多彩な出力構成ができることが一つの特徴です。

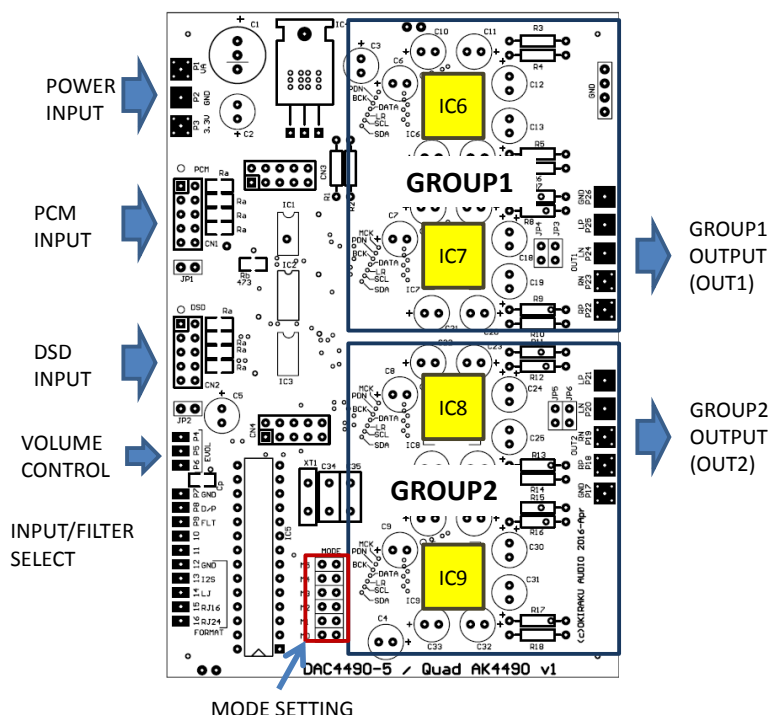


Figure 2 構成概略 (OUTLINE OF DAC4490-5)

3. 端子機能 (TERMINAL FUNCTION)

(1) 基板端子の説明 (PCB-PAD FUNCTION)

Table 2 基板端子機能 (PCB-PAD FUNCTION)

No	Name	Content		
P1	VA	5V ANALOG POWER	アナログ電源入力	POWER
P2	GND	POWER GND	電源 GND	
P3	3.3V	3.3V DIGITAL POWER	デジタル電源入力	
P4	VCC	VCC		Volume Control Connect P4 and P5, when Volume control is not used.
P5	EVOL	CENTER for VR	未使用時はP4-5を接続	
P6	GND	GND		
P7	GND	GND		INPUT/FILTER 選択 (2) (3) in detail
P8	D/P	DSD/PCM SELECT	H:DSD L:PCM (default)	
P9	FLT (FLT0)	FILTER SD bit	H:SD=1 L:SD=0	
P10	(FLT1)	FILTER SLOW bit	H:SLOW=0 L:SLOW=1	
P11	(FLT2)	FILTER SUPER SLOW bit	H:SSLOW=0 L:SSLOW=1	FORMAT 選択 (PCM 入力時) (4) in detail
P12	GND	COMMON	Format select when connect to L (GND).	
P13	I2S	I2S (24Bit)	I2S (32Bit) select, when all open.	
P14	LJ	Lift justified		
P15	RJ16	Right Justified 16Bit		
P16	RJ24	Right Justified 24Bit		

Table 2 基板端子機能(PCB-PAD FUNCTION)

No	Name	Content		
P17	GND	G2 SIGNAL GND	信号 GND	Group 2 Analog output
P18	RP	G2 Right channel (+)	G2 右+	
P19	RN	G2 Right channel (-)	G2 右-	
P20	LN	G2 Left channel (-)	G2 左-	
P21	LP	G2 Left channel (+)	G2 左+	
P22	RP	G1 Right channel (+)	G2 右+	Group 1 Analog output
P23	RN	G1 Right channel (-)	G2 右-	
P24	LN	G1 Left channel (-)	G2 左-	
P25	LP	G1 Left channel (+)	G2 左+	
P26	GND	G1 SIGNAL GND	信号 GND	

(2) コネクタ (Connector)

(i) CN1 : PCM-INPUT

CN1 は PCM 入力用のコネクタです (CN1 is a input for PCM).

Table 3 CN1 (PCM INPUT)

Pin	Name	Content		Pin	Name	Content
1	DATA	DATA		2	GND	GND
3	LRCK	LR CLOCK (WORD CLOCK)		4	GND	GND
5	BCK	Bit Clock		6	GND	GND
7	MCK	Master Clock		8	GND	GND
9	(Vdd)			10	(Vdd)	

Pin9, 10 は JP1 を接続すると、基板内部の VDD と接続されます。

Pin9, 10 will be connected to VDD of PCB, when JP1 is connected.

(ii) CN2 : DSD-INPUT

CN2 は DSD 入力用のコネクタです (CN2 is a input for DSD).

Table 4 CN2 (DSD INPUT)

Pin	Name	Content		Pin	Name	Content
1	DATA-L	L channel DATA		2	GND	GND
3	DATA-R	R channel DATA		4	GND	GND
5	BCK	Bit Clock		6	GND	GND
7	MCK	Master Clock		8	GND	GND
9	(Vdd)			10	(Vdd)	

Pin9, 10 は JP1 を接続すると、基板内部の VDD と接続されます。

Pin9, 10 will be connected to VDD of PCB, when JP2 is connected.

(3) ジャンパー (JUMPER)

(i) JP1

CN1 の Pin9, 10 と基板内 VDD とを接続する場合に使用します。

(ii) JP2

CN2 の Pin9, 10 と基板内 VDD とを接続する場合に使用します。

(iii) JP3, 4, 5, 6

グループ 1、2 のアナログ出力を接続する場合に使用します。

JP3~JP6 connect analog outputs between GROUP1 (IC6, 7) and GROUP2 (IC8, 9).

4. 設定方法 (SETTING)

(1) 入力設定/P8 (Input select/P8)

P8 (D/P) は入力の切り替えに使用します。デフォルトでは下表の状態になります。

Table 5 入力選択 (Input Select / Default)

P8 (D/P)	INPUT
OPEN (3.3V)	DSD INPUT
GND	PCM INPUT

入力選択方法については反転させることも可能です。下記の手順の実行により、内部での入力選択を変更することができます。

(i) 入力選択を反転させる場合 (Reversed input select)

P15, P16 の両端子を GND に接続した状態で電源を投入し数秒後以降に電源を切断します (Turn on and off the power once, in the state of setting both P15 and P16 connected to GND)。P15, 16 の状態はもとに戻します。以降は入力選択が反転して下表のようになります。

Table 6 入力選択 (Input Select / Reversed)

P8 (D/P)	INPUT
OPEN (3.3V)	PCM INPUT
GND	DSD INPUT

(ii) 入力選択をデフォルトに戻す場合 (Default input select)。

P13, P14 の両端子を GND に接続した状態で電源を投入し数秒後以降に電源を切断します (Turn on and off the power once, in the state of setting both P13 and P14 connected to GND)。P13, 14 の状態はもとに戻します。以降は入力選択が既定値として Table 5 になります。

(2) フィルター設定 (filter setting)

P9~P11 については AK4490 のフィルターの状態を設定する SD, SLOW, SSLOW を変更します。通常はすべて OPEN の状態が AK4490 のデフォルト状態になります。

Table 7 Filter 設定

Pin	Condition	Setting	AK4490 Data sheet
P9	OPEN (3.3V)	SD Bit = 1	SD: Minimum delay Filter Enable 0: Traditional Filter 1: Short delay Filter (default)
	GND	SD Bit = 0	
P10	OPEN	SLOW Bit = 0	Slow: Slow Roll-off Filter Enable 0: Sharp Roll-off Filter (default) 1: Slow Roll-off Filter
	GND	SLOW Bit = 1	
P11	OPEN	SSLOW Bit = 0	SSLOW: Super Slow Roll-off Filter Enable 0: Disable (default) 1: Enable
	GND	SSLOW Bit = 1	

(3) PCM 動作時のフォーマット選択 (format select. PCM input only)

P13~P16 は PCM 入力時のフォーマットを指定します。これらの端子はすべて OPEN にするか、あるいは 1 つのみ GND に接続して使用します。複数の端子を GND に接続しても基板の故障にはなりませんが、複数のピンが GND に接続した状態で電源が立ち上がると、PIC マイコン内部の入力設定が変更される場合があります。

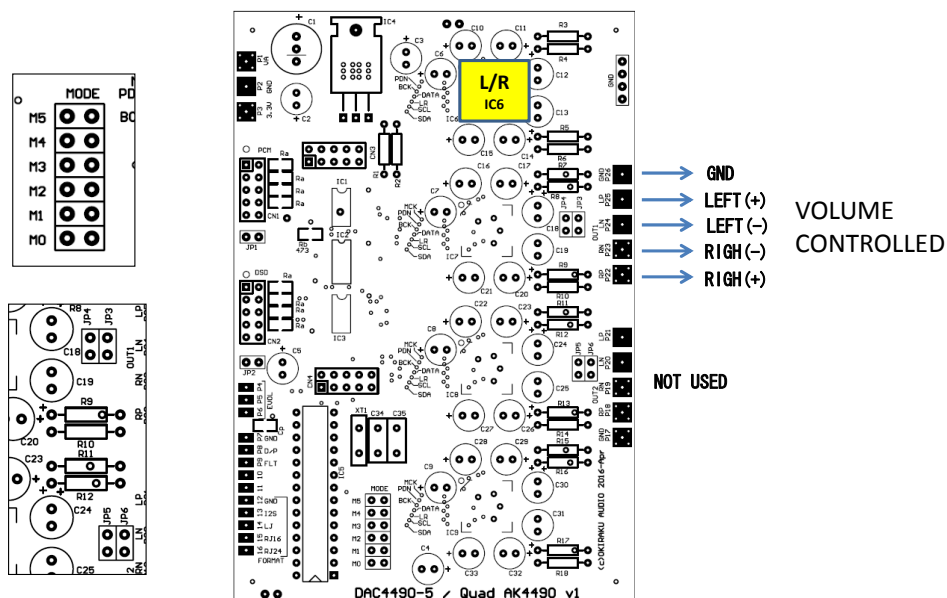
Table 8 Input format select (PCM only)

P13 (I2S)	P14 (LJ)	P15 (RJ16)	P16 (RJ24)	Select FORMAT
OPEN (3.3V)	OPEN (3.3V)	OPEN (3.3V)	OPEN (3.3V)	I2S 32Bit
GND	OPEN	OPEN	OPEN	I2S 24Bit
OPEN	GND	OPEN	OPEN	左詰め Left justified 32Bit
OPEN	OPEN	GND	OPEN	右詰め Right Justified 16Bit
OPEN	OPEN	OPEN	GND	右詰め Right Justified 24Bit

- (4) ジャンパー機能 M0-5 (MODE SETTING / M0 to M5)
- (a) 動作モード (RUNNING MODE SETTING) M0, M1, M2
- M0, M1, M2 を使用して本基板の動作モードを設定します。

Table 9 動作モード設定 (Running MODE)

No.	M2	M1	M0	動作モード Running MODE	DAC 素子数 N. of DAC	参照図 Reference fig.
MODE0	OPEN	OPEN	OPEN	1 DAC 使用ステレオ出力 ONE chip STEREO	1 (IC6)	Fig. 3 MODE0 SETTING
MODE1	OPEN	OPEN	SHORT	2DAC 使用 2 ステレオ出力 DUAL STEREO (2 output)	2 (IC6, 8)	Fig. 4 MODE1 SETTING
MODE2	OPEN	SHORT	OPEN	2DAC 使用ステレオ出力 Single MONO/ STEREO OUTPUT	2 (IC6, 8)	Fig. 5 MODE2 SETTING
MODE3	OPEN	SHORT	SHORT	2DAC 使用 2 ステレオ出力 DUAL PARA STEREO	4 (IC6-9)	Fig. 6 MODE3 SETTING
MODE4	SHORT	OPEN	OPEN	DUAL PARA MONO	4 (IC6-9)	Fig. 7 MODE4 SETTING
MODE5	SHORT	OPEN	SHORT	QUAD PARA MONO-Lch	4 (IC6-9)	Fig. 8 MODE5 SETTING
MODE6	SHORT	SHORT	OPEN	QUAD PARA MONO-Rch	4 (IC6-9)	Fig. 9 MODE6 SETTING
MODE7	SHORT	SHORT	SHORT	reserved		



MODE0	- Single DAC - STEREO OUTPUT - GROUP1 OUTPUT ONLY (VOLUME CONTROLLED)	- M0:OPEN, M1:OPEN, M2:OPEN, - JP3, 4, 5, 6:OPEN
-------	---	---

Figure 3 MODE0 SETTING

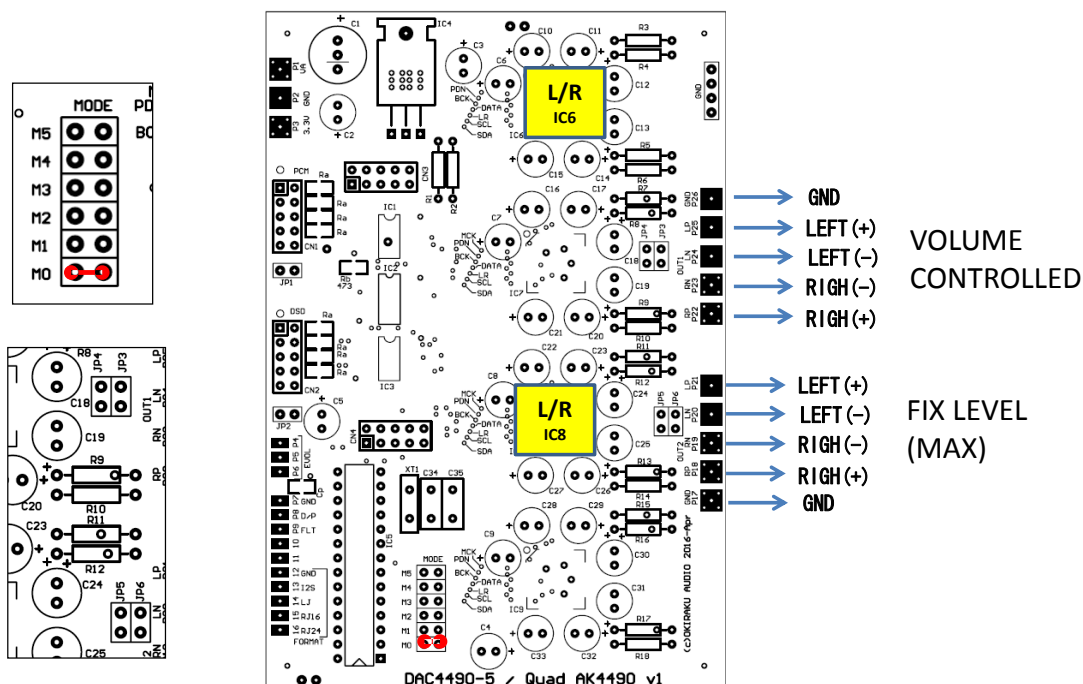


Figure 4 MODE1 SETTING

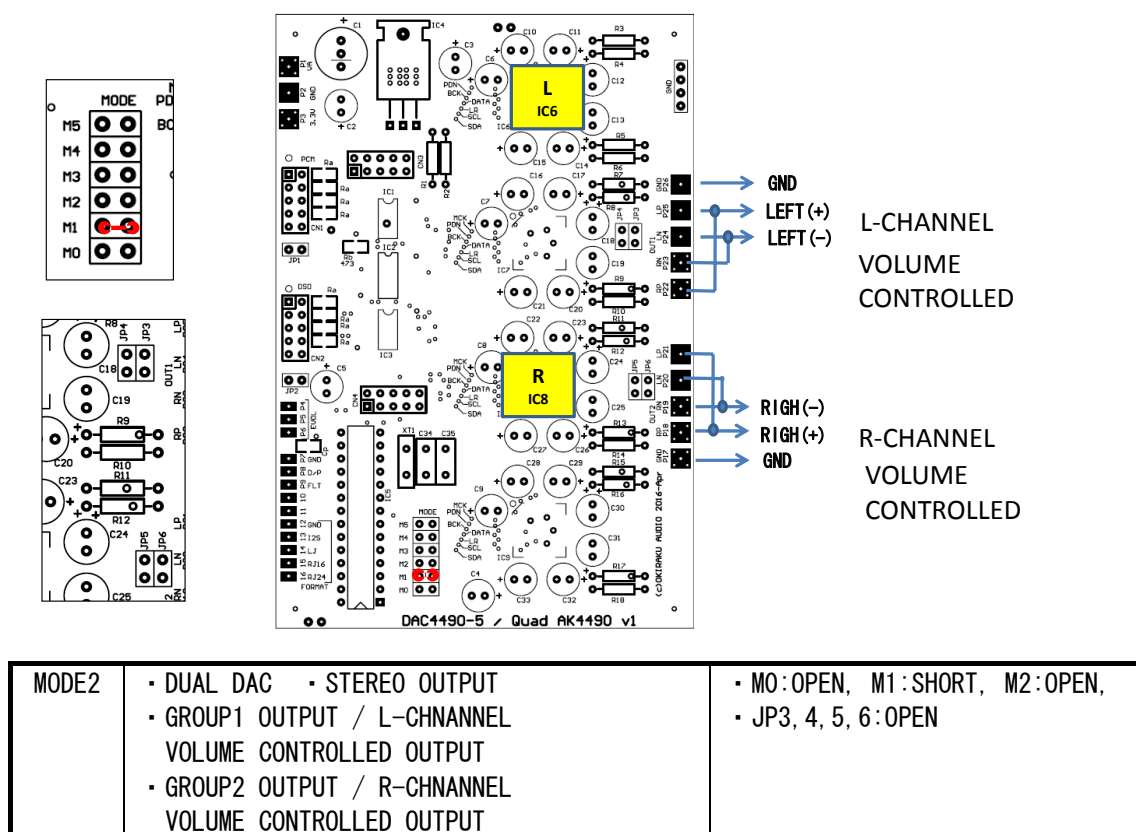


Figure 5 MODE2 SETTING

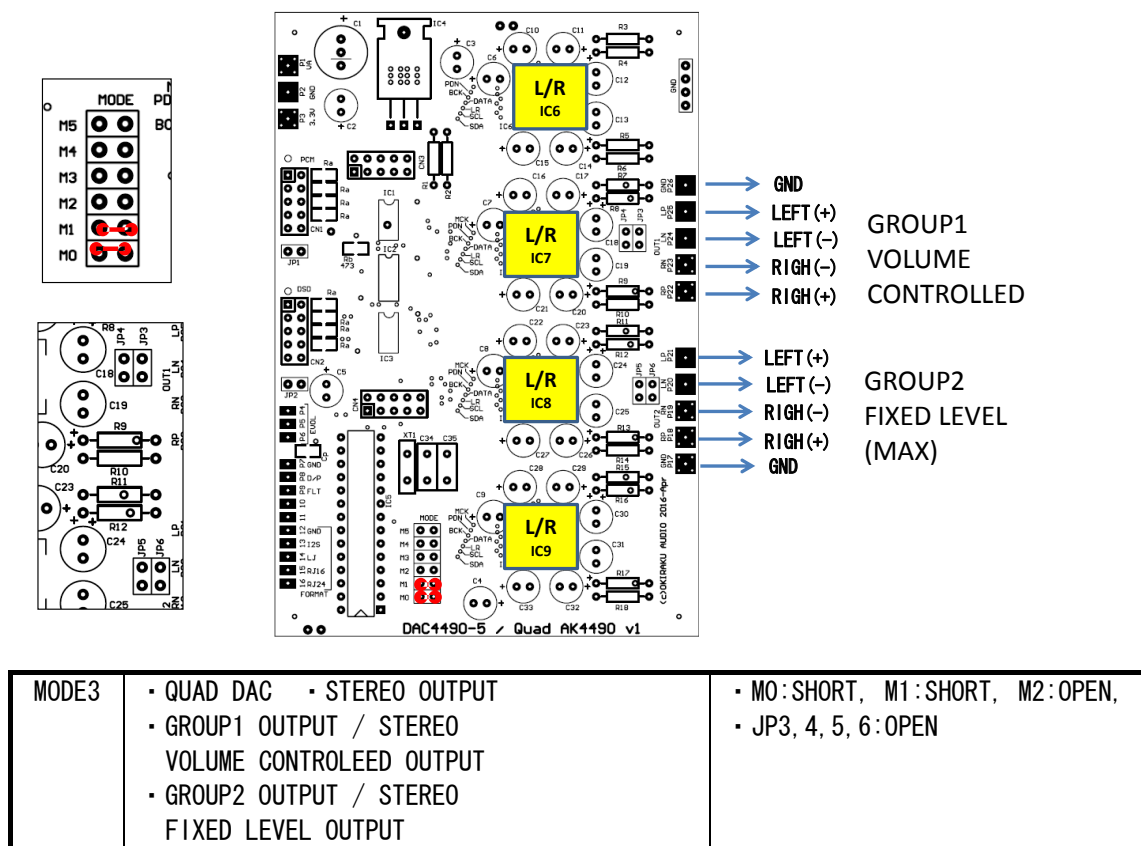


Figure 6 MODE3 SETTING

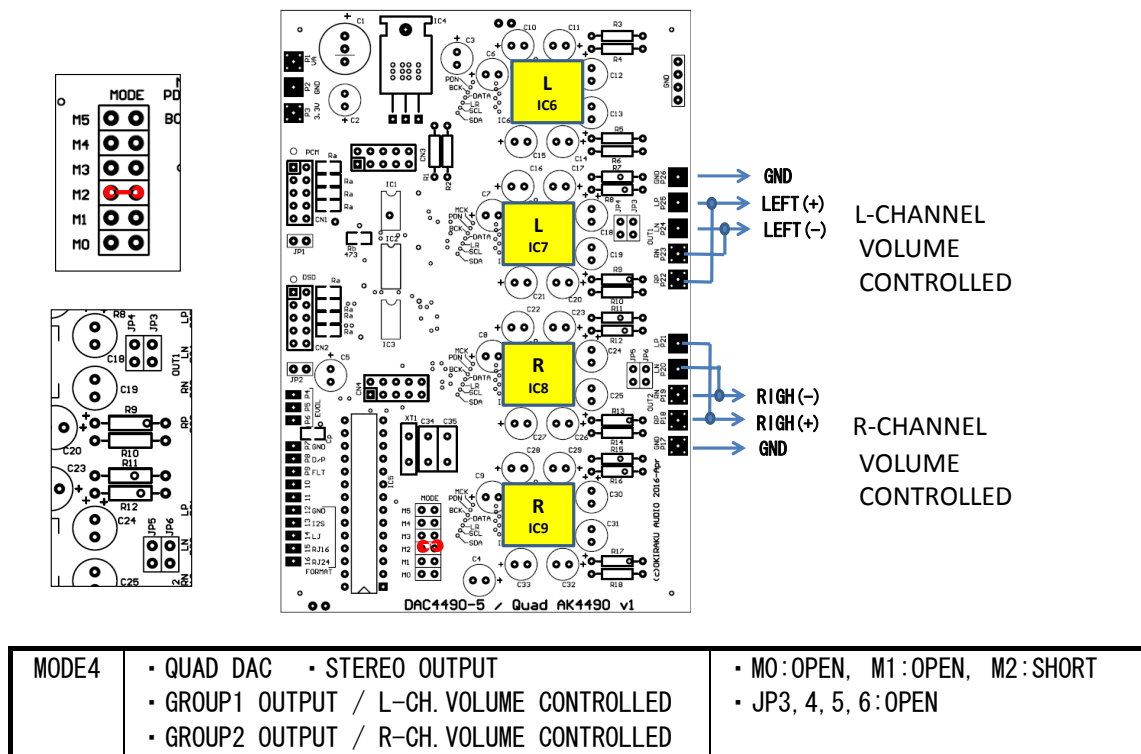


Figure 7 MODE4 SETTING



MODE6	▪ QUAD DAC ▪ MONO OUTPUT ▪ GROUP1, 2 OUTPUT / R-CH. FIXED LEVEL	▪ M0:OPEN, M1:SHORT, M2:SHORT ▪ JP3, 4, 5, 6:SHORT
-------	---	---

OKIRAKU AUDIO / 2016 All Rights Reserved

(b) サウンド設定 (SOUND SETTING) M3, M4

M3, M4 は Sound setting に使用します。これらの設定は AK4490 の 0x08 レジスター (control7) の SC0, SC1 に対応します。

Table 9 SOUND SETTING

M4	M3	SOUND SETTING	SC1	SC0
OPEN	OPEN	Sound Setting 1	0	0
OPEN	SHORT	Sound Setting 2	0	0
SHORT	OPEN	Sound Setting 3	1	1
SHORT	SHORT	RESERVED	1	1

(c) カットオフ設定 (Cut off frequency of DSD) M5

M5 は DSD 再生時における Cut Off 周波数の設定を変更します。

Table 10 Cutoff Frequency SETTING

M5	Cut off filter	DSDD bit	DSDF Bit
OPEN	Cut off 50kHz	0	0
SHORT	Cut off 150kHz	1	1

5. 部品表 (Parts List)

下表を参照にて部品を取り付けます。

Table 11 DAC4490-5 部品表例 PARTS LIST (sample)

品名	番号	規格	仕様	個数	
抵抗	R1, 2	炭素皮膜 1/4W Carbon film	1.5k Ω	2	I2C PULLUPS
Register	R3-18	金属皮膜 1/4W Metal film	2k Ω ~	16	次段のアンプ回路に依存
	Ra	チップ抵抗 SMD	51 Ω	8	2012, 1608 size
	Rb	チップ抵抗 SMD	47k Ω	7	2012, 1608 size
コンデンサ	C1	電解コンデンサ Pola-type	470uF/16V	1	
Capacitor	C2-33	電解コンデンサ Pola-type	10-47uF/16V	32	
	C34, 35	セラミック ceramic	22p	2	
	Cp	チップセラミック SMD (Ceramic)	0.1uF	39	2012, 1608 size
IC	IC1	論理 IC (LOGIC IC)	74LVC245	1	
	IC2	論理 IC (LOGIC IC)	74LVC125	1	
	IC3	論理 IC (LOGIC IC)	74LVC245	1	
	IC4	電圧レギュレータ Voltage Reg.	48M033 3.3V	1	78N TYPE Pin assign
	IC5	Micro-Controller	PIC16F883or886	1	Programmed
	IC6-9	DAC	AK4490	4	Max 4
XTAL	XT1	HC-49/S	10MHz	1	
基板 PCB			DAC4490-5	1	

ハッチング部はキットに標準で付属あるいはオプション設定もあり。

6. 接続方法 (CONNECTION)

(1) 電源の接続 (POWER CONNECTION)

下記の2つのパターンでの接続が可能です。

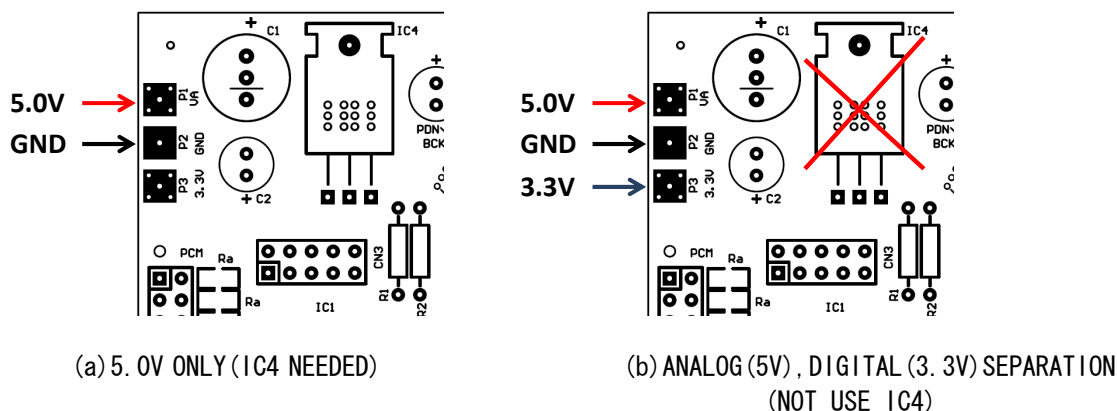


Figure 10 電源の接続 (POWER CONNECTION)

(2) 入力の接続 (INPUT CONNECTION)

入力は10Pのコネクタを使用して、PCMフォーマットあるいはDSDフォーマットで入力します。

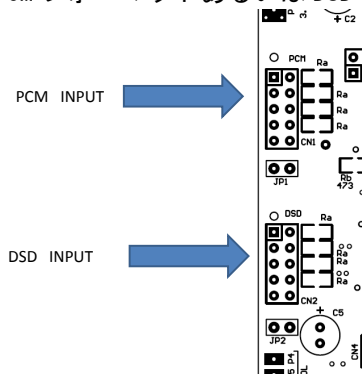


Figure 11 入力 (SIGNAL INPUT)

(3) 選択スイッチ等の接続 (Function SW, etc)

- ・電子ボリューム用のVRはBカーブで1~50k Ω を使用します。電子ボリューム機能を使用しない場合はP4, 5間を接続します (ボリューム最大で使用)。
- ・入力選択スイッチはロータリースイッチ等を使用します。

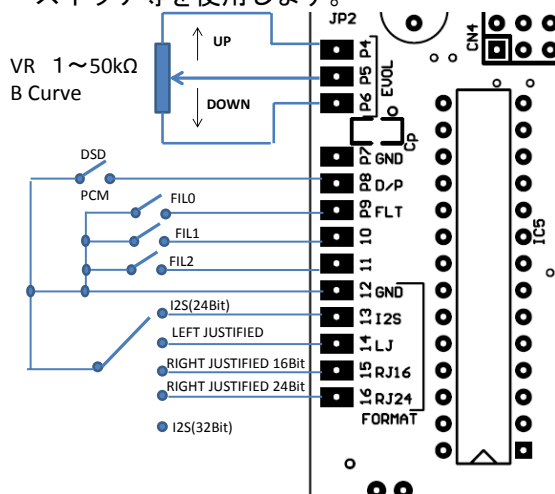


Figure 12 選択スイッチ等の接続 (CONNECTION OF SWITCHES)

(4) 出力の接続 (OUTPUT CONNECTION)

DAC4490-5 のアナログ出力は差動出力ですので、外付けに差動アンプを接続します。回路例は AK4490 のデータシートを参照してください。なお、DAC4490-5 では出力が加算出力（最大 8 加算）される場合があるので、その場合は帰還抵抗値を下げるか、あるいは加算抵抗値を上げるかで調整してください。たとえば動作モード 4 (4 加算) の場合、Figure 40 の基板内の抵抗を $1.5\text{k}\Omega$ から $6\text{k}\Omega$ 程度に変更します。同様に Figure 42 であれば $2.0\text{k}\Omega$ を $8\text{k}\Omega$ 程度に変更してください。

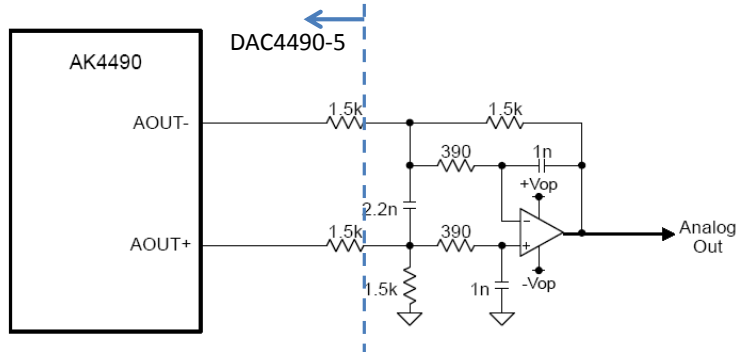


Figure 40. External LPF Circuit Example 1 for PCM ($f_c = 99.2\text{kHz}$, $Q=0.704$)

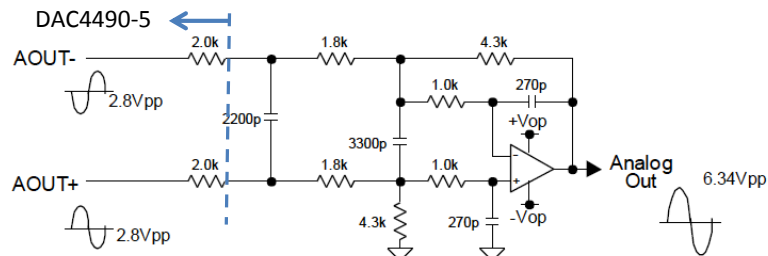


Figure 42. External 3rd Order LPF Circuit Example for DSD

Figure 13 外部接続回路例 (Refer AK4490 Data sheet)

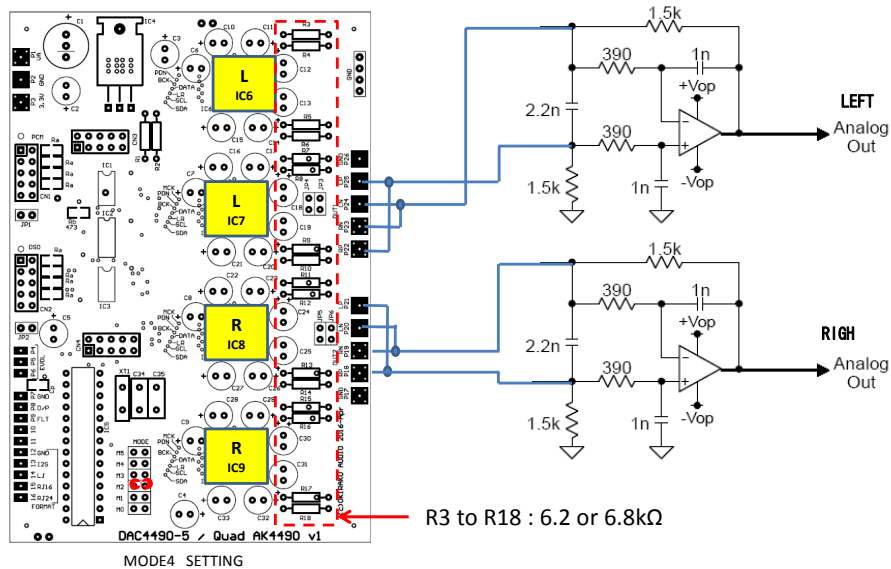
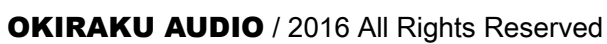
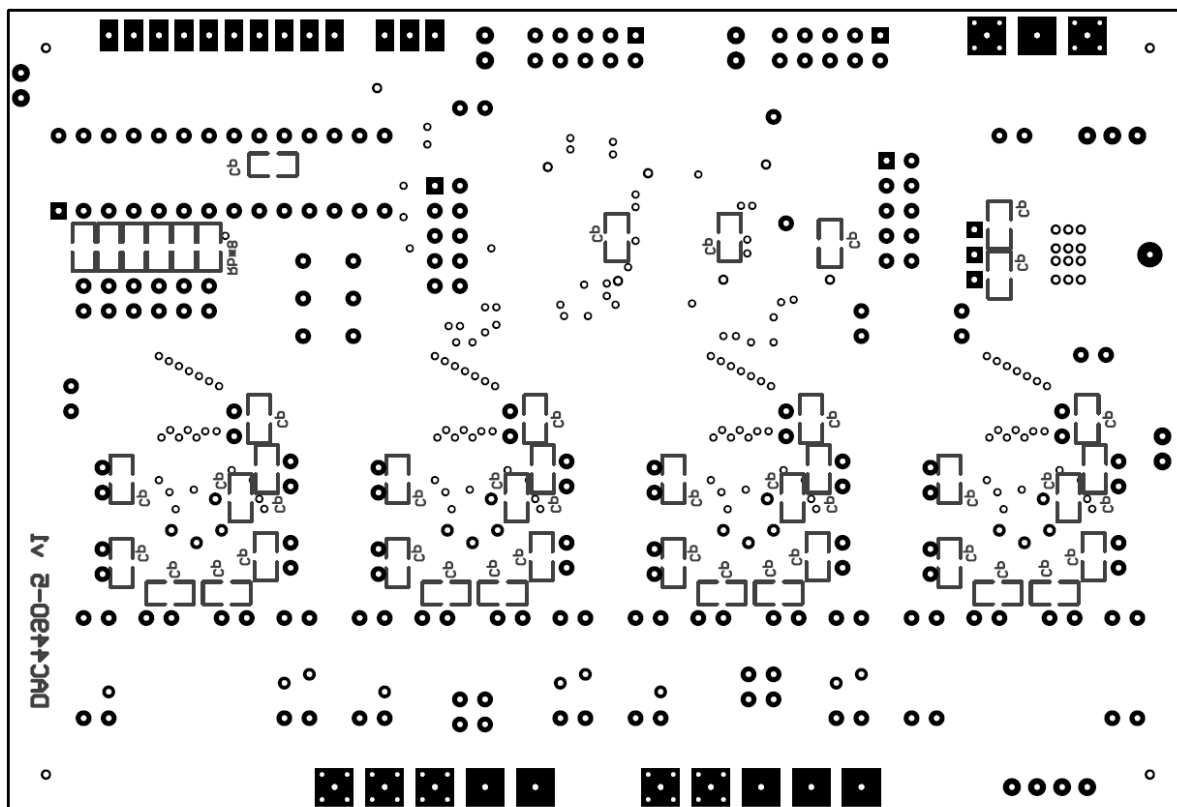


Figure 14 外部回路例 (External circuit sample for MODE4 SETTING)

(1)シルク印刷 (SILK) Figure 15



(3) 半田面シルク (BOTTOM LAYER SILK) Figure 17



8. 回路図 (Schematic)

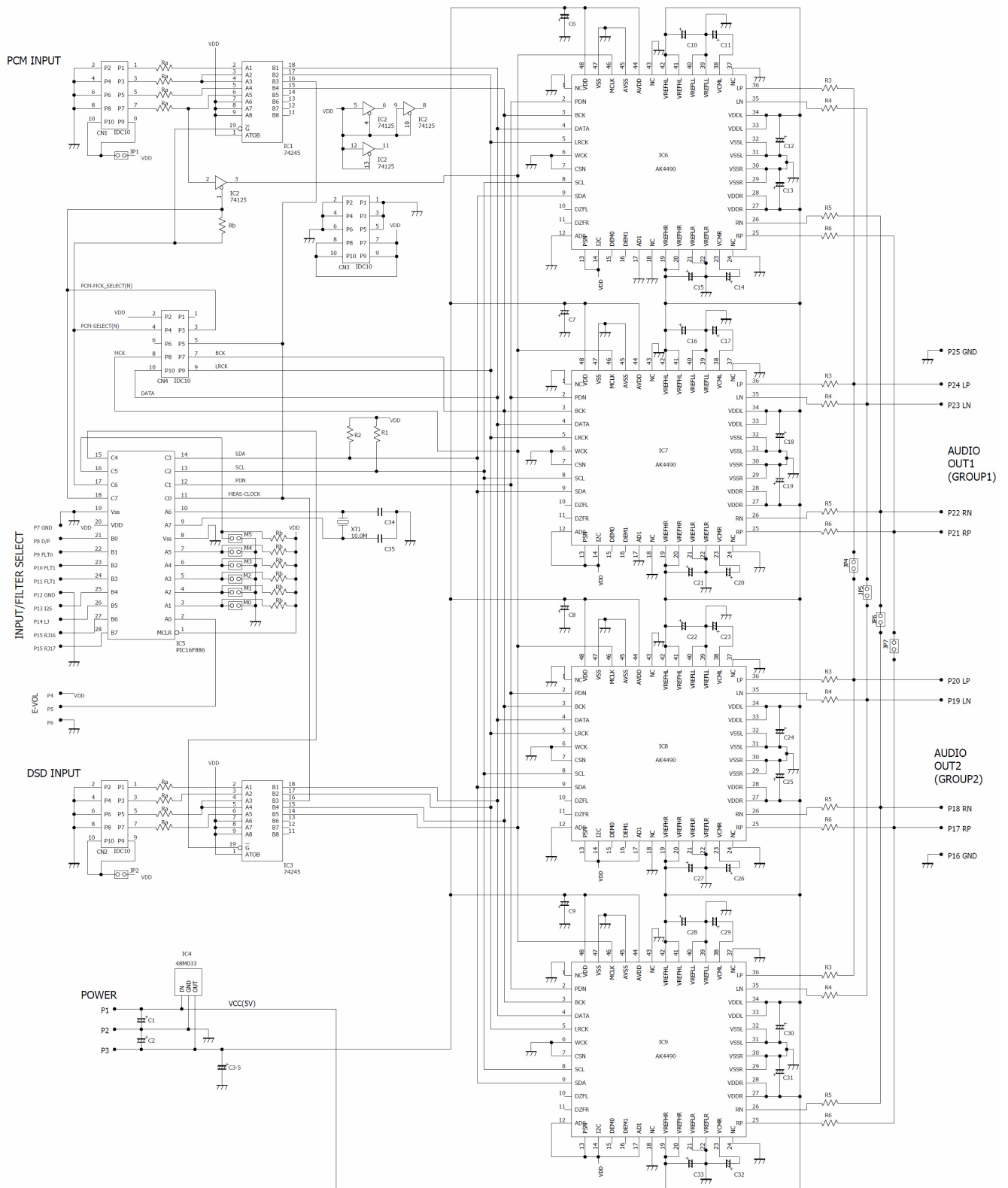


Figure 18 Schematic

9. 【重要 (Important)】 基板パターンの修正 (Pattern repair)

(1) 対象基板 (Target PCB)

対象基板は DAC4490-5 / Quad AK4490 v1 になります。

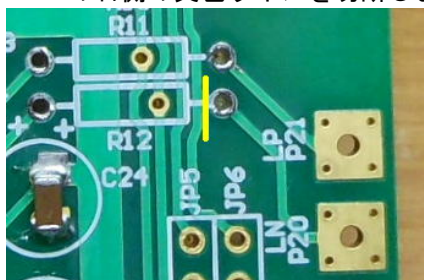


(2) 修正箇所

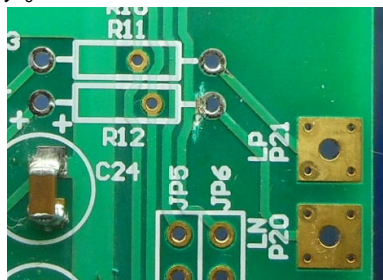
修正箇所はトータルで2箇所あります。

(i) 部品面でのパターン切断 (Cutting pattern on TOP LAYER)

R12 の右側の黄色ラインを切断します。



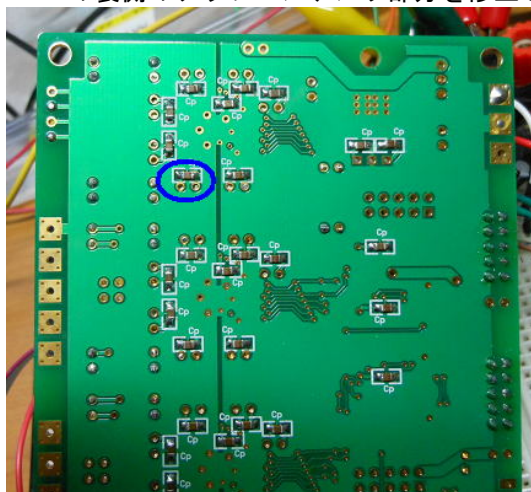
黄色線を切断 (Cut Yellow line)



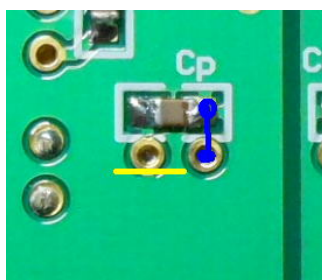
修正例 (Modified pattern)

(ii) 半田面でのパターン修正 (Repair pattern on BOTTOM LAYER)

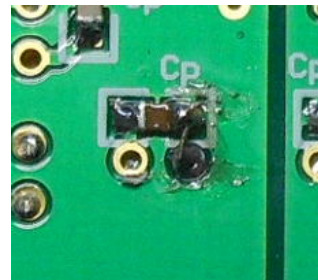
IC6 の裏側のチップコンデンサ部分を修正します (Repair pattern of Chip capacitor for IC6)



修正箇所 (Tager position)



黄色線を切断、青色を接続
Cut Yellow line
Connect Blue line



修正例 (Modified pattern)

10. 基板寸法 (BOARD SIZE)

本基板サイズは” STD “になります。

Table 12 寸法 単位 mm/(mil) ※1mil=25.4/1000mm

	name	A	B	t	H	a	b	c, d
	STD-S	119.4 (4700)	43.2 (1700)	1.6	3.5 (138)	111.8 (4400)	35.6 (1400)	3.8 (150)
✓	STD	119.4 (4700)	81.3 (3200)	1.6	3.5 (138)	111.8 (4400)	73.7 (2900)	3.8 (150)
	STD-H	81.3 (3200)	59.7 (2350)	1.6	3.5 (138)	73.7 (2900)	52.1 (2050)	3.8 (150)
	WIDE	144.8 (5700)	101.6 (4000)	1.6	3.5 (138)	137.2 (5400)	94.0 (3700)	3.8 (150)
	None							

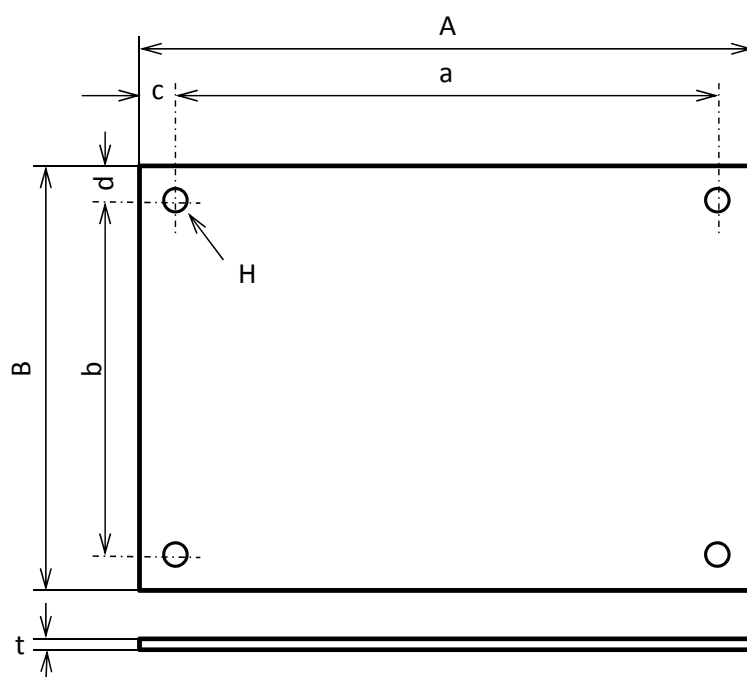


Figure 19 Board size

11. 編集履歴 (Revision)

Revision	DATE	CONTENT
R1	2016. 5. 22	初版
R2	2016. 5. 28	基板修正を追加
R3	2016. 5. 30	部品表修正
R4	2016. 6. 3	部品表修正