

DAC1860 / AD1860 8 パラ差動オーディオ D A C 製作マニュアル

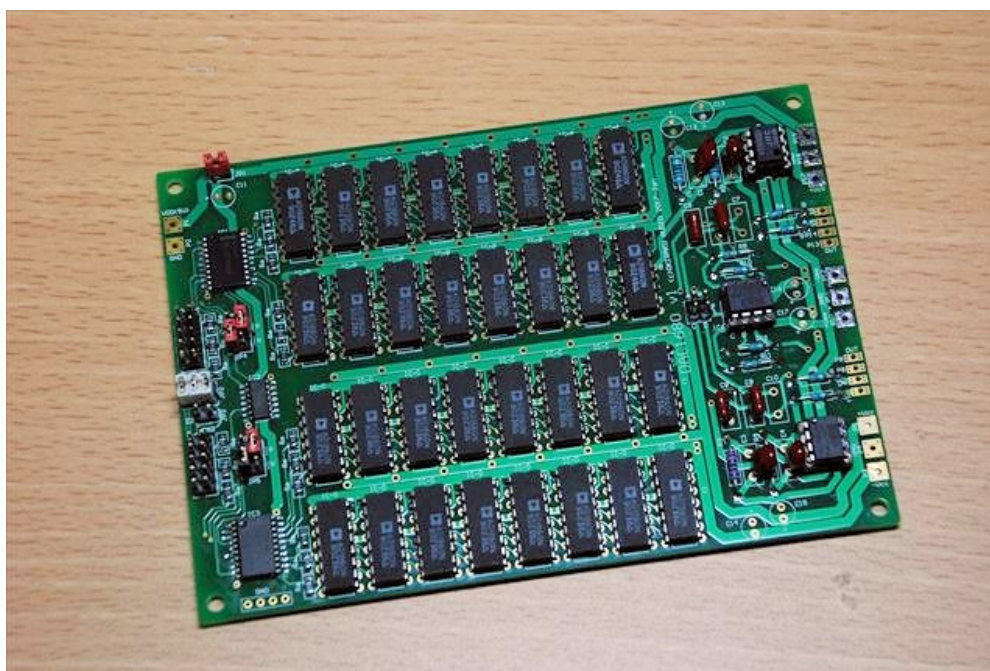
DAC1860 for 32pcs AD1860

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第3者に対して使用することはできません。

1. はじめに

本基板は往年のマルチビット D A C であるアナログデバイス社の AD1860 (18Bit) を 8 パラレル差動合成方式で使用したオーディオ用 DAC です。本基板上に 32 個の DAC 素子を搭載して使用しますが、さらにモノラル構成あるいは片チャンネル 64 パラなど多彩な使用方法も可能です。自作ならではのマルチパラ構成をオキラクに楽しむのに面白い D A C だと思います。



完成例

2. 仕様 (Specification)

表 主な仕様 (Specification)

機能 Function	オーディオ用 DAC Audio D/A Convertor
仕様 & 特徴 Spec. and features.	・ DAC 素子に AD1860 (18Bit) を 32 個使用 ・ 基本構成は 8 パラレル差動合成 ・ IV アンプおよび差動合成に OP アンプを使用し部品点数を低減。
必要電源 POWER	・ 正負電源 1.2 ~ 1.5V (OP アンプ用 : 電流容量は 100mA) ・ 正負電源 5V (DAC 用 : 電流容量は 500mA 必要)
基板仕様	FR4、厚さ 1.6mm、銅箔厚 70 μ m、金メッキ、サイズは巻末

3. 端子機能

(1) 基板端子機能

表 基板端子機能

No	機能	内容	備考
P1	VDD	ディジタル用電源 (+5V)	ディジタル用電源入力 (*1)
P2	GND	電源 GND	
P3	-VCC	DAC 用負電源 (-5V)	DAC 用電源 (C, D 用) (*2)
P4	GND	電源 GND	
P5	+Vcc	DAC 用負電源 (+5V)	
P6	C	IV アンプ出力 C	アナログ出力 (C, D 群)
P7	D	IV アンプ出力 D	
P8	GND	信号 GND	
P9	OUT	差動出力 (C-D)	
P10	+Vee	OP アンプ用正電源 (+15V)	OP アンプ用電源 (*3)
P11	GND	電源 GND	
P12	-Vee	OP アンプ用負電源 (-15V)	アナログ出力 (A, B 群)
P13	OUT	差動出力 (A-B)	
P14	GND	信号 GND	
P14	A	IV アンプ出力 A	
P14	B	IV アンプ出力 B	
P14	-Vcc	DAC 用負電源 (-5V)	DAC 用電源 (A, B 用) (*2)
P14	GND	電源 GND	
P15	+Vcc	DAC 用負電源 (+5V)	

(*1) JP1 を接続することにより P19(+Vcc)からロジック ICに 5V を供給することができます。

(*2) 正負とも 250mA 程度の電流が流れるため、電流容量にはご注意ください。

(*3) 8~15V で動作可能。

(2) ジャンパー機能

本基板には JP1~JP6 のジャンパーポストがあります。下記にそれぞれの機能を説明しますが、具体的な設定については「5. 接続方法」も参照してください。

(i) JP1 : JP1 は DAC 用 (A, B) の 5V 電源とロジック用の 5V 電源を共通化するためのジャンパーになります。DAC 用 5V 電源をロジック IC 用と共用する場合は JP1 を接続します。JP1 を開放して使用する場合は、ロジック IC に電源を供給するために P1 (VDD) に 5V 電源を接続ください。

(ii) JP2 : JP2 は CN1 と CN2 と信号の共有化のためのジャンパーです。D, L, B はそれぞれ DATA, LRCK, BCK をあらわします。

(iii) JP3 : JP3 は CN1 の Pin7 と CN2 の Pin1 (DATA) との共有化のためのジャンパーです。CN1 にステレオ分 (L, R) の信号が供給される場合、1 本の 10Pin のフラットケーブルで接続する場合には JP3 を使用します。具体的な使用方法については「5. 接続方法」にて述べます。

(iv) JP4 : JP4 は DAC 素子の A, B 群のデータの極性を設定します。P, N はそれぞれ Positive (正 : 非反転)、Negative (負 : 反転) を示します。通常の 8 パラ差動合成で使用する場合は、A 側を P、B 側を N に設定します。

(v) JP5 : JP5 は DAC 素子の C, D 群のデータの極性を設定します。P, N はそれぞれ Positive (正 : 非反転)、Negative (負 : 反転) を示します。通常の 8 パラ差動合成で使用する場合は、C 側を P、D 側を N に設定します。

(vi) JP6 : JP6 は IV 変換出力後の出力を合成する場合に使用します。8 パラ差動合成で使用する場合は開放のままとします。

表 ジャンパー設定サマリー

JP1		短絡	DAC 用 5V 電源とロジック IC 用電源を共用
		開放 (default)	ロジック IC に P1 (VDD) より 5V 電源を供給
JP2	D	短絡	CN1 と CN2 と DATA 信号を共有化
		開放 (default)	
	L	短絡	CN1 と CN2 と LRCK 信号を共有化
		開放 (default)	
	B	短絡	CN1 と CN2 と BCK 信号を共有化
		開放 (default)	
JP3	D2	短絡	CN1-Pin7 と CN2-Pin1 (DATA) との共有化
		開放 (default)	
JP4	A	P	DAC-A 群のデータは非反転
		N	DAC-A 群のデータを反転
	B	P	DAC-B 群のデータは非反転
		N	DAC-B 群のデータを反転
JP5	C	P	DAC-C 群のデータは非反転
		N	DAC-C 群のデータを反転
	D	P	DAC-D 群のデータは非反転
		N	DAC-D 群のデータを反転
JP6	A, B	短絡	DAC-A 群と DAC-C 群の IV 後出力を共通化
		開放 (default)	DAC-A 群と DAC-C 群の IV 後出力は分離
	C, D	短絡	DAC-B 群と DAC-D 群の IV 後出力を共通化
		開放 (default)	DAC-B 群と DAC-D 群の IV 後出力は分離

(3) コネクタ機能

本基板には入力のための 10Pin コネクタが 2 つあります。

(i) CN1 : CN1 は DAC-A, B 群の入力信号コネクタです。PCM 信号を入力します。

表. CN1 入力端子 (DAC-A, B 群用)

Pin	機能	説明	Pin	機能	説明
1	DATA1	データ 1	2	GND	
3	LRCK	ワード信号	4	GND	
5	BCK	ビットクロック	6	GND	
7	DATA2	データ 2(*1)	8	GND	
9	(NC)	未使用	10	(NC)	未使用

(*1) JP3 (D2) を接続すると、CN2 の Pin1 (DATA1) に接続されます。

(i) CN2 : CN2 は DAC-C, D 群の入力信号コネクタです。PCM 信号を入力します。

表. CN2 入力端子 (DAC-C, D 群用)

Pin	機能	説明	Pin	機能	説明
1	DATA1	データ (*1)	2	GND	
3	LRCK	ワード信号	4	GND	
5	BCK	ビットクロック	6	GND	
7	(NC)	未使用	8	GND	
9	(NC)	未使用	10	(NC)	未使用

(*1) JP3 (D2) を接続すると、CN1 の Pin7 (DATA2) に接続されます。

4. 部品表例

次表に部品例を掲載します。コンデンサについてはフィルムコンデンサ以外の容量は大きな変化があっても問題ありません。とくにチップコンデンサや電解コンデンサについては実装できる大容量のものを選択すればいいでしょう。

表 部品表例

区分	部品 No	規格	仕様	個数	備考
抵抗	R1-4	金属皮膜 (1/4W)	180Ω	4	IV 抵抗
	R5-12	金属皮膜 (1/4W)	2kΩ	8	差動合成 LPF 部
	Ra	チップ抵抗	51Ω	18	1608, 2012 サイズ
コンデンサ	C1-4	フィルムコンデンサ	100pF	—	通常は不要
	C5, 6	フィルムコンデンサ	2200pF	2	LPF 用コンデンサ
	C7	フィルムコンデンサ	2200pF	—	不要
	C8, 9	フィルムコンデンサ	2200pF	2	LPF 用コンデンサ
	C10	フィルムコンデンサ	2200pF	—	不要
	C11-15	電解コンデンサ	220uF/16V	5	裏面にチップ SMD パターン有り
	C16, 17	電解コンデンサ	100uF/25V	2	裏面にチップ SMD パターン有り
	Cp	チップコンデンサ	0.1uF	67	2012, 1608 サイズ
	Cb	チップコンデンサ	1~10uF/25V	6	2012, 3216 サイズ
	Cc	チップコンデンサ	1~10uF/16V	64	2012, 3216, 3528 サイズ
IC	IC1	ロジック IC	74245	1	AC, AHC など
	IC2	ロジック IC	7404	1	AC, AHC など
	IC3	ロジック IC	74245	1	AC, AHC など
	IC4-6	DUAL OP-AMP	4580 など	3	汎用品で可
	IC-A	DAC 素子	AD1860	1~8	DAC-A 群
	IC-B	DAC 素子	AD1860	1~8	DAC-B 群
	IC-C	DAC 素子	AD1860	1~8	DAC-C 群
	IC-D	DAC 素子	AD1860	1~8	DAC-D 群
基板			DAC1860 v2	1	

【補足】部品の調達

キット付属以外の部品については簡単に調達可能と思います。10uF チップセラミックコンデンサ (Cb, Cc) については秋月電子から入手可能です。下記にその一例を示します。その他の銘柄についても使用可能ですので好みに合わせて調達すればいいでしょう。

表 秋月電子で入手可能なチップコンデンサの例

型番、価格など	通販コード	写真等
[GRM31CB31E106KA75L] 10uF/25V 100 円/10 個	P-07526	 チップ積層セラミックコンデンサ 10μF 25V 3216 (10個入) [GRM31CB31E106KA75L] 通販コード P-07526 発売日 2014/12/09 メーカーカテゴリ 株式会社村田製作所(muRata) 主な仕様 ・静電容量: 10μF ±10% ・定格電圧: 25V ・温度特性: B ・サイズコード: 3216 ※1パック=10個単位の販売です。
[GRM31CF11E106Z] 10uF/25V 100 円 8 個	P-01185	 チップ積層セラミックコンデンサ 10μF 25V 3216 (8個入) [GRM31CF11E106Z] 通販コード P-01185 発売日 2005/11/07 メーカーカテゴリ 株式会社村田製作所(muRata) ムラタ積層セラミックコンデンサです。耐圧 25V で超小型を実現しています。 表面実装に限らずさまざまな用途に適しています。 ◆シリーズ: GRM ◆静電容量: 10μF ◆耐圧: 25V ◆誤差: Z 級 (-20%, +80%) ◆温度特性: F (JIS), +30/-80% ◆サイズ名: 3216

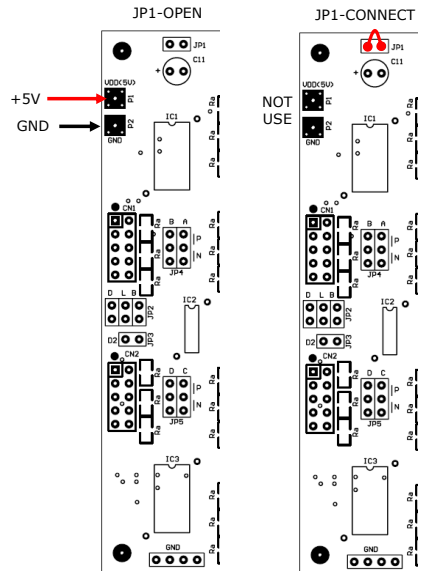
5. 接続方法

(1) 電源と出力の接続例

電源と出力の接続例を下図に示します。

デジタル電源は外部からの供給と DAC 用電源 (+5V) との共用のどちらも利用できます。外部から供給する場合は JP1 は開放としてください。DAC 用電源と共有する場合は JP1 を接続し、P1 (VDD) は使用しません。

DAC 用と OP アンプ用の電源はそれぞれ $\pm 5V$ と $\pm 15V$ を供給します。



(a) 外部供給 (b) 内部供給
図 デジタル電源の供給

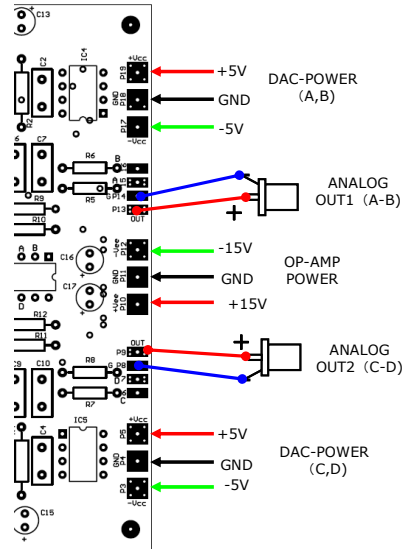


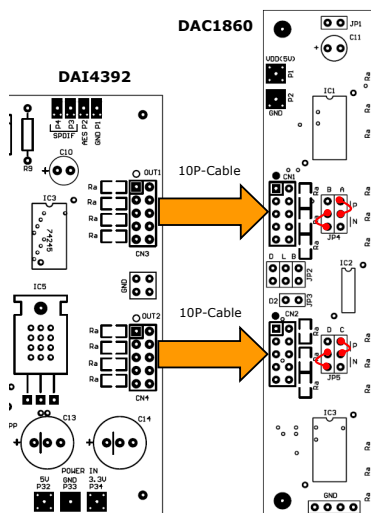
図 DAC, OP アンプ電源、出力の接続

(2) DAI との接続

DAC1860 は DAC のみですので、DAI (DIGITAL AUDIO INTERFACE) との接続が必要です。以下にいくつかの接続例を示します。

(i) DAI4392 との接続

DAI4392 と DAC1860 との接続は 2 本のフラットケーブルにて接続します。DAI4392 の CN3, CN4 を DAC1860 のそれぞれ CN1, CN2 に接続します。DAC1860 のジャンパーピンの設定は JP4 は A 側を P、B 側を N、JP5 は C 側を P、D 側を N とします。JP2, 3 は使用しません。DAI4392 の設定は、出力フォーマットを右詰 18Bit に選択します。



Connection

DAI4392: CN3 → DAC1860: CN1
DAI4392: CN4 → DAC1860: CN2

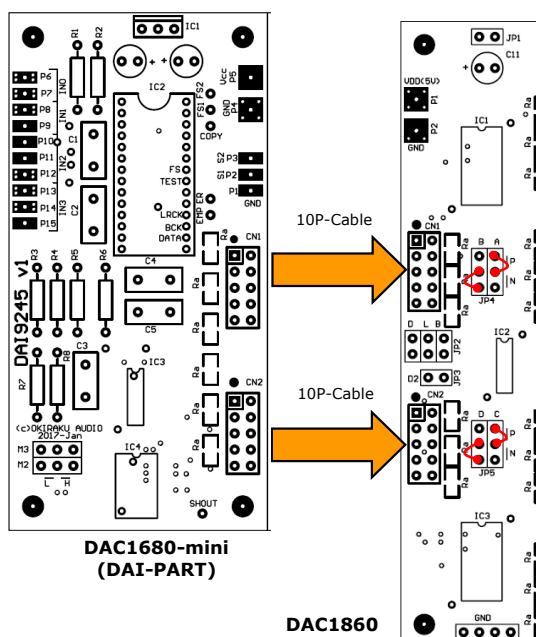
Jumper setting

PCB	J P	Setting
DAI4392	-	18Bit Right-J
DAC1860	JP2	D, L, B
	JP3	OPEN
	JP4	A
		P
	JP5	B
		N
		C
		P
		D
		N

図 DAI4392 と DAC1860 との接続

(3) DAC1680-mini (DAI) との接続

DAC1680-mini の DAI と DAC1860 との接続は2本のフラットケーブルにて接続します。DAC1680-mini の CN1, CN2 を DAC1860 のそれぞれ CN1, CN2 に接続します。DAC1860 のジャンパーピンの設定は JP4 は A 側を P、B 側を N、JP5 は C 側を P、D 側を N とします。JP2, 3 は使用しません。DAC1680-mini の M2, M3 は H (既定値) のままで、変更はしません。



Connection

DAC1680-mini (DAI): CN1 → DAC1860: CN1
DAC1680-mini (DAI): CN2 → DAC1860: CN2

JUMPER SETTING

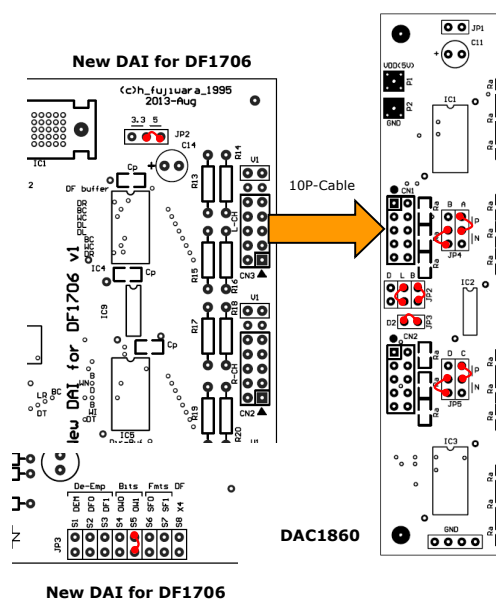
PCB	J P	Setting
DAI1680-mini DAI	M2	H(default)
	M3	H(default)
DAC1860	JP2	D, L, B
	JP3	OPEN
	JP4	A
		B
	JP 5	C
		D

図 DAC1680-mini と DAC1860 との接続

(4) New DAI for DF1706 との接続

New DAI for DF1706 と DAC1860 は1本の10Pinケーブルで接続することが可能です。New DAI for DF1706 の CN3 を DAC1860 の CN1 に接続します。DAC1860 のジャンパーピンの設定は JP4 は A 側を P、B 側を N、JP5 は C 側を P、D 側を N とします。JP2 は L, B を短絡 (D は開放まま), JP3 (D2) を短絡させます。

New DAI for DF1706 との接続の場合、DF1706 出力 (オーバーサンプリング) のみ使用可能です。ノンオーバーサンプリングでは正常に音はでません。ノンオーバーサンプリングモードを使用する場合は DAI4392 を使用します。



Connection

NewDAI for DF1706: CN3 → DAC1860: CN1

Jumper setting

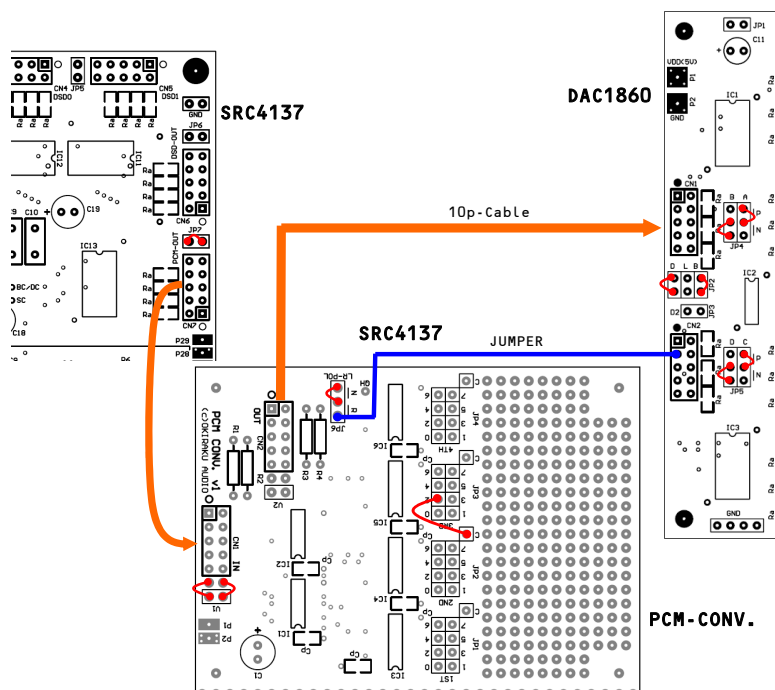
PCB	JP	Setting
NewDAI forDF1706	JP2	5V
	S5	OW1
DAC1860	JP2	D
		L
		B
	JP3	D2
	JP4	A
		B
	JP 5	C
		D

図 New DAI for DF1706 と DAC1860 との接続

(5) SRC4137 との接続。及びその他 I2S 出力機器との接続

DAC1860 を DAI に直接接続して使用するには 18Bit 右詰 (Right Justified) でのフォーマットが必要になりますが、このフォーマットをサポートしている DAI はほとんどなく、SRC4392 は例外的なものです。一般的なフォーマットは右詰 24Bit や I2S (Philips Format) になります。最近では既定値として I2S フォーマットが使用される場合が多いようです。以下では I2S フォーマットとの接続例として SRC4137 との接続例を示します。SRC4137 以外にも I2S フォーマット出力の機器については同様に接続できます。

なお、下図の例では SRC4137 から PCM CONV. に電源を供給するため SRC4137 の JP7 を短絡させていますが、PCM-CONV. 自体に電源が供給されている場合は SRC4137 の JP7 は開放としてください。



Connection

SRC4137:CN7 (PCM) → PCM CONV. :CN1 (IN)
 PCM CONV. :CN2 (OUT) → DAC1860:CN1
 PCM CONV. :JP6-R → DAC1860:CN2-Pin3

Jumper setting

PCB	JP		Setting
SRC4137	JP7		SHORT
			I2S format
PCM CONV.	V1		Connect to CN1:Pin9, 10
	JP6		N
	JP3		2 to C
DAC1860	JP2	D	SHORT
		L	OPEN
		B	SHORT
	JP3	D2	OPEN
	JP4	A	P
		B	N
	JP 5	C	P
		D	N

図 SRC4137 と DAC1860 との接続

6. 176.4kHz 以上で動作させる場合

(1) 背景

本基板を右詰フォーマットで BCK 周波数を 8.3MHz 以上 (FS 換算で 130kHz 以上) で動作させるにはすこし工夫が必要です。下図は AD1860 の動作タイミングを示していますが、LATCH ENABLE 信号の立下り時間は CLK 信号の立ち上がりから 60ns 以上必要です。それに対して右詰フォーマットで $f_s=176.4\text{kHz}$ では BCK (CLK) 周波数が 11.29MHz であり、その半周期が 44ns であることから 60ns を満たすことができません。なお $F_s=96\text{kHz}$ であれば 81ns となるためタイミングには問題ありません。

176.4kHz 以上で動作させるためには LATCH ENABLE の信号をタイミングを仕様にあわせるために約 20ns 程度の遅延が必要になります。

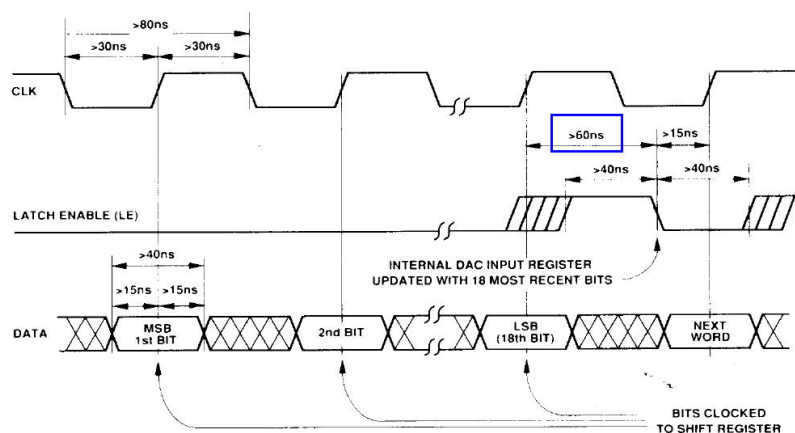


図 AD1860 の動作タイミング

(2) 遅延方法

AD1860 の LE 信号の駆動ラインにはダンピング抵抗として 51Ω の抵抗を挿入しているので、それを利用してコンデンサを付加することで LPF (Low Pass Filter) を構成します。AD1860 の LE ピンは Pin6 なので、Pin6 と GND 間に 220pF (実験では 100~500pF 程度で動作) のコンデンサを挿入します。取り付け位置としてもっとも簡単なのは、AD1860 の Pin6 (LE) と Pin2 (GND) になるでしょう。

これで 192kHz でも安定して動作させることが可能になります。

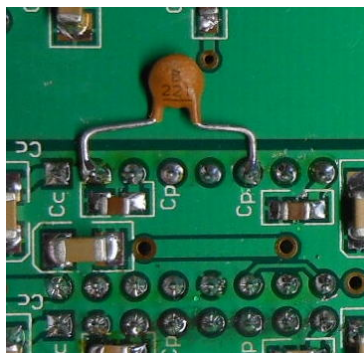


図 コンデンサを取り付けた様子。

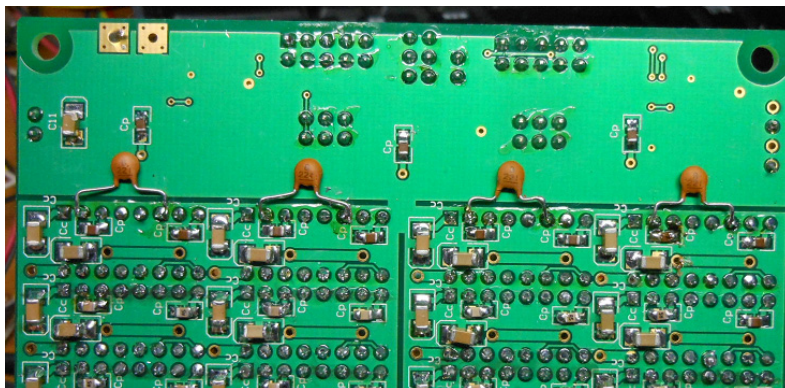
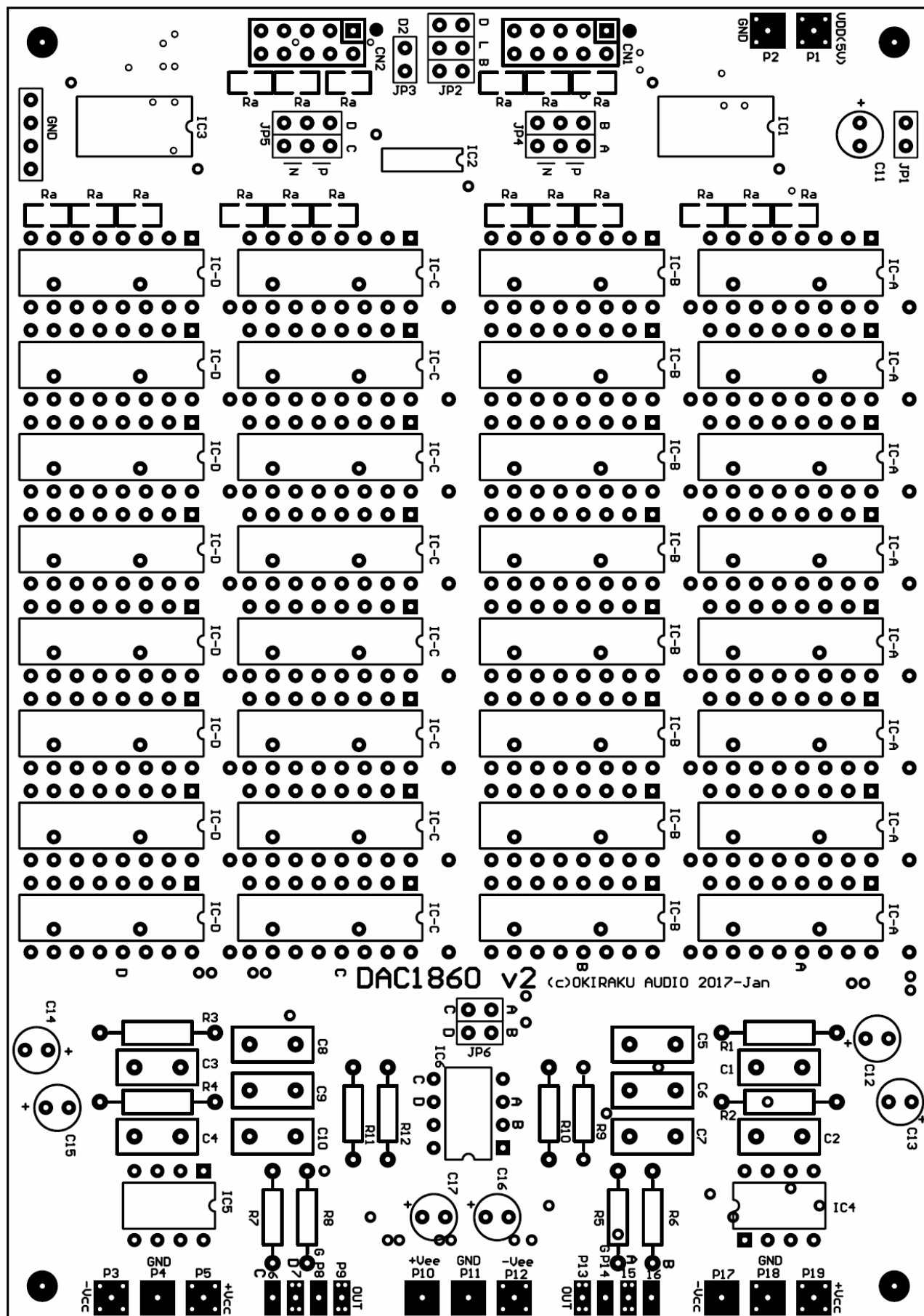


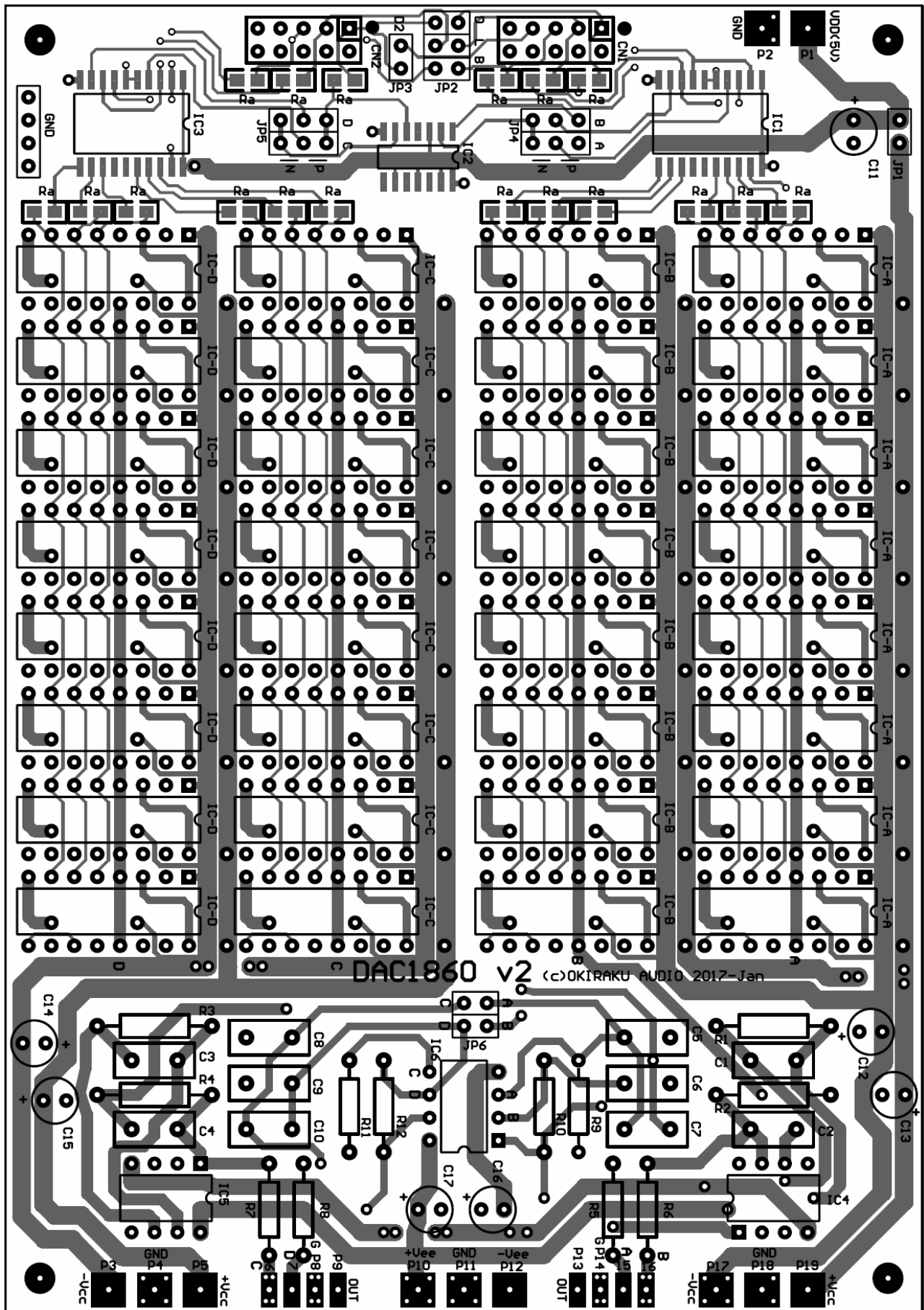
図 全体で DAC-A~D 群にそれぞれ 1 個ずつ (計 4 個) 取り付けます。

7. 基板パターン

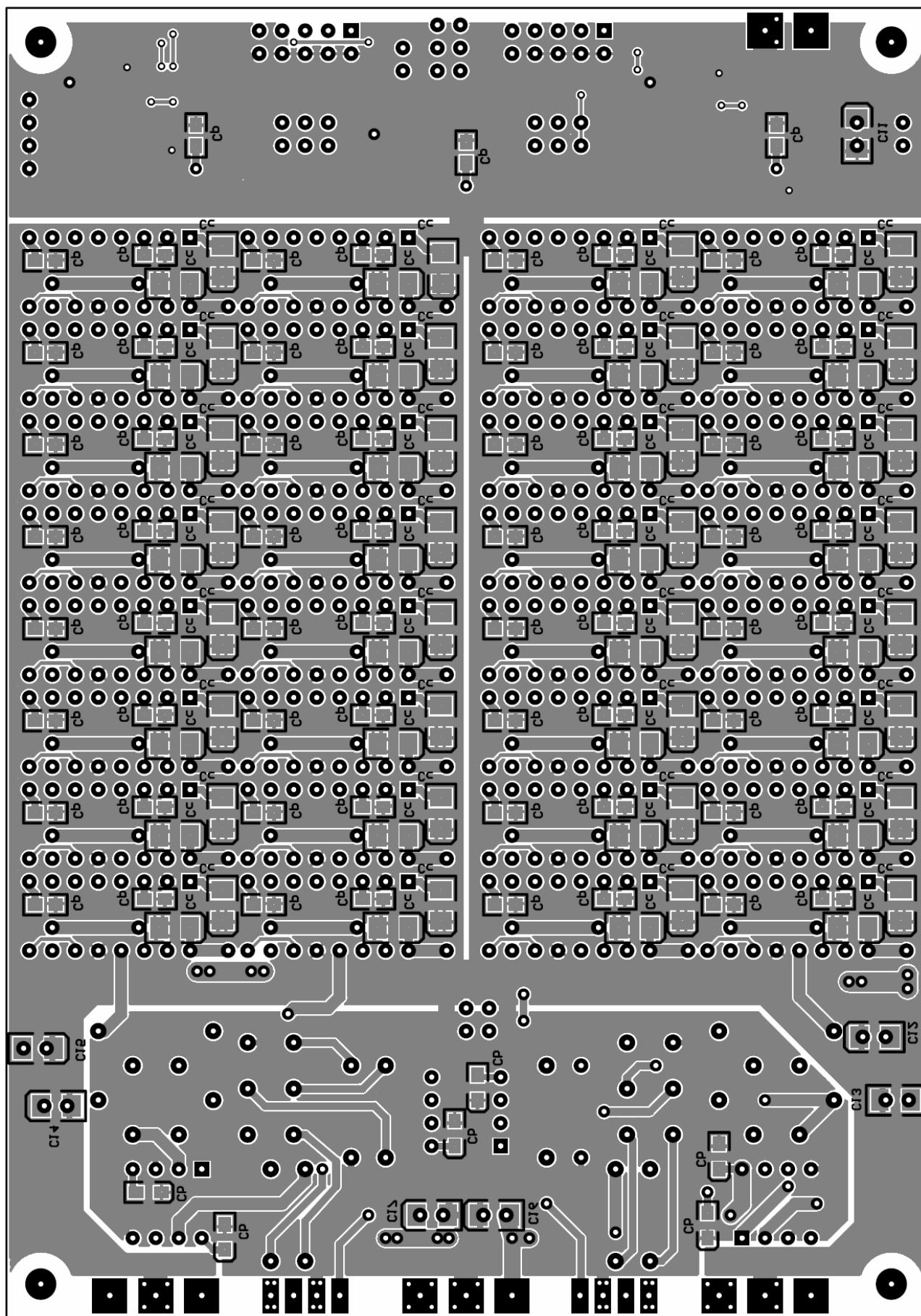
(1) 基板シルク

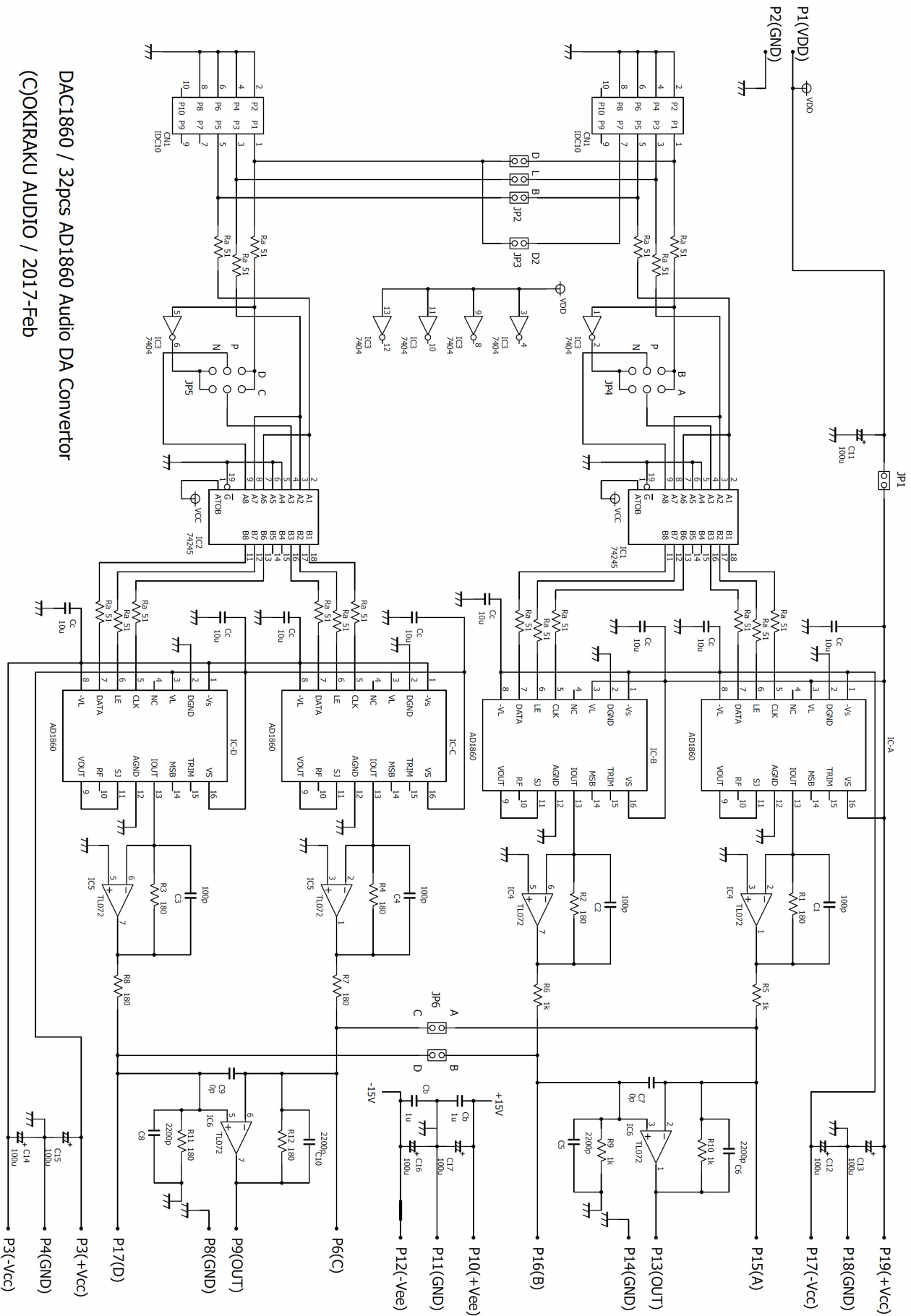


(2) 基板部品面パターン



(3) 半田面パターン





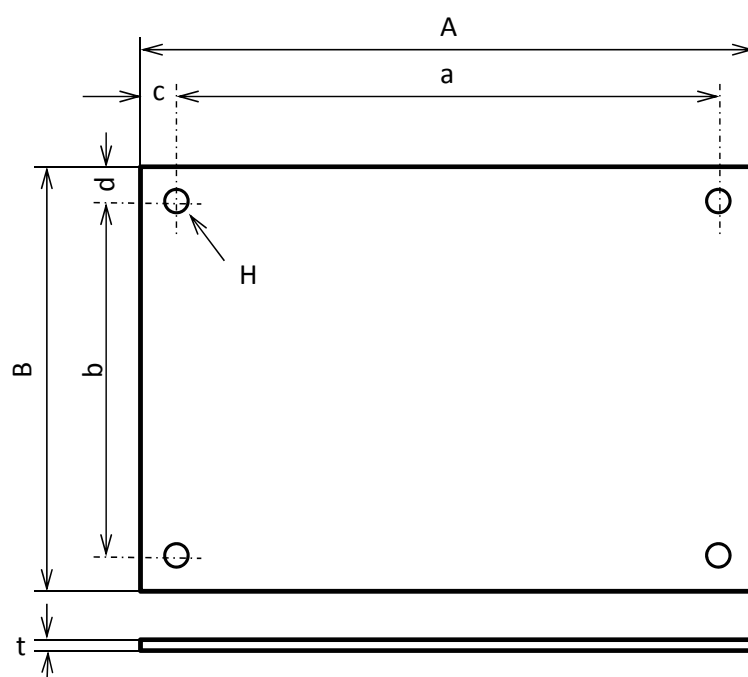
DAC1860 / 32pcs AD1860 Audio DA Converter
(C)OKIRAKU AUDIO / 2017-Feb

9. 基板寸法

本基板サイズは” WIDE “になります。

表 寸法 単位 mm/(mil) ※1mil=25.4/1000mm

	name	A	B	t	H	a	b	c, d
	STD-S	119.4 (4700)	43.2 (1700)	1.6	3.5 (138)	111.8 (4400)	35.6 (1400)	3.8 (150)
	STD	119.4 (4700)	81.3 (3200)	1.6	3.5 (138)	111.8 (4400)	73.7 (2900)	3.8 (150)
	STD-H	81.3 (3200)	59.7 (2350)	1.6	3.5 (138)	73.7 (2900)	52.1 (2050)	3.8 (150)
✓	WIDE	144.8 (5700)	101.6 (4000)	1.6	3.5 (138)	137.2 (5400)	94.0 (3700)	3.8 (150)
	None							



9. 編集履歴

Revision	DATE	CONTENT
R1	2017. 3. 18	初版