

DAC179X-2.1 SHORT / DUAL PCM179X 基板 製作マニュアル

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

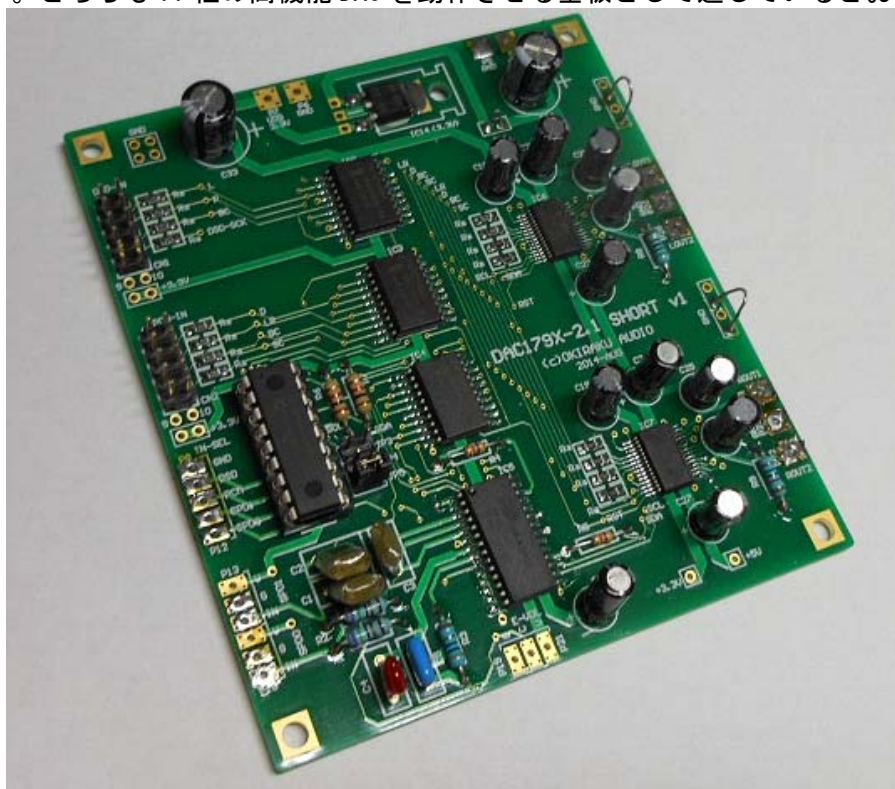
本基板はTI社(BBブランド)の高性能DACであるPCM1792、PCM1795、PCM1796が使用可能な基板です。これらのDAC素子はそれぞれピンコンパチ、ファンクションコンパチであり、ソフトウェア制御でPCM入力ならびにDSD入力が可能な特徴があります。それぞれのDAC素子は分解能ならびにダイナミックレンジの点で下記のような仕様をもっています。

表 各DAC素子の仕様

品番	ビット数	Dレンジ
PCM1792	24	123dB
PCM1796	24	132dB
PCM1795	32	123dB

この基板ではこれらの素子をモノラルモードで使用しています。以前にリリースしたDAC1794-3.5の姉妹版になりますが、ソフトウェア制御となっておりDSD入力ならびに電子ボリュームの使用も可能になっています(※電子ボリュームはPCM入力のみ)。

本基板はDAC出力のみ(電流出力)のSHORTバージョンになりますが、他の基板バリエーションとしてDAC出力のIV変換(電流-電圧変換)と差動合成ならびにローパスフィルタのアナログ部を含めた構成もあります。どちらもTI社の高性能DACを動作させる基板として適しているとおもいます。



完成例

(注意) 本基板はショート版のため、基板端子やジャンパー、部品番号等で欠番があります。

2. 機能&仕様

表 主な仕様

使用可能素子	TI 社 PCM1792 (24Bit), PCM1795 (32Bit), PCM1796 (24Bit)
特徴	<ul style="list-style-type: none"> ・モノラルモードで2個の素子を使用 ・入力：SPDIF×2、PCM×1、DSD×1 ・動作周波数 PCM, SPDIF:32kHz~192kHz DSD:64fs, 128fs ・PCM入力フォーマット（右詰、左詰、I2S）。 ・電子ボリューム機能有（SPDIF, PCM入力時）
必要電圧	<ul style="list-style-type: none"> ・DAC部アナログ電源（正5V）、デジタル部電源（3.3V）の2系統の独立給電が可能。 ・DACアナログ部電圧（正5V）のみの単一給電でも動作可。
必要電流	約100mA以上。
基板	FR4、寸法、3600×4000mil（91.4×101.6mm）、70um銅箔厚

3. 基板端子、コネクタ、ジャンパ機能

3-1. 基板端子

表 端子機能

No	機能	説明	
P4	Vcc	DACアナログ部電源 +5V	電源入力端子
P5	GND	電源 GND	
P6	GND	電源 GND	
P7	VDD (3.3V)	デジタル部 +3.3V	SPDIF CH.1 同軸入力
P8	V	VDD (3.3V)	
P9	G	GND	
P10	IN	SPDIF0 CH.1 入力	SPDIF CH.0 同軸入力
P11	V	VDD (3.3V)	
P12	G	GND	
P13	IN	SPDIF0 CH.1 入力	入力選択 選択したい入力を GND へ接続。
P14	GND	コモン (GND)	
P15	DSD	DSD 選択	
P16	PCM	PCM 選択	
P17	SPDI1	SPDIF CH.1 選択	電子ボリューム接続 ・1~20kΩ (B) の VR を接続。 ・未使用時は P20-P21 を接続。
P18	SPD0	SPDIF CH.0 選択	
P19	G	GND	
P20	C	VR-CENTER	DAC 電流出力
P21	V	VDD	
P22	ROUT2	右チャンネル電流出力 2	
P23	GND	信号 GND	
P24	ROUT1	右チャンネル電流出力 1	
P25	LOUT2	左チャンネル電流出力 2	
P26	GND	信号 GND	
P27	LOUT1	左チャンネル電流出力 1	

※P1~3 は欠番になります。

3-2. コネクタ

(1) CN1

CN1 は DSD 入力端子になります。ロジックレベルは基本は 3.3V ですが、一旦 74LVC245 でバッファリングしているため 5V 入力も可能です。

表 CN1 端子機能 (DSD 入力)

PIN	機能	説明	PIN	機能	説明
1	L-DATA	左チャンネルデータ	2	GND	GND:信号リターン
3	R-DATA	右チャンネルデータ	4	GND	GND:信号リターン
5	BCK	ビットクロック	6	GND	GND:信号リターン
7	N.C		8	GND	GND:信号リターン
9	V(*1)	外部電源受供給端子	10	V(*1)	外部電源受供給端子

(*1) Pin9, 10 はシルク"3.3V"と接続することにより基板内部の 3.3V 電源と接続されます。

(1) CN2

CN1 は PCM 入力端子になります。ロジックレベルは基本は 3.3V ですが、一旦 74LVC245 でバッファリングしているため 5V 入力も可能です。

表 CN2 端子機能 (PCM 入力)

PIN	機能	説明	PIN	機能	説明
1	DATA	データ入力	2	GND	GND:信号リターン
3	WCK	ワードクロック	4	GND	GND:信号リターン
5	BCK	ビットクロック	6	GND	GND:信号リターン
7	SCK	システムクロック	8	GND	GND:信号リターン
9	V(*1)	外部電源受供給端子	10	V(*1)	外部電源受供給端子

(*1) Pin9, 10 はシルク"3.3V"と接続することにより基板内部の 3.3V 電源と接続されます。

3-3. ジャンパー機能

(1) JP1 (欠番)

(2) JP2

JP2 は DAC アナログ部電源 (5V) から 3.3V 電圧レギュレータ (IC14) へ供給します。この場合、3.3V 電源は基板内部で生成されますので基板端子 P7 から 3.3V 電源の供給は必要ありません。

※JP1, JP2 の設定方法については、別途"5-1. 電源の接続" のところで説明します。

(3) JP3, 4

JP3, 4 は PCM 入力時のフォーマットを規定します。下表を参照してください。

表 JP3, 4 の設定

JP4	JP3	PCM FORMAT
H	H	I2S, Philips format
H	L	Left Justified(左詰め)
L	H	Right Justified 16Bit
L	L	Right Justified 24Bit

H: OPEN, L: SHORT

(4) JP5

JP5 は SPDIF, PCM 入力時のデジタルフィルタの特性を規定します。下表を参照してください。

表 JP3, 4 の設定

JP5	PCM FORMAT
H	SHARP ROLL OFF
L	SLOW ROLL OFF

H: OPEN, L: SHORT

4. 部品表

次表に部品表例を示します。

表 部品表 (例)

品名	番号	規格	仕様	個数	
抵抗	R1, 2	炭素被膜 (1/4W)	75Ω	2	
	R3	金属被膜 (1/4W)	3kΩ	1	PLL 用
	R4, 5	炭素被膜 (1/4W)	47kΩ	2	
	R6, 7	炭素被膜 (1/4W)	1kΩ	2	
	R8, 9	金属被膜 (1/4W)	10KΩ	2	
	Ra	チップ抵抗	51Ω	16	2012 サイズ (ダンピング抵抗)
コンデンサ	C1-3	フィルムコンデンサ	0.01uF	3	
	C4	フィルムコンデンサ	1000pF	1	
	C5	フィルムコンデンサ	0.022uF	1	
	C6-17	欠番			
	C18-28	電解コンデンサ	47uF/16V	11	
	C29-32	欠番			
	C33, 34	電解コンデンサ	470uF/16V	2	
	Cp	チップコンデンサ	0.1uF	27	2012 サイズ
IC	IC1	CPU	PIC16F819	1	DIP18 (プログラム済み)
	IC2-4	ロジック	74LVC245	3	S0-20
	IC5	DAI	CS8416-CSZ	1	S0-28
	IC6-7	DAC	PCM179X	2	PCM1792, PCM1795, PCM1796
	IC8-13	欠番			
	IC14	3.3V 電圧レギュレータ	48033 など	1	78N と同じピン配置

※ハッチング部は基板キットに主要部品として添付。

※IC6, 7 (DAC) はオプション扱いです。

5. 接続方法

5-1. 電源の接続

電源の接続は独立給電、共通給電を選択できますので、下記を参照にして接続してください。

(1) DAC アナログ部電源、デジタル部電源の2系統とする場合。

この場合、C14は実装不要です。また JP2は接続しません。

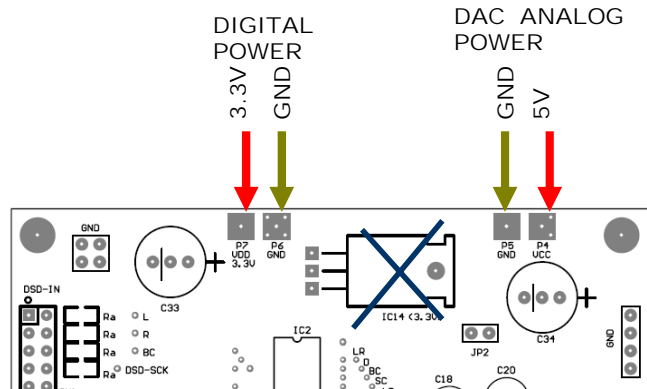


図 DAC アナログ部電源、デジタル部電源の2系統とする場合

(2) DAC アナログ部電源のみの1系統とする場合。

もっともシンプルな電源給電方法です。この方法でも十分な性能が得られるとおもいます。この場合、IC14は実装し、JP2も接続します。

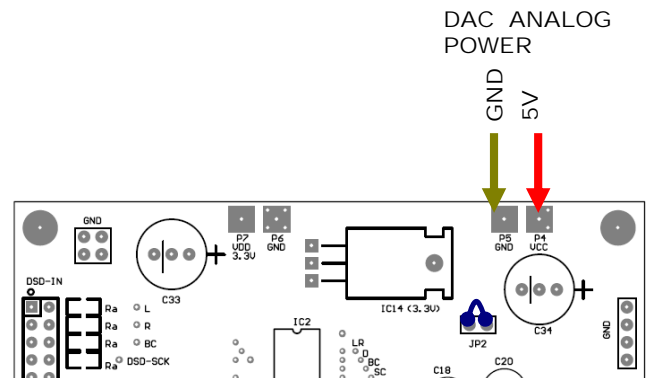


図 DAC アナログ部電源のみの1系統とする場合

5-2. 入力接続

CN1、CN2は10Pのフラットケーブルで接続します。その他は下図を参照して接続してください。

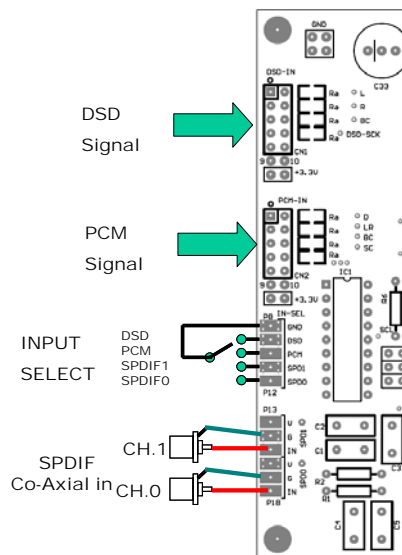


図 入力部の接続

5-3. 出力の接続

本基板は DAC 出力（電流出力）のみですので、外部に IV アンプならびに差動合成アンプが必要になります。下図は Simple IV for Dual OPA との接続例を示しています。その他、ディスクリアンプ基板や Power IV 等とも接続可能です。それぞれのアンプ基板のマニュアルを参照してください。

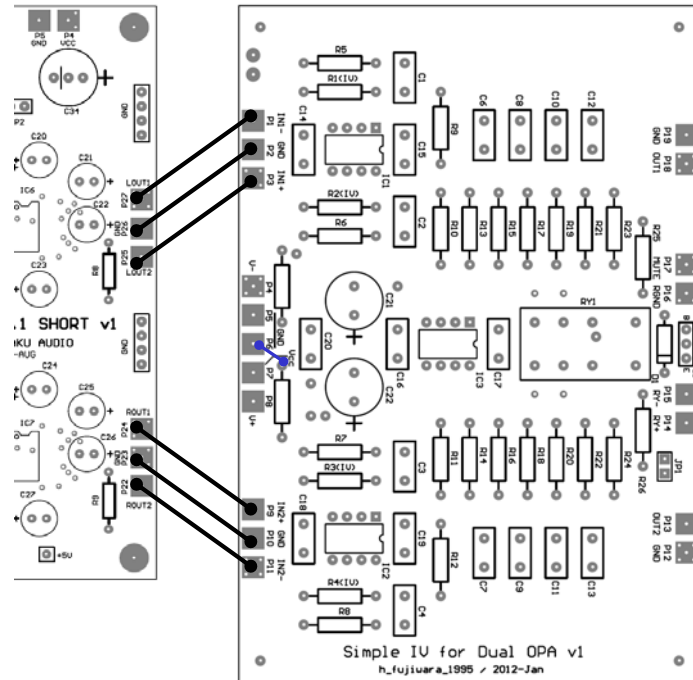


図 Simple IV for Dual OPA との接続例。

※図中の青線ジャンパーは IV アンプの動作点を GND 基準とした場合です。

5-4. 電子ボリュームの接続

電子ボリューム機能を使用する場合は下図のように 1~20kΩ (B) の可変抵抗を接続します（必ず B カーブのものを使用してください）。電子ボリュームの機能を使用しない場合は P20-P21 を接続して、出力最大固定となるようにして使用します。

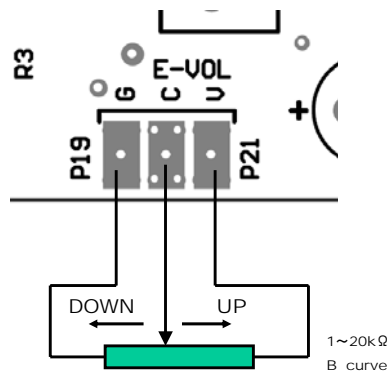
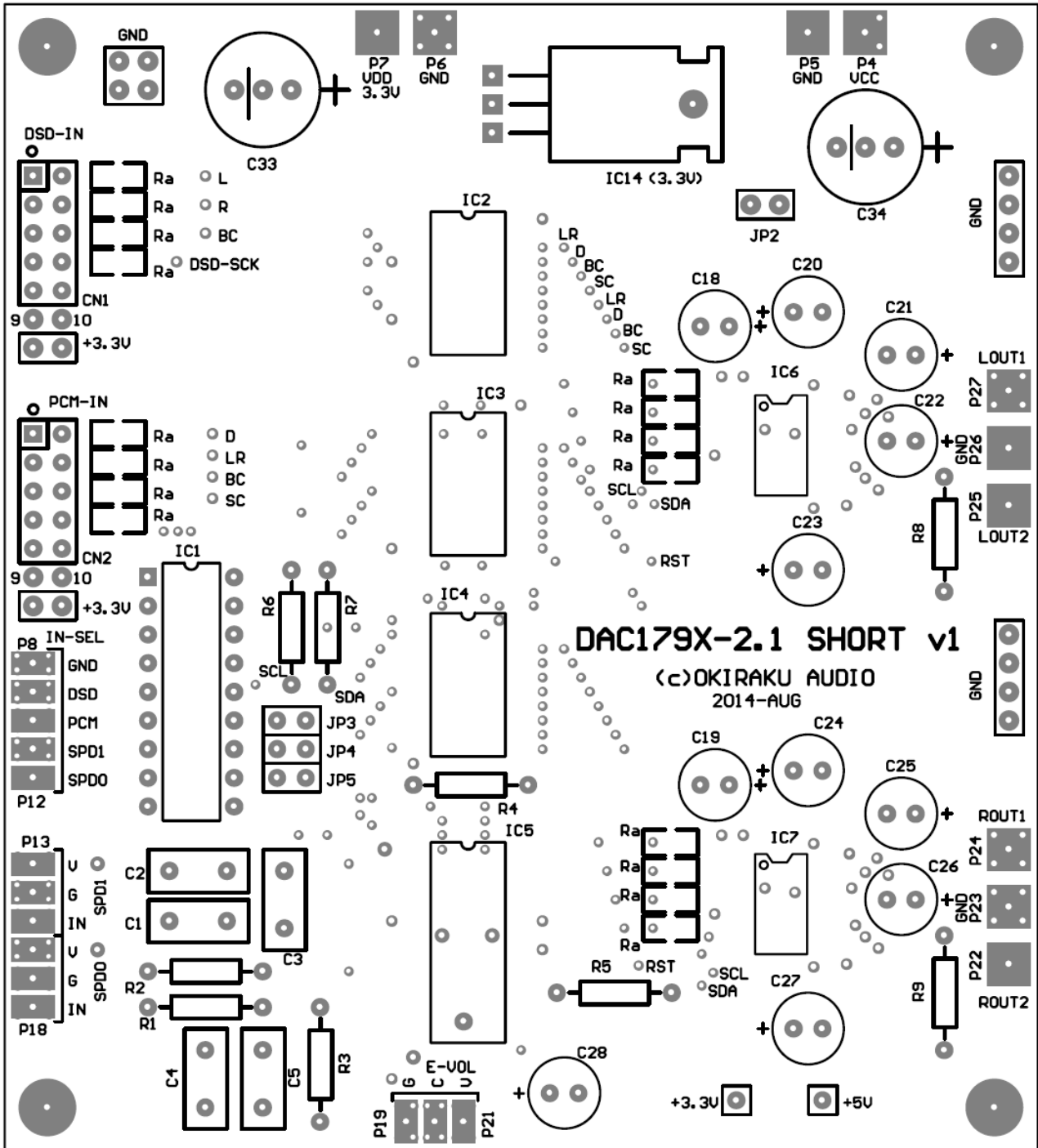


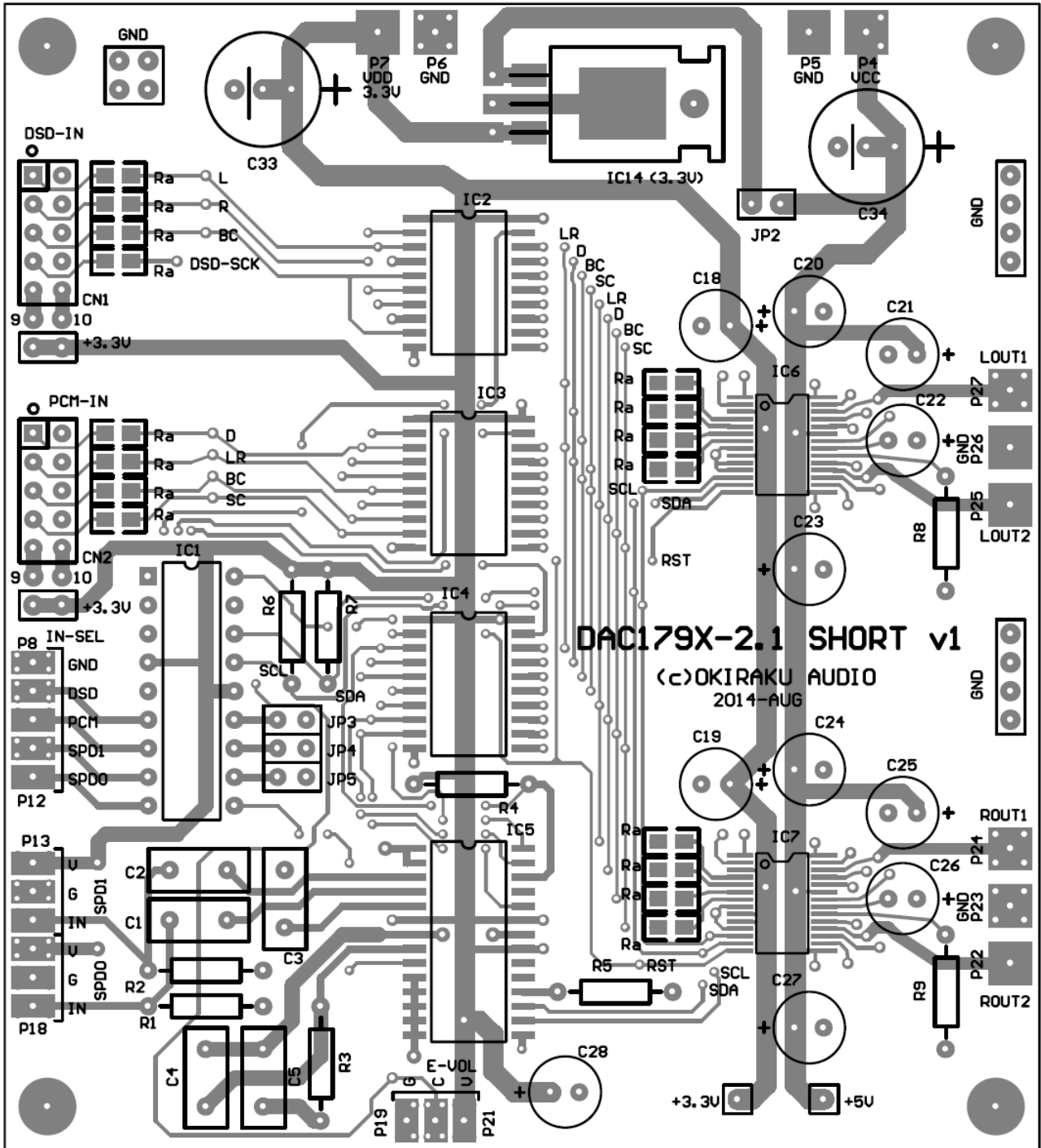
図 電子ボリュームの接続

7. 基板パターン

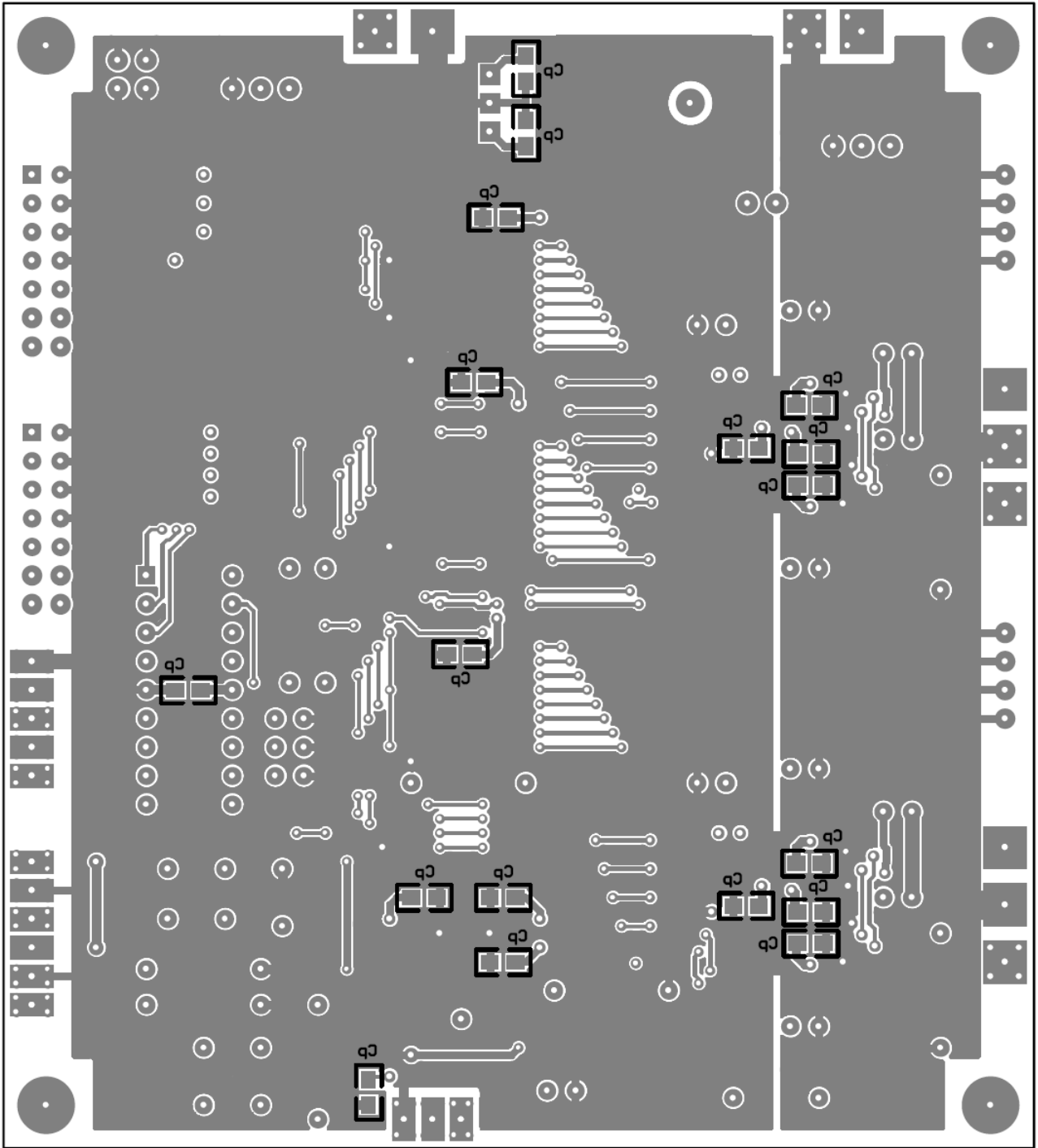
(1) シルク面 (部品面)



(2) 配線パターン (部品面)



(3) 配線パターン (半田面 : 部品面より透視)



8. 回路図
(最終ページに添付)。

9. 編集履歴
R1 2014.9.28

