

PCM4222 使用オーディオ用 A/D 変換器 ADC4222 基板
製作マニュアル

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

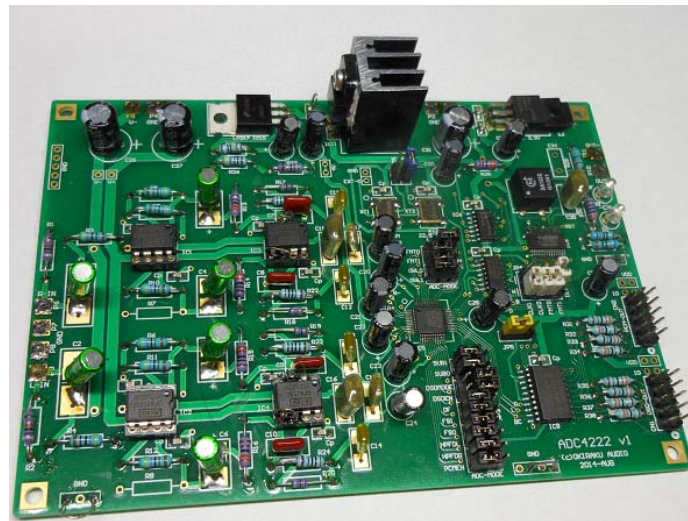
1. はじめに

本基板は TI 社 (BB ブランド) の PCM4222 を使用したオーディオ用 A/D 変換器です。PCM4222 は 24bit の高い分解能をもち、ダイナミックレンジも 123dB (PCM 出力時) と広く、また最大 216kHz のサンプル速度を実現するきわめて高性能な素子です。また、PCM4222 は出力として PCM だけでなく DSD での出力も可能である点が特徴です。本基板では、さらに DIT4192 (Transmitter) を搭載することで SPDIF の出力も可能にしています。

電源はアナログ部とデジタル部で独立給電が可能ですが、アナログ部のみの電源供給でも動作可能なパターン (アナログ部電源からデジタル電源を生成) にしていますので、用途に応じて電源の供給法を選定すればいいでしょう。

本基板内の動作モードの設定についてはマイコンを使用せず、すべてジャンパーピンでの設定としています。設定に手間がかかる反面、マイコンのデジタルノイズから解放される特長があります。

既存のアナログ出力機器のデジタル化などに適していると思います。



完成例 (v1 基板)

2. 機能 & 仕様

表 主な仕様

機能	オーディオ用 A/D 変換器
入力チャンネル数	2 (ステレオ)
出力形式	SPDIF 出力 (パルストランス有) × 1、PCM 出力 × 1、DSD 出力 × 1
サンプル周波数	PCM、SPDIF 出力の場合 44.1kHz 系 : 44.1、88.2、176.4 (kHz) 48kHz 系 : 48、96、192 (kHz) DSD 出力の場合 64fs (2.822MHz)、128 f s (5.644MHz)
特徴	・ 入力のオーバーフロー表示 (LED) ・ 入力アンプのゲイン調整可能
電源	・ アナログ部電源 (正負電圧 12~15V) ・ デジタル部電源 (正電圧 5V) ※アナログ部と共用可能
基板	5700 × 4000mil (144.8 × 101.6mm)、70um 銅箔厚、FR4、1.6mmt、

3. 部品表

下表を参考にして実装します。

表. 部品リスト

部品	No	規格	仕様	個数	備考
抵抗	R1, 2	金属被膜 1/4W	100kΩ	2	
	R3, 4	金属被膜 1/4W	47kΩ	2	
	R5, 6	金属被膜 1/4W	4.7kΩ	2	
	R7, 8	金属被膜 1/4W	不要	-	ゲイン1以上とする場合は実装
	R9-12	金属被膜 1/4W	4.7kΩ	4	
	R13-16	金属被膜 1/4W	3.3kΩ	4	
	R17-20	金属被膜 1/4W	47Ω	4	
	R21-24	金属被膜 1/4W	1kΩ	4	
	R25	金属被膜 1/4W	240Ω	1	
	R26	金属被膜 1/4W	470Ω	1	
	R27	金属被膜 1/4W	51Ω	1	
	R28	金属被膜 1/4W	4.7kΩ	1	リセット定数用
	R29	金属被膜 1/4W	75Ω	1	
	R30	金属被膜 1/4W	300Ω	1	
	R31-38	炭素被膜 1/4W	51Ω	8	ダンピング抵抗
	R39, 40	炭素被膜 1/4W	1kΩ	2	LED 電流調整用
コンデンサ	C1, 2	フィルムコンデンサ 又は無極性電解コンデンサ	1~47uF	2	
	C3-6	フィルムコンデンサ 又は無極性電解コンデンサ	10uF	4	
	C7-10	フィルムコンデンサ	1800p	4	
	C11-14	フィルムコンデンサ	不要	-	
	C15, 16	フィルムコンデンサ	0.1uF	2	
	C17, 18	フィルムコンデンサ	0.01uF	2	
	C19-25	電解コンデンサ	47uF/16V	7	
	C26, 27	電解コンデンサ	220uF/25V	2	
	C28, 29	電解コンデンサ	47uF/16V	2	
	C30	電解コンデンサ	47uF/16V	1	リセット定数用
	C31	電解コンデンサ	470uF/16V	1	
	C32, 33	電解コンデンサ	47uF/16V	2	
	C34	フィルムコンデンサ	不要	-	
	C35	フィルムコンデンサ	0.1uF	1	
	Cp	チップセラミック	0.1uF	26	2012 サイズ
	水晶	XT1	FX0-HC	24.576MHz	1
XT2		FX0-HC	22.5792MHz	1	3.3V 水晶発振器
ダイオード	D1, 2	LED	赤色	2	
IC	IC1-4	2回路オペアンプ	OPA2134A など	4	低ノイズの良質なもの
	IC5	ADC	PCM4222	1	QFP48
	IC6	ロジック IC	74LVC04	1	S0-14 74LVC14 等でも可
	IC7	ロジック IC	74LVC74	1	S0-14
	IC8	ロジック IC	74LVC245	1	S0-20
	IC9	TRANSMITTER	DIT4192	1	SSOP28
	IC10	電圧レギュレータ	LM317	1	
	IC11	5V 電圧レギュレータ	7805	1	不要な場合あり。
IC12	3.3V 電圧レギュレータ	48033	1		
トランス	XT1	パルストランス	DA102C	1	

※ハッチング部分は基板の主要パーツとして含まれるものです。

4. 基板端子、コネクタ、ジャンパ機能等

4-1. 基板端子

基板端子機能を下表に示します。

表 基板端子機能

	内容	説明	説明
P1	+5V	入力信号 1	デジタル部電源
P2	GND	電源 GND	
P3	V+	正電圧 (12~15V)	アナログ部電源
P4	GND	電源 GND	
P5	V-	負電圧 (-12~-15V)	
P6	R-IN	右音声入力	音声入力
P7	GND	信号 GND	
P8	GND	信号 GND	
P9	L-IN	左音声入力	SPDIF 出力
P10	OUT+	SPDIF/同軸出力 (+)	
P8	OUT-	SPDIF/同軸出力 (+)	

4-2. 基板コネクタ

(a) CN1

CN1 は DSD 信号を出力するための端子になります。本コネクタを使用する場合は次表を参考にして接続してください。

表 CN2 接続表

Pin	機能	説明
1	DATA-L	データ入力 (左チャンネル)
2	GND	GND
3	DATA-R	データ入力 (右チャンネル)
4	GND	GND
5	BCK	Bit Clock(ビットクロック)
6	GND	GND
7	SCLK	システムクロック (JP7 の設定を参照)
8	GND	GND
9	(Vdd)	基板外から、あるいは基板から VDD (3.3V) を供給する端子です。通常は使用しません。
10	(Vdd)	

(b) CN2

CN2 は 3 線制御信号である PCM 信号 (I2S フォーマット等) を出力するための端子になります。本コネクタを使用する場合は次表を参考にして接続してください。信号線のフォーマットは後述します。

表 CN2 接続表

Pin	機能	説明
1	DATA	シリアルデータ出力
2	GND	GND
3	LRCK	LR クロック (ワードクロック)
4	GND	GND
5	BCK	Bit Clock(ビットクロック)
6	GND	GND
7	SCLK	システムクロック (JP7 の設定を参照)
8	GND	GND
9	(Vdd)	基板外から、あるいは基板から VDD (3.3V) を供給する端子です。通常は使用しません。
10	(Vdd)	

4-3. ジャンパ設定

(a) JP1

JP1 はデジタル部電源をアナログ部電源から供給するための接続部になります。JP1 を接続するとアナログ部電源 (V+) が IC11 (5V レギュレータ) に供給され、デジタル電源 (+5V) が生成されます。具体的な JP1 の使用方法については、後述の「5. 接続例」を参照ください。

(b) JP2, 3

JP2, 3 は PCM4222 のモードを設定するジャンパーです。詳しくは PCM4222 のデータシートを参照ください。設定方法については「6. 動作モードの設定方法」で後述します。

(c) JP4

JP4 は DIT4192 のモードを設定するジャンパーです。詳しくは DIT4192 のデータシートを参照ください。設定方法については「6. 動作モードの設定方法」で後述します。

(d) JP5, 6

JP5, 6 はそれぞれ XT1, XT2 の選択用のジャンパーです。未ジャンパー時に選択した水晶が動作します (ジャンパー接続した XT は動作停止する)。設定方法については、まとめて「6. 動作モードの設定方法」で後述します。

(f) JP7

システムクロックとして出力する周波数の選択を行います。通常は A を選択します。

表 JP7

設定	説明	内容
A	f	水晶発振器の周波数をそのまま出力。24.576MHz あるいは、22.5792MHz
B	f/2	水晶発振器の周波数を 1/2 分周そのまま出力。12.284MHz あるいは 11.2896MHz

(注意) V1.1 基板ではシルクミスがあり JP5 がダブっています。IC8 上側 (C25 の右下) は JP5 ではなく JP7 になります。「7. 基板パターン」で確認ください。

4-4. LED 表示

本基板では入力レベルのオーバーフローを示す LED の D1, D2 が実装されます。それぞれ D1 が右チャンネル、D2 が左チャンネルに対応し、点灯した場合は入力レベルがオーバーフロー状態であることを示します。

5. 接続例

5-1. 電源接続

(1) アナログ部とデジタル部を独立給電する場合。

下図を参考にして電源を供給します。このとき IC11 (5V 電圧レギュレータ) は実装しません。また JP1 も接続しません。

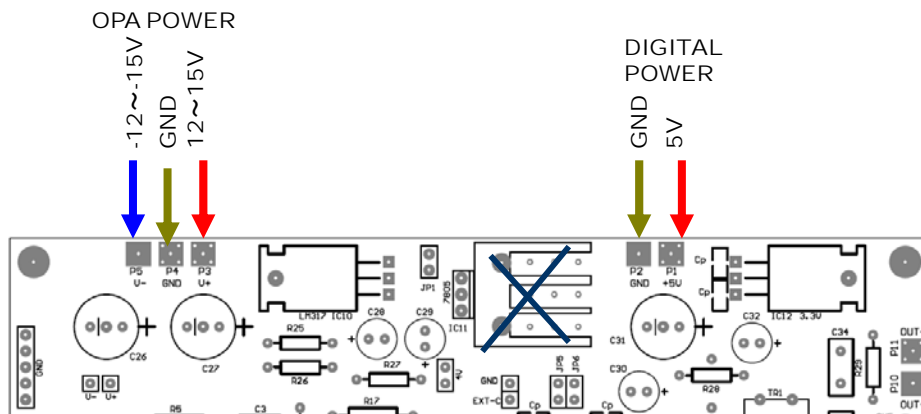


図 アナログ部とデジタル部を独立給電する場合

(2) アナログ部電源のみで動作させる場合。

下図を参考にして電源を供給します。このとき IC11 (5V 電圧レギュレータ) は実装し、JP1 も接続します。これにより、アナログ部の電圧が IC11 で降圧 (5V) されてデジタル部に供給されます。

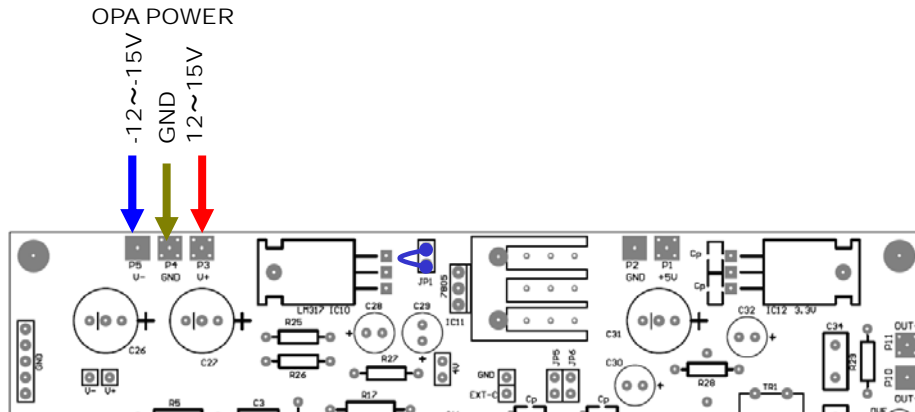


図 アナログ部電源のみで動作させる場合

5-2. 入出力の接続

下図を参照にして接続します。

入力電圧は部品表の回路においておよそ 4.5V の振幅 (9Vpp) が最大値になります。また CN1, CN2 の出力ロジックレベルは 3.3v になります。10P のフラットケーブルを用いて DAC 等に接続します。SPDIF 出力はパルストランスにより絶縁されています。

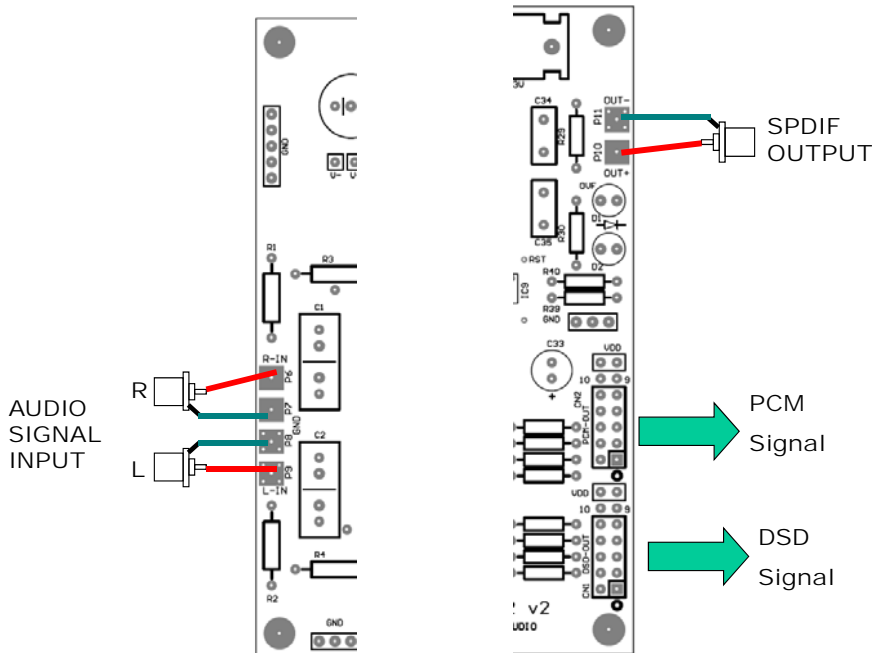


図 入力の接続

図 出力の接続

6. 動作モードの設定方法

本基板の動作モードは JP2~6 を使用して設定します。代表的な設定方法を下表に示しますが、さらに細かい設定をする場合はそれぞれの素子のマニュアルを参照してください。なお JP7 は通常は A 側を選択します。

(1) PCM 出力 / I2S フォーマット / 24Bit の場合

表 PCM 出力 / I2S フォーマット / 24Bit の場合の設定例

			FS (kHz)					
			NORMAL		DOUBLE		QUAD	
		MODE	44.1 kHz	48kHz	88.2kHz	96kHz	176.4kHz	192kHz
PCM4222 設定	JP2	FMT0	H	←	←	←	←	←
		FMT1	L	←	←	←	←	←
		OWL0	L	←	←	←	←	←
		OWL1	L	←	←	←	←	←
	JP3	SUB1	L	←	←	←	←	←
		SUB0	L	←	←	←	←	←
		DSDMODE	L	←	←	←	←	←
		DSDEN	L	←	←	←	←	←
		DF	L	←	←	←	←	←
		FS1	L	L	L	L	H	H
		FS0	L	L	H	H	L	L
		HPFDL	L	←	←	←	←	←
		HPFDR	L	←	←	←	←	←
		PCMEN	H	←	←	←	←	←
DIT4192 設定	JP4	CLK1	H	H	L	L	L	L
		CLK0	H	H	H	H	L	L
		FMT0	H	←	←	←	←	←
		FMT1	L	←	←	←	←	←
24.576MHz	JP5	XT1	SHORT	OPEN	SHORT	OPEN	SHORT	OPEN
22.5792MHz	JP6	XT2	OPEN	SHORT	OPEN	SHORT	OPEN	SHORT

※ほとんどのジャンパーが“L”となるので、“H”の部分のみ網掛けしています。

設定例 1 (上表の見方) : サンプル周波数 44.1kHz, PCM 出力、I2S フォーマット

- ・ JP2 : FMT0 は H で、それ以外は L
- ・ JP3 : PCMEN は H で、それ以外は L
- ・ JP4 : FMT1 は L で、それ以外は H
- ・ JP5, 6 : JP5 は接続 (SHORT)、JP6 は開放 (OPEN)

設定例 2 (上表の見方) : サンプル周波数 192, PCM 出力、I2S フォーマット

- ・ JP2 : FMT0 は H で、それ以外は L
- ・ JP3 : PCMEN と FS1 は H で、それ以外は L
- ・ JP4 : FMT0 は H で、それ以外は L
- ・ JP5, 6 : JP5 は開放 (OPEN)、JP6 は接続 (SHORT)

(2) PCM 出力/LJ(左詰め) フォーマット/24Bit の場合

図 PCM 出力/LJ(左詰め) フォーマット/24Bit の場合の設定例

		MODE	FS (kHz)					
			NORMAL		DOUBLE		QUAD	
			44.1 kHz	48kHz	88.2kHz	96kHz	176.4kHz	192kHz
PCM4222 設定	JP2	FMT0	L	←	←	←	←	←
		FMT1	L	←	←	←	←	←
		OWL0	L	←	←	←	←	←
		OWL1	L	←	←	←	←	←
	JP3	SUB1	L	←	←	←	←	←
		SUB0	L	←	←	←	←	←
		DSDMODE	L	←	←	←	←	←
		DSDEN	L	←	←	←	←	←
		DF	L	←	←	←	←	←
		FS1	L	L	L	L	H	H
		FS0	L	L	H	H	L	L
		HPFDL	L	←	←	←	←	←
		HPFDR	L	←	←	←	←	←
		PCMEN	H	←	←	←	←	←
DIT4192 設定	JP4	CLK1	H	H	L	L	L	L
		CLK0	H	H	H	H	L	L
		FMT0	L	L	L	L	L	L
		FMT1	L	L	L	L	L	L
24.576MHz	JP5	XT1	SHORT	OPEN	SHORT	OPEN	SHORT	OPEN
22.5792MHz	JP6	XT2	OPEN	SHORT	OPEN	SHORT	OPEN	SHORT

※ほとんどのジャンパーが“L”となるので、“H”の部分のみ網掛けしています。

(3) DSD 出力の場合

表 DSD 出力の場合の設定例

TARGET	JPX	MODE	64FS	128FS
PCM4222 設定	JP2	FMT0	L	←
		FMT1	L	←
		OWL0	L	←
		OWL1	L	←
	JP3	SUB1	L	←
		SUB0	L	←
		DSDMODE	L	H
		DSDEN	H	←
		DF	L	←
		FS1	L	←
		FS0	L	←
		HPFDL	L	←
		HPFDR	L	←
		PCMEN	L	←
DIT4192 設定	JP4	CLK1	H	←
		CLK0	H	←
		FMT0	H	←
		FMT1	L	←
24.576MHz	JP5	XT1	SHORT	SHORT
22.5792MHz	JP6	XT2	OPEN	OPEN

※ほとんどのジャンパーが“L”となるので、“H”の部分のみ網掛けしています。

7. 基板パターン

(1) 部品面シルク

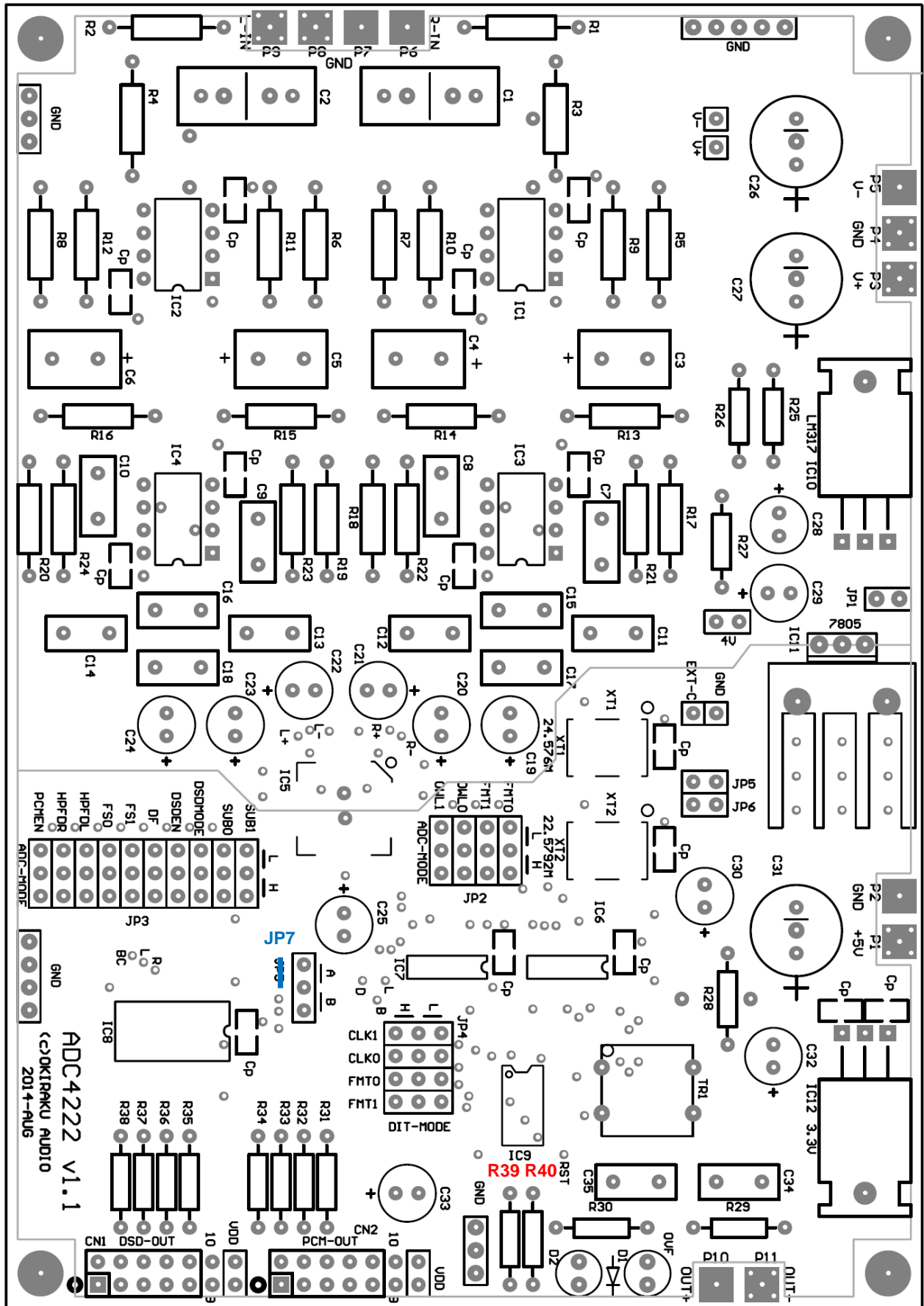


図 部品面シルク (薄細線はCAD 上でのGND 面境界線)
 一部シルクが抜けているところを朱記、間違いを青記(v1.1 基板)。

(2) 部品面パターン+シルク

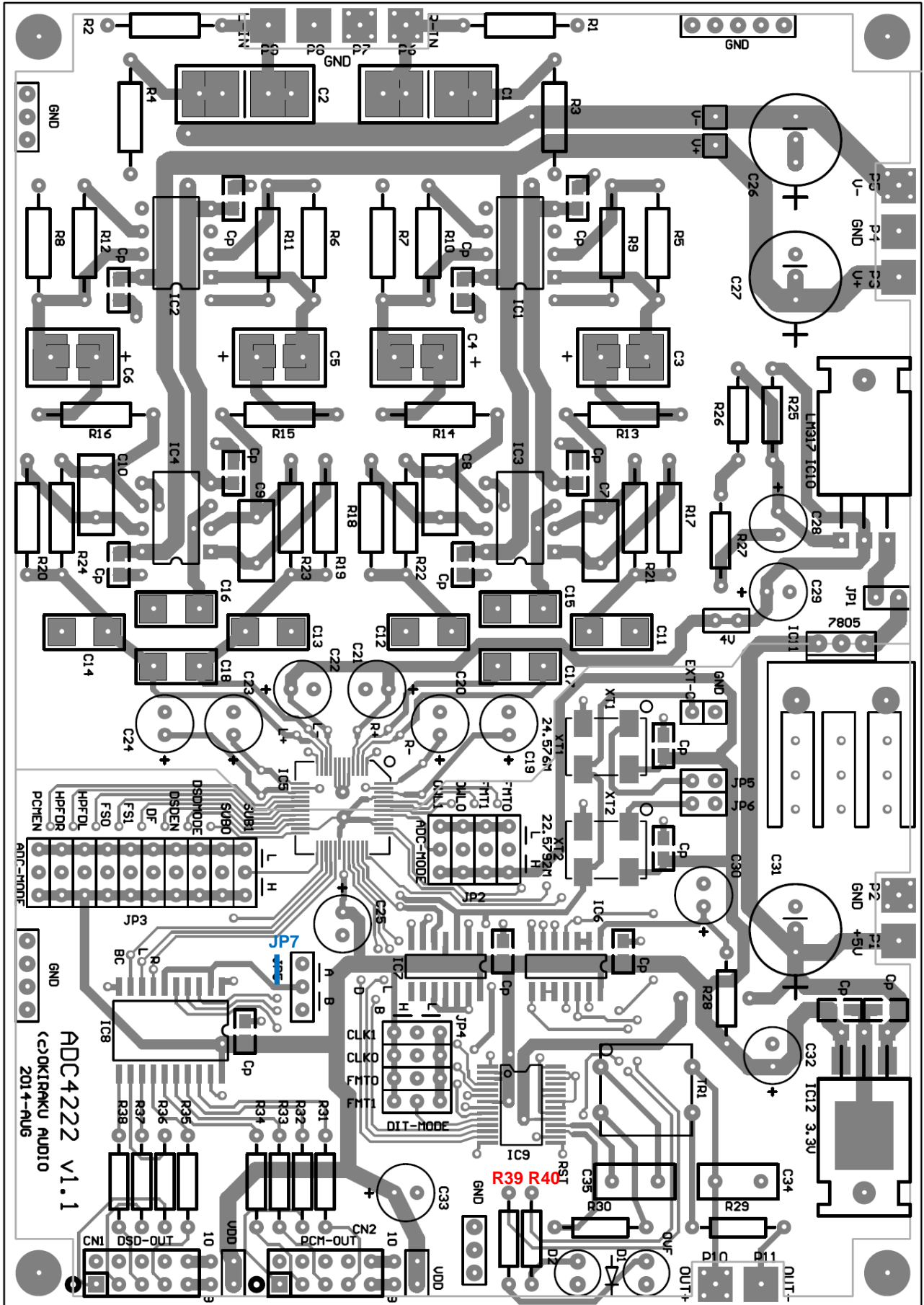


図 部品面パターン+シルク (薄細線はCAD上でのGND面境界線)
一部シルクが抜けているところを朱記、修正部を青記(v1.1基板)。

(3) 半田面パターン+シルク

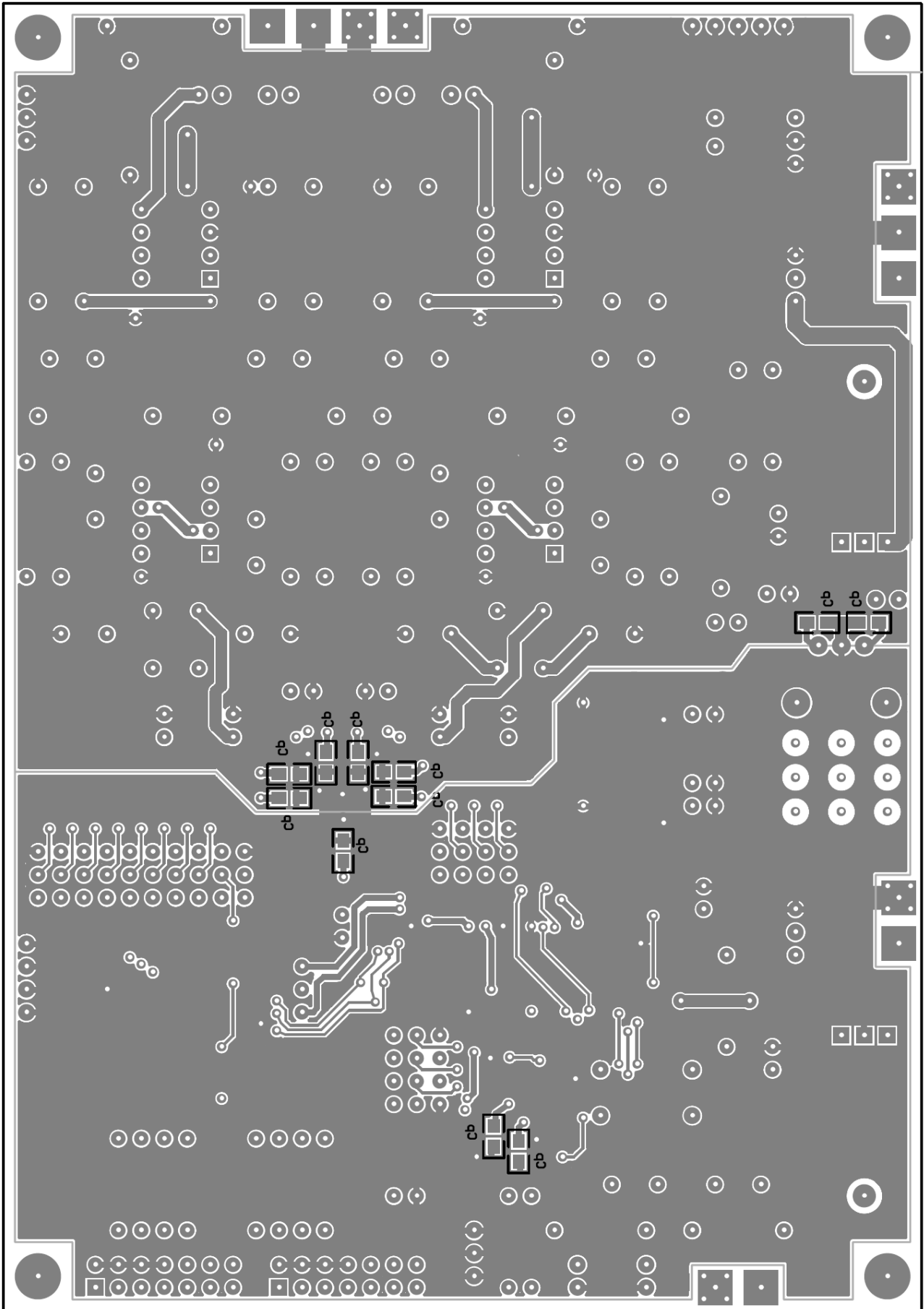


図 半田面パターン+シルク (薄細線はCAD 上での GND 面境界線)

8. 製作上の工夫点

(1) 入力ゲインを上げたい場合

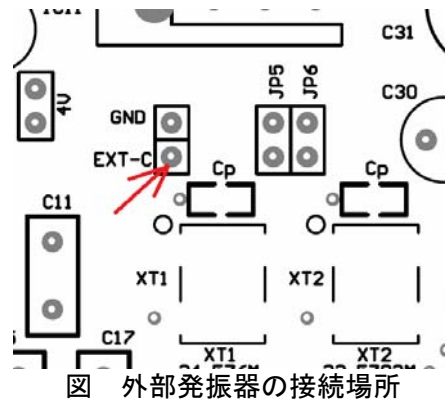
部品表では R7, 8 は不要となっており入力段のオペアンプはゲイン 1 で動作していますが、R7, 8 を実装することにより入力段のゲインを 1 以上に設定することができます。次式でゲインを設定できます。

$$\text{ゲイン } G = (1 + R5/R7)、\text{ゲイン } G = (1 + R6/R8)$$

たとえば、R7, 8 をともに 4.7kΩ にすれば、R5, 6 も 4.7kΩ ですからゲインを 2 とすることができます。

(2) 高精度な外部発振器を使用する場合

基板上の水晶発振器ではなく、外部から発振出力を入力したい場合は、基板上の EXT-C から入力することができます。この場合、ロジックレベルは 3.3V として、JP5, 6 はともにジャンパー接続 (XT1, XT2 の出力を OFF させる) させてください。



9. 回路図 (最終項に掲載)

10. 編集履歴

R1 2014. 9. 28 初版

R2 2014. 10. 1 R26, 27 の定数を変更

1 1. 【重要】基板の修正等

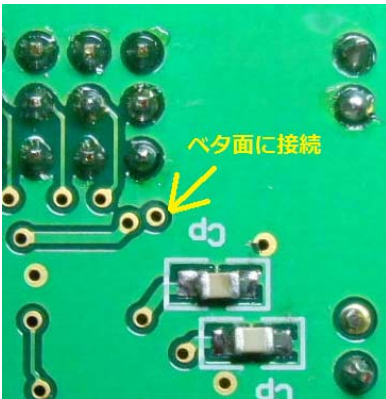
v1.1 基板には一部シルクミスとパターン修正があります。下記を参照ください。とくにパターン修正はかならず行ってください。

(a) シルクミス

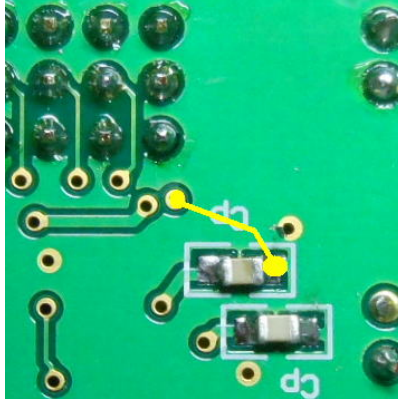
- ・一部の抵抗器にナンバー (R39, 40) が入っていません。
 - ・JP5 のダブリが有る点と JP7 が抜けています。
- 「7. 基板パターン」に修正部分を記載しています。

(b) パターン修正

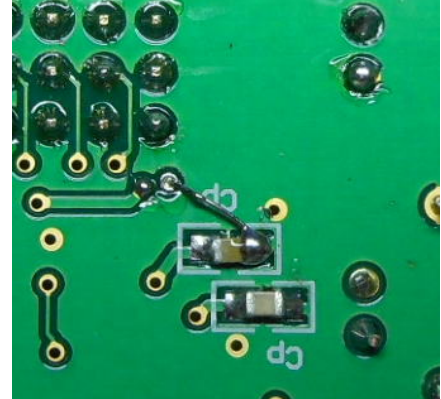
- ・DIT4192 (IC9) の裏側に一箇所ランドの GND 接続 (ジャンパ接続) が必要 (DIT4192 の GND 接続)。
- 下図を参照して修正ください。熱容量の大きい半田ごてがあれば、ベタ面のレジストを削って、半田接続してもかまいません。



(a) 修正必要箇所
浮いたランドをベタ面へ接続

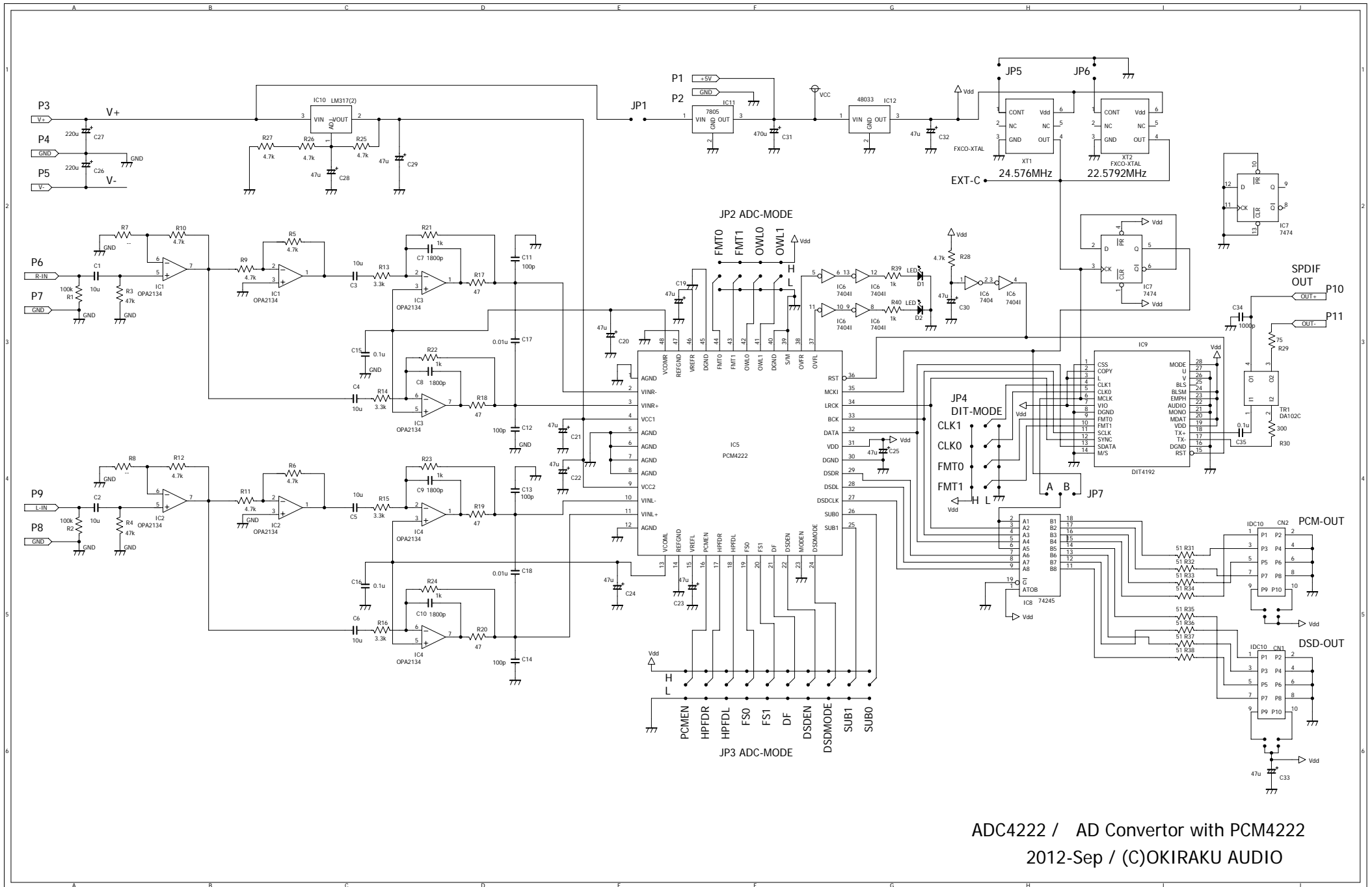


(b) 修正方法例
直近の GND へ接続



(c) 修正例
ジャンパー線を使って修正した例。

図 修正箇所と修正例



ADC4222 / AD Converter with PCM4222
2012-Sep / (C)OKIRAKU AUDIO